

Investors' Guide

2025年5月9日

東京エレクトロン株式会社
IR室



内容

1.	会社概要	3
2.	半導体および半導体製造装置市場の見通し	17
3.	企業理念体系と中期経営計画	26
4.	事業環境と業績予想	34
5.	サステナビリティ	41
6.	多様化する半導体技術、～技術ロードマップ～	53
7.	新規装置事業の取り組み	59
	7-1 前工程 パターニング	63
	7-2 前工程 ユニットプロセス	72
	7-2-1 エッチング装置	73
	7-2-2 成膜装置	82
	7-2-3 洗浄装置	89
	7-3 後工程事業戦略	96
8.	MAGIC市場とフィールドソリューションの取り組み	113
9.	デジタルトランスフォーメーション（DX）の取り組み	120
10.	調達・生産戦略	135
	Appendix : データセクション	144

1. 会社概要

会社概要

設立

1963年 (昭和38年) 11月11日

主要事業

半導体製造装置事業

資本金

549億 6,119万円

売上/利益

売上高 2兆4,315億円／営業利益 6,973億円／営業利益率 28.7% (2025年3月期)

従業員数

2,347人 (単独) 20,273人 (連結)

拠点数

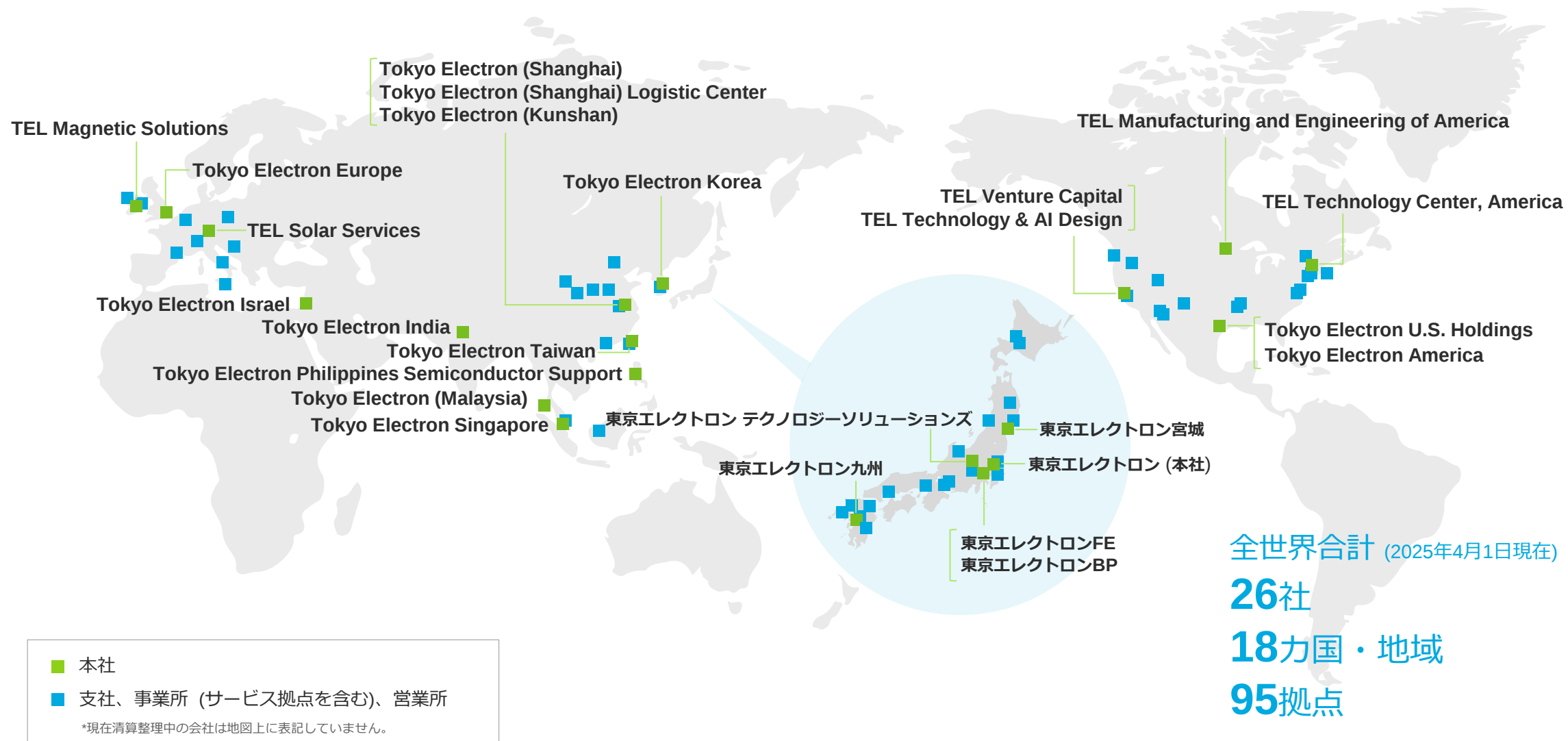
国内 6社・30拠点
海外 20社・17の国と地域・65拠点
合計 26社・18の国と地域・95拠点 (連結)

(2025年4月1日現在)



世界主要拠点

(2025年4月1日現在)



全世界合計 (2025年4月1日現在)

26社

18力国・地域

95拠点

電子機器関連産業 市場構造

CY2023 世界市場

電子機器

US\$ 2,428B

半導体

US\$ 529B

TELの参入市場

半導体前工程製造装置

US\$ 102B

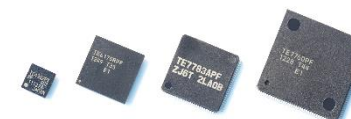
チャートはガートナーリサーチに基づき、東京エレクトロンが作成

出所：Gartner®, "Forecast: Semiconductor Capital Spending, Wafer Fab Equipment and Capacity, Worldwide, 4Q24 Update", Bob Johnson et al., 26 December 2024

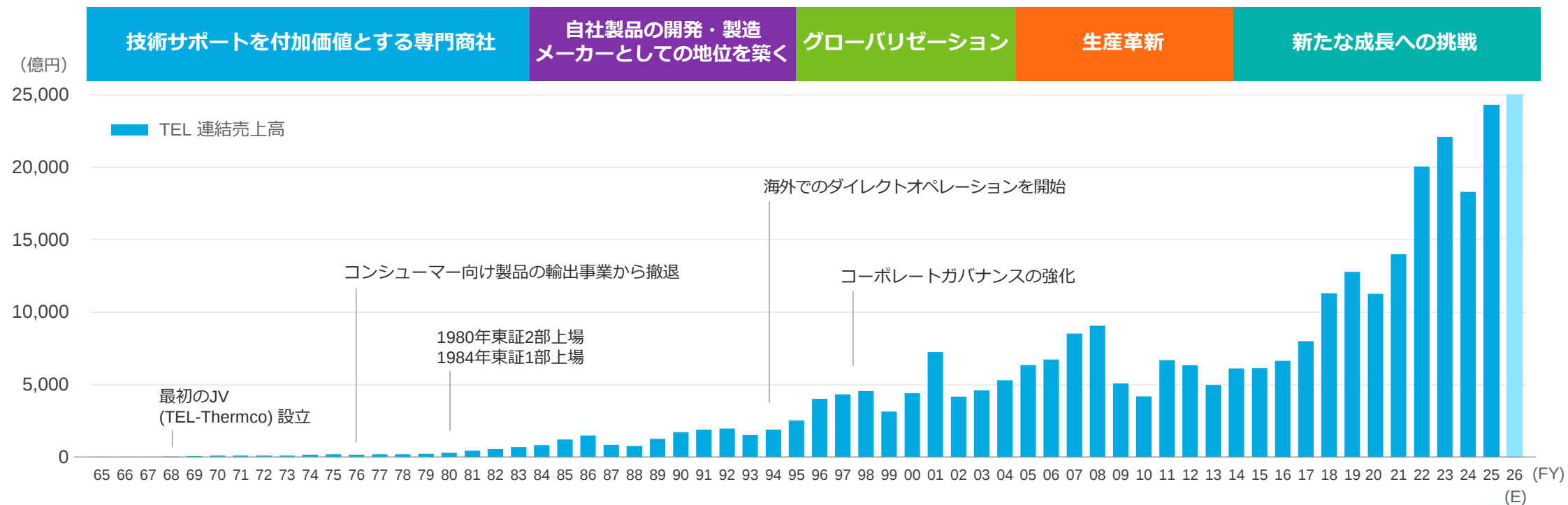
電子機器 = Electronic Equipment Production/半導体 = Semiconductor Revenue/ 半導体前工程製造装置 = Total Wafer Fab Equipment. Revenue basis.

GARTNERは、Gartner Inc.または関連会社の米国およびその他の国における登録商標およびサービスマークであり、同社の許可に基づいて使用しています。All rights reserved.

本書に記載するGartnerのコンテンツ(以下「Gartnerコンテンツ」)は、Gartnerシンジケート・サブスクリプション・サービスの一部としてGartner, Inc.(以下「Gartner」)が発行したリサーチ・オピニオンまたは見解を表すものであり、事実を述べているものではありません。Gartnerコンテンツの内容はいずれも、そのコンテンツが発行された当時の内容であり、本書が発行された日の内容ではありません。また、Gartnerコンテンツに記載されている見解は予告なく変更されることがあります。



TELの成長の軌跡



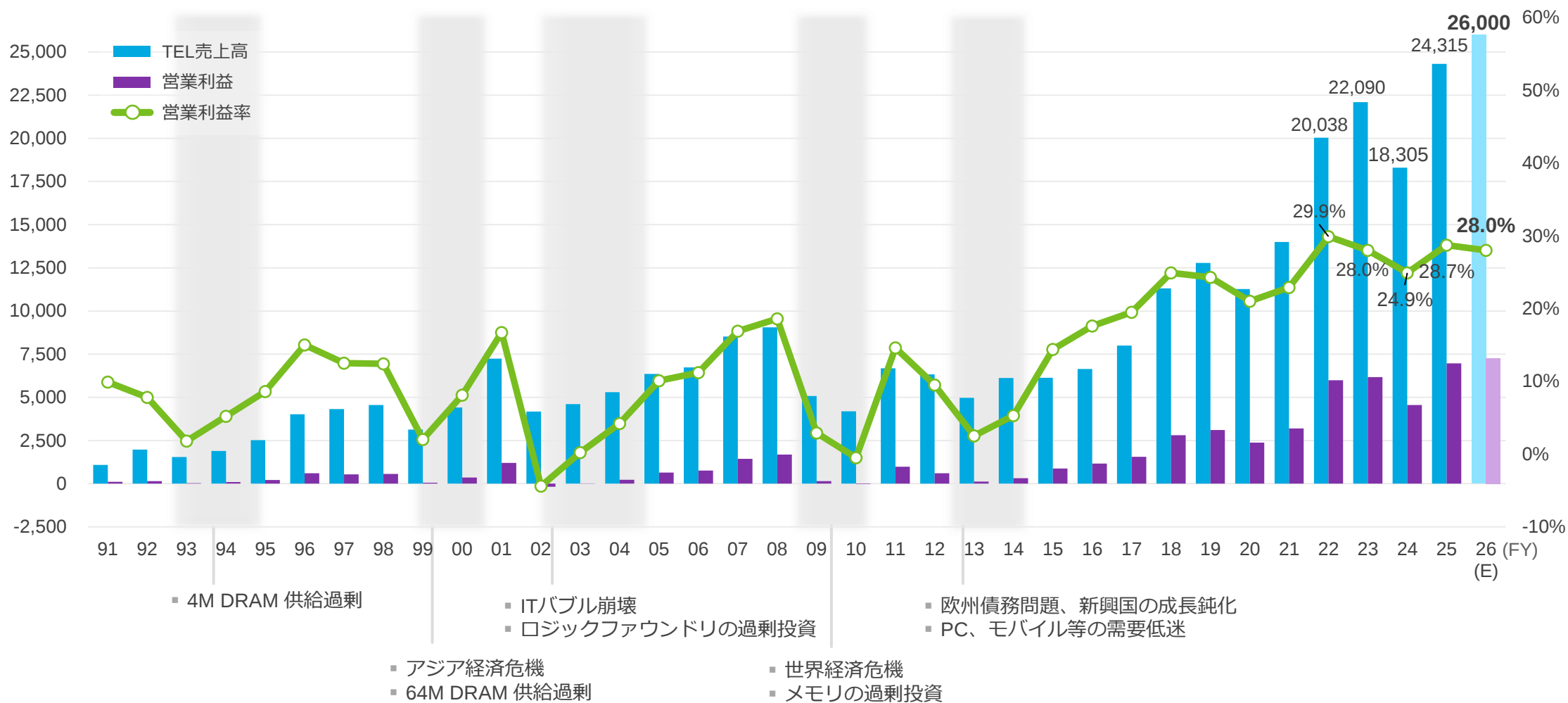
半導体用途の拡大*



*半導体の用途の拡大を示すイメージ図であり、半導体の使用量の実数を示すものではありません。

売上高と営業利益の推移

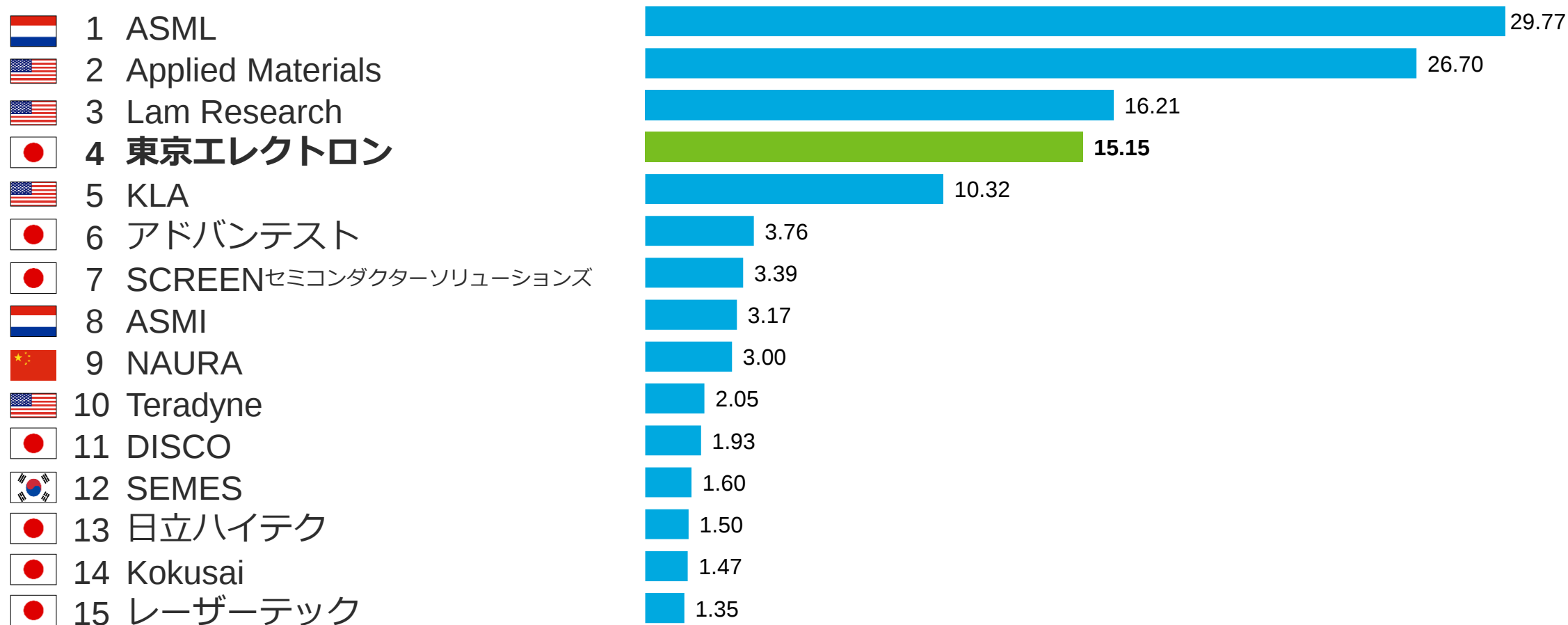
(億円)



CY2024 半導体製造装置メーカー トップ15

CY2024 売上

(Billions of US\$)

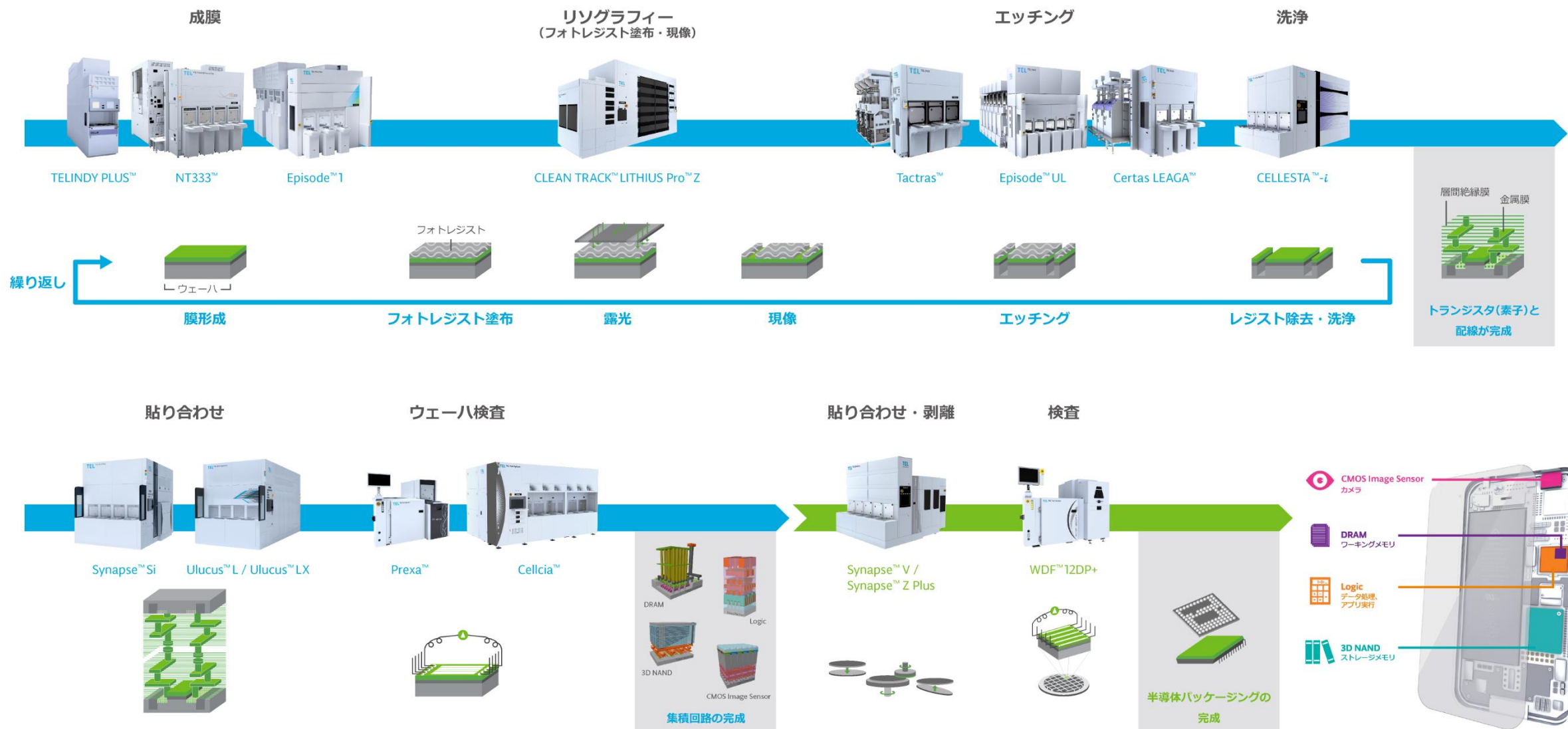


Source : TechInsights Inc., April 2025 (Preliminary)

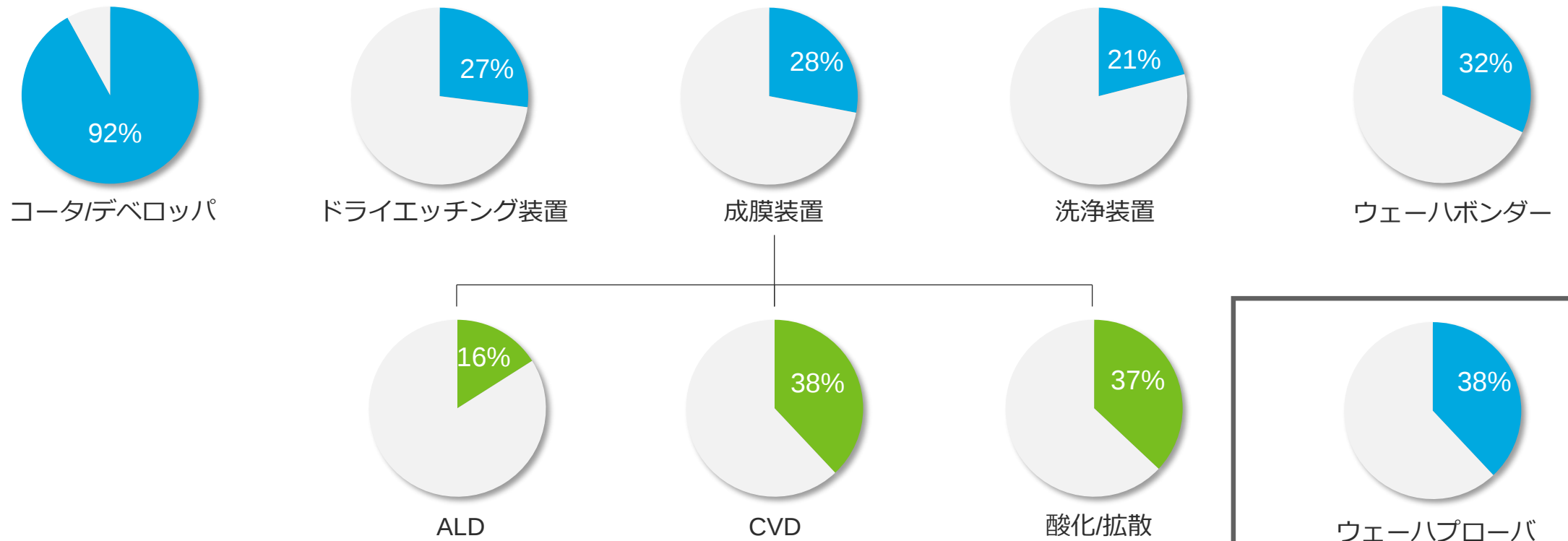
半導体製造プロセス

TELCC-SMP-003

■ ウェーハ処理プロセス(前工程) ■ 検査・組み立てプロセス(後工程)



主要プロダクト 世界市場シェア (CY2024)



出所

Gartner®, Market Share: Semiconductor Wafer Fab Equipment, Worldwide, 2024, Bob Johnson and Menglin Cao, 21 April 2025, Revenue from Shipments basis.

チャートはガートナーリサーチに基づき、東京エレクトロンが作成。ここに記載のある数値は、東京エレクトロンにより算出されたものです。

コータ/デベロッパ: Photoresist Processing (Track), ドライエッチング装置: Dry Etch, 成膜装置: Tube CVD + Atomic Layer Deposition Tools + Oxidation/ Diffusion Furnaces + Nontube LPCVD, ALD: Atomic Layer Deposition Tools, CVD: Tube CVD + Nontube LPCVD, 酸化/拡散: Oxidation/Diffusion Furnaces, 洗浄装置: Single Wafer Processors + Wet Stations + Batch Spray Processors + Scrubbers + Other Clean Equipment ウェーハボンダー: Wafer Bonder GARTNERは、Gartner Inc.または関連会社の米国およびその他の国における登録商標およびサービスマークであり、同社の許可に基づいて使用しています。All rights reserved. Gartnerは、Gartnerリサーチの発行物に掲載された特定のベンダー、製品またはサービスを推奨するものではありません。また、最高のレーティング又はその他の評価を得たベンダーのみを選択するようにテクノロジーユーザーに助言するものではありません。Gartnerリサーチの発行物は、Gartnerリサーチの見解を表したものであり、事実を表現したものではありません。Gartnerは、明示または黙示を問わず、本リサーチの商品性や特定目的への適合性を含め、一切の責任を負うものではありません。本書に記載するGartnerのコンテンツ(以下「Gartnerコンテンツ」)は、Gartnerシンジケート・サブスクリプション・サービスの一部としてGartner, Inc.(以下「Gartner」)が発行したリサーチ・オピニオンまたは見解を表すものであり、事実を述べているものではありません。Gartnerコンテンツの内容はいずれも、そのコンテンツが発行された当時の内容であり、本書が発行された日の内容ではありません。また、Gartnerコンテンツに記載されている見解は予告なく変更されることがあります。

出所

半導体製造装置(ウェーハプローバ): Auto Probers,:

TechInsights Inc., April 2025

図はTechInsights Inc.に基づき、東京エレクトロンが作成。

TELの強み

Only One

4連続工程に装置をもつ



成膜

塗布/現像

エッチング

洗浄

No.1/No.2

シェア世界1・2位の製品群

主要製品と世界シェア*



*当社推定

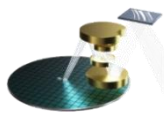
100%

EUV露光用
塗布/現像装置シェア

*当社推定



塗布/現像



EUV露光

No.1

世界装置出荷台数

年間装置出荷台数

約**4,000～6,000**台*1

世界装置出荷台数 業界最大の

96,000台*2

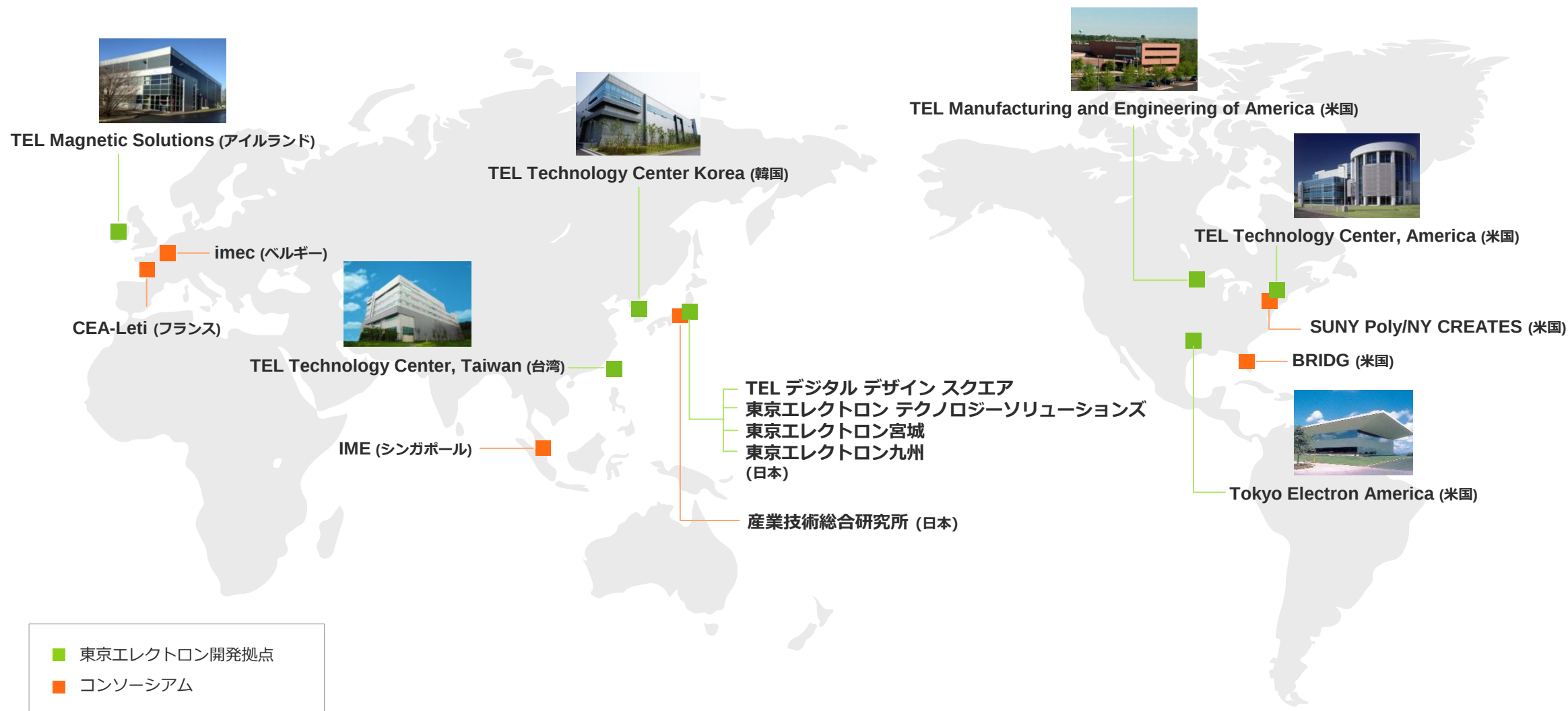


*1 2025年3月末時点

*2 2025年3月末時点

グローバル開発拠点

(2024年5月10日現在)



開発体制のさらなる強化

山梨開発棟

成膜、ガスケミカルエッチ、コーポレート開発
(2023年7月 竣工)



宮城開発棟

エッチング装置
(2025年春 竣工)



熊本開発棟

コータ/デベロッパ、洗浄装置、ボンディング装置
(2025年秋 竣工予定)



宮城技術革新センター

エッチング装置
(2021年9月 竣工)



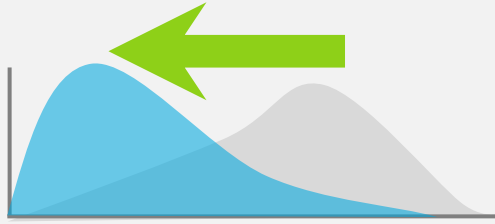
TEL デジタル デザイン スクエア

DX、ソフトウェア開発
(2020年11月 開設)



Best Products、Best Serviceの継続的追求のために

Front-loading



Advanced field solutions

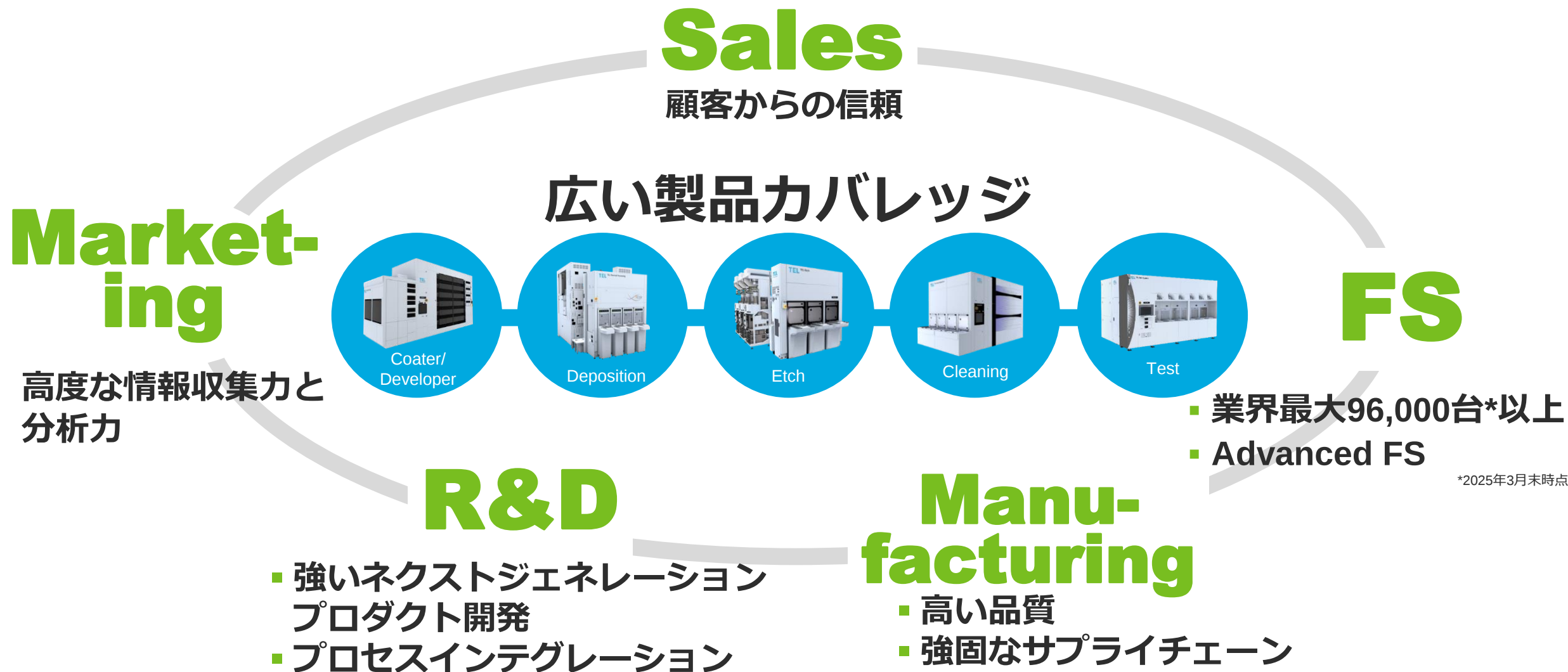


- 顧客との複数世代にわたる技術ロードマップ共有
- Early engagementの推進
- 量産初期より顧客製品デバイスの歩留まりと装置稼働率の最大化を実現、また環境負荷も低減
- 仕事の効率化と1人当たりの生産性向上を推進し、人材・開発への投資をさらに増加

- 業界最大の出荷済装置**96,000台***を生かしたビジネス展開
- 遠隔保守 TELeMetrics™
- Machine learningによる予知保全

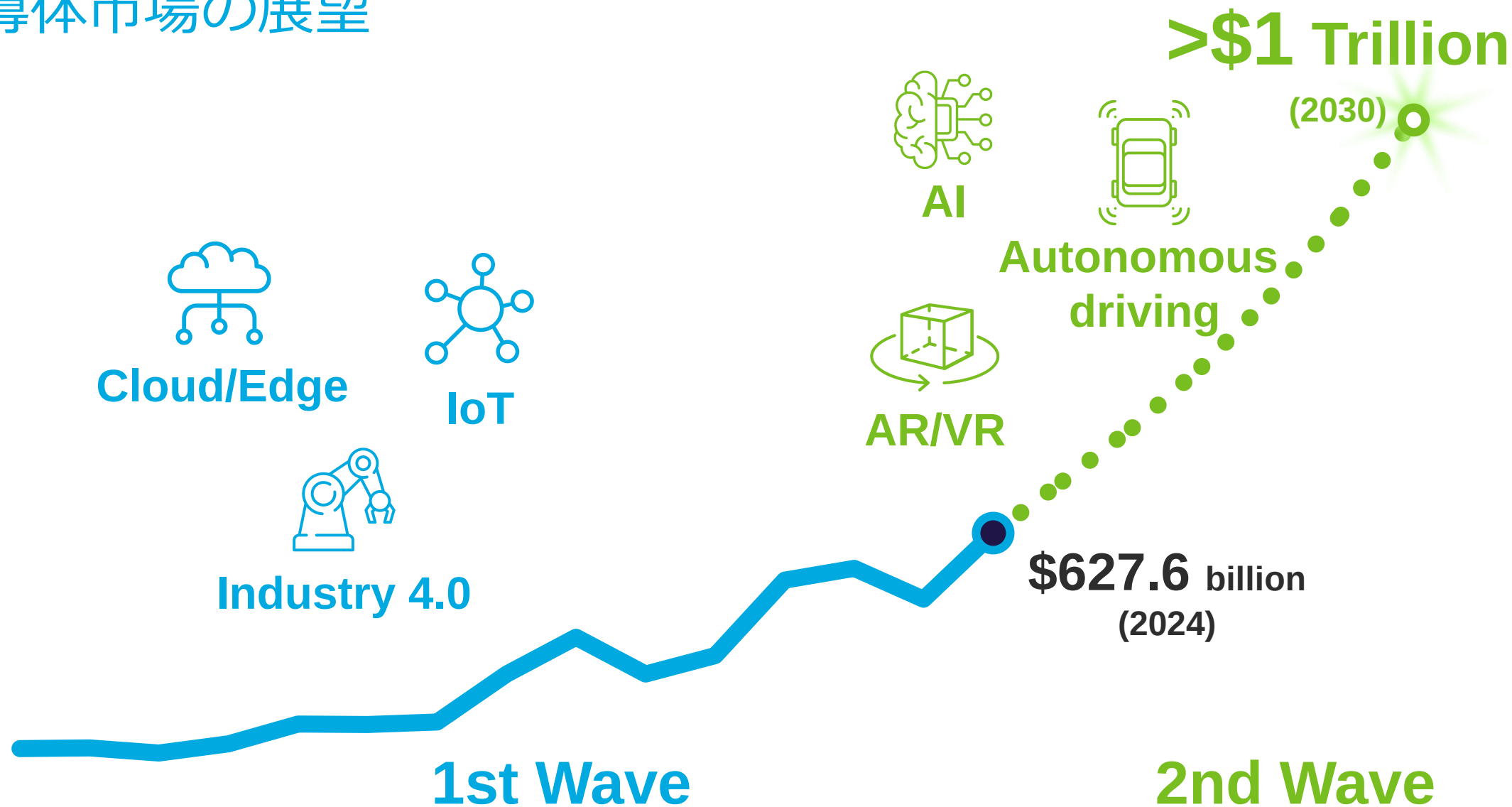
*2025年3月末時点

TELの総合力を最大限に生かす



2. 半導体および半導体製造装置市場の見通し

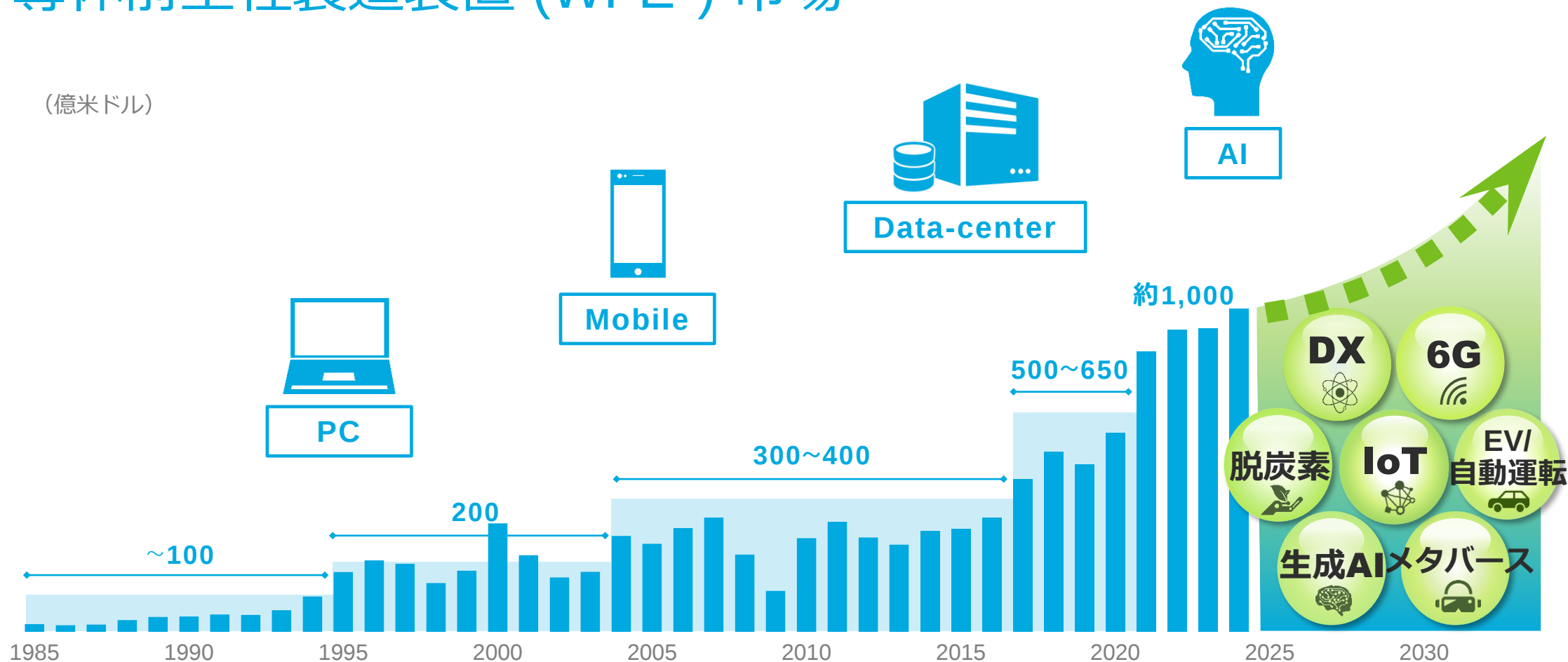
半導体市場の展望



Source:1990-2024 (WSTS)/2025-2030 (IBS, January 2025)

半導体前工程製造装置 (WFE*) 市場

(億米ドル)



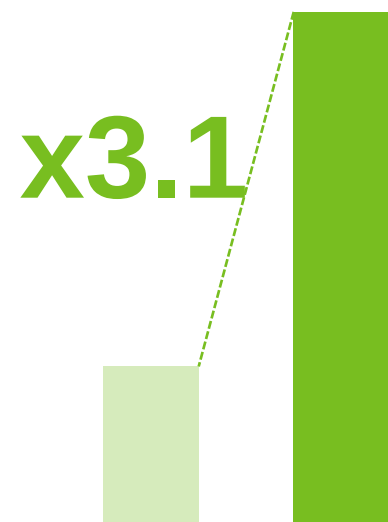
* WFE (Wafer Fab Equipment) : 半導体前工程製造装置。半導体製造工程には、ウェーハ状態で回路形成・検査をする前工程と、そのウェーハをチップごとに切断し、組み立て・検査をする後工程がある。半導体前工程製造装置は、この前工程で使用される製造装置。また半導体前工程製造装置は、ウェーハレベルパッケージング用の装置を含む

Source : TechInsights Inc. (1985~2024)

デジタル化の一層の進展とさらなる半導体の進化で
製造装置市場は一段と成長

FY2025とFY2015の比較

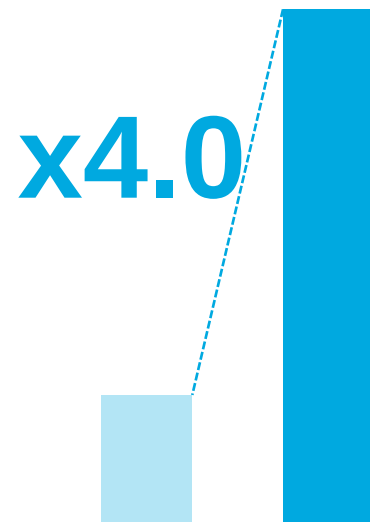
WFE市場



CY2014 CY2024

2025年2月（IR Day時）

売上高



FY2015 FY2025

営業利益



FY2015 FY2025

親会社株主に帰属する 当期純利益

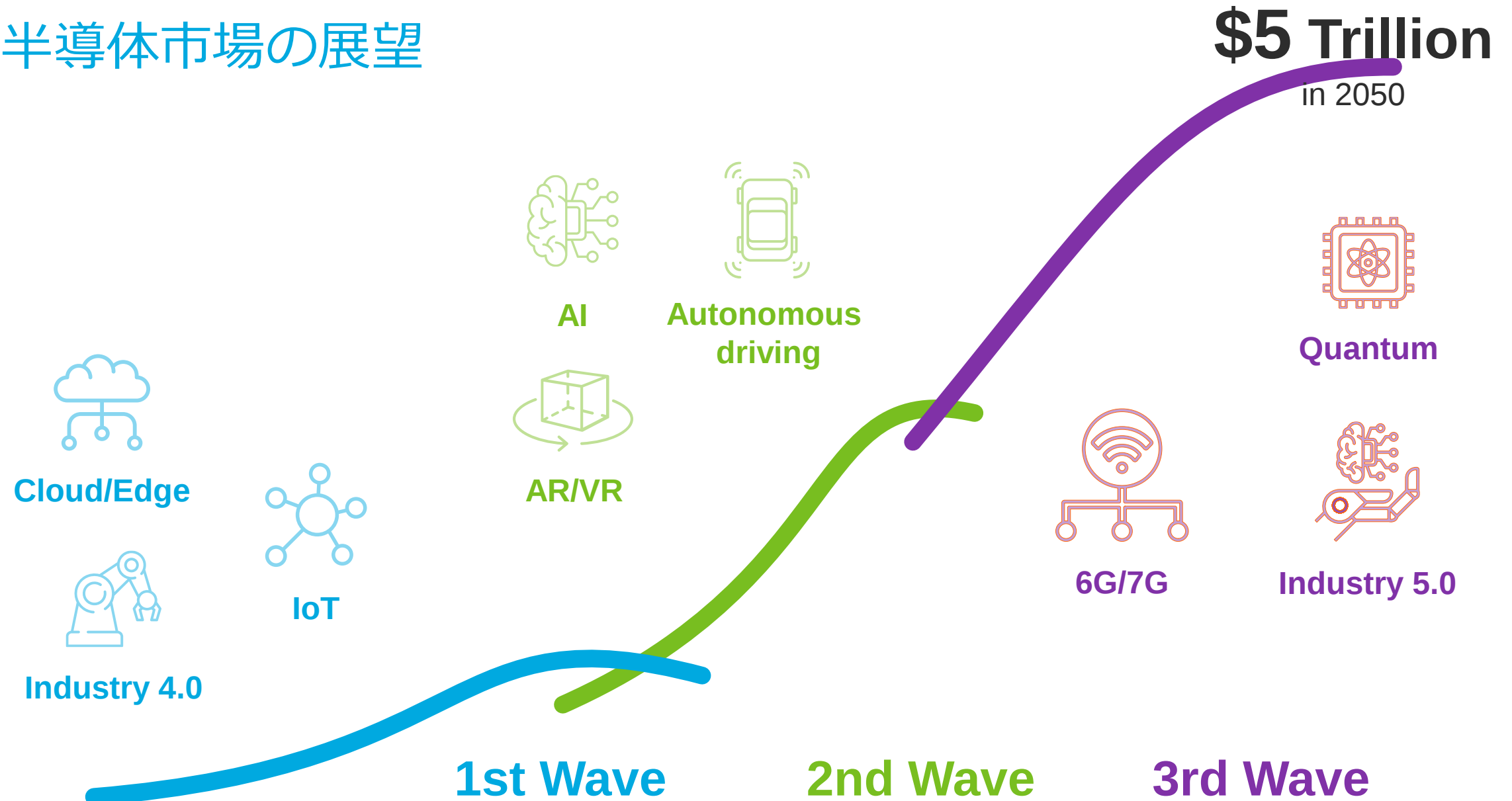


FY2015 FY2025

市場成長を大きくアウトパフォーム

Source : TechnInsights Manufacturing Analysis Inc. (VLSI)

半導体市場の展望



Green Future Through Semiconductor Evolution

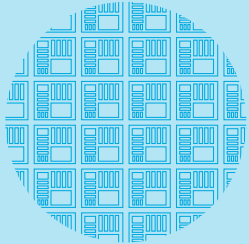
Digital & Green

Higher
Speed

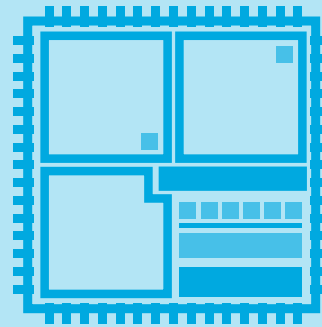
Larger
Capacity

Superior
Reliability

Lower Power
Consumption



Physical Scaling



Heterogeneous
Integration

Physical Scaling x Heterogeneous Integration

Frontend

Advanced
Packaging

Logic
GAA * / CFET

Heat Spreader

Logic
Backside PDN *

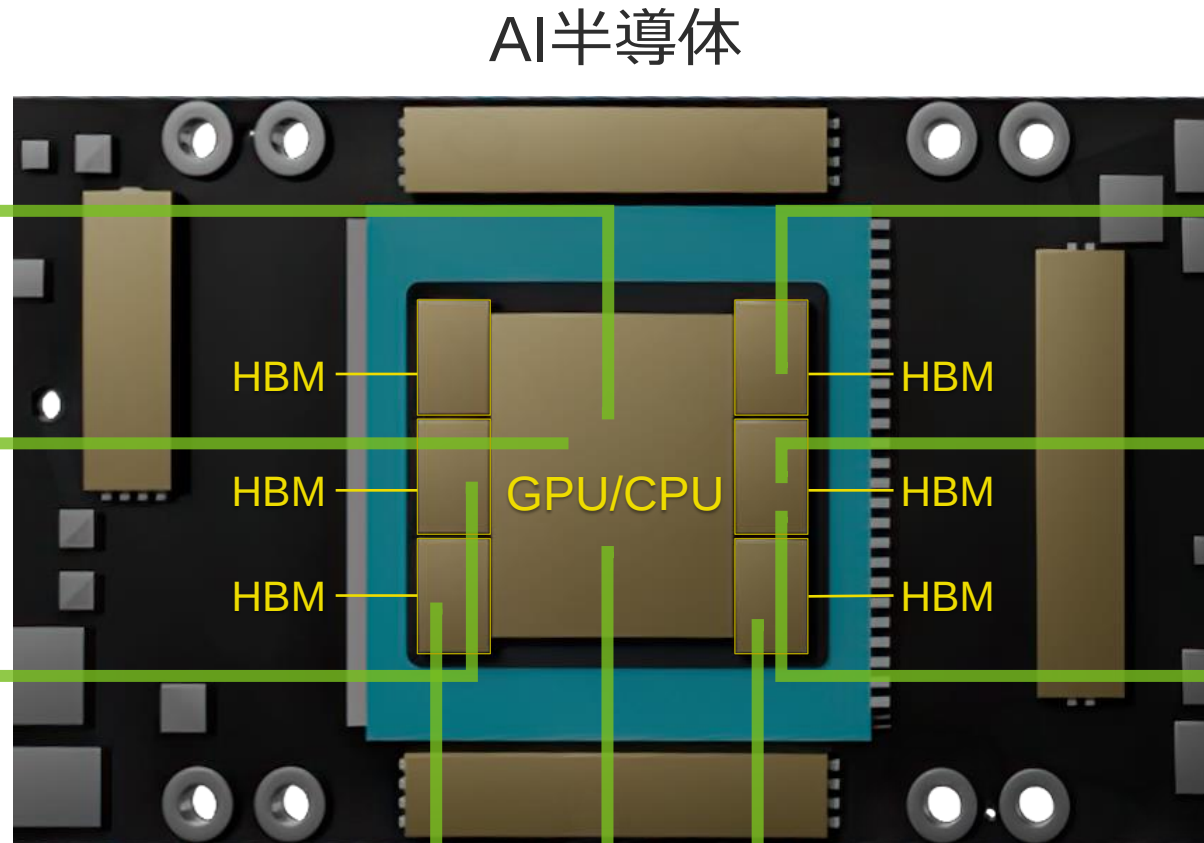
3DIC
Chiplet Integration

DRAM
VCT * 4F² / 3D DRAM

Stack Memory
HBM, etc.

Super Flat Wafer

Known Good Die

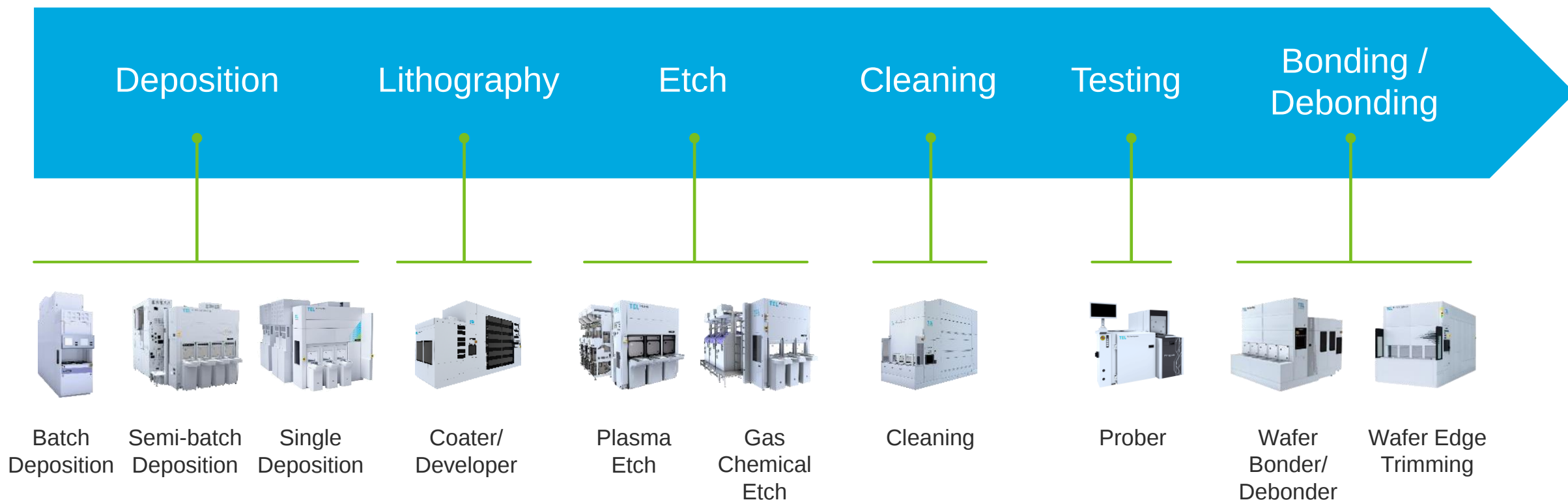


* GAA : Gate All Around
* Backside PDN : Backside Power Delivery Network
* VCT : Vertical Channel Transistor

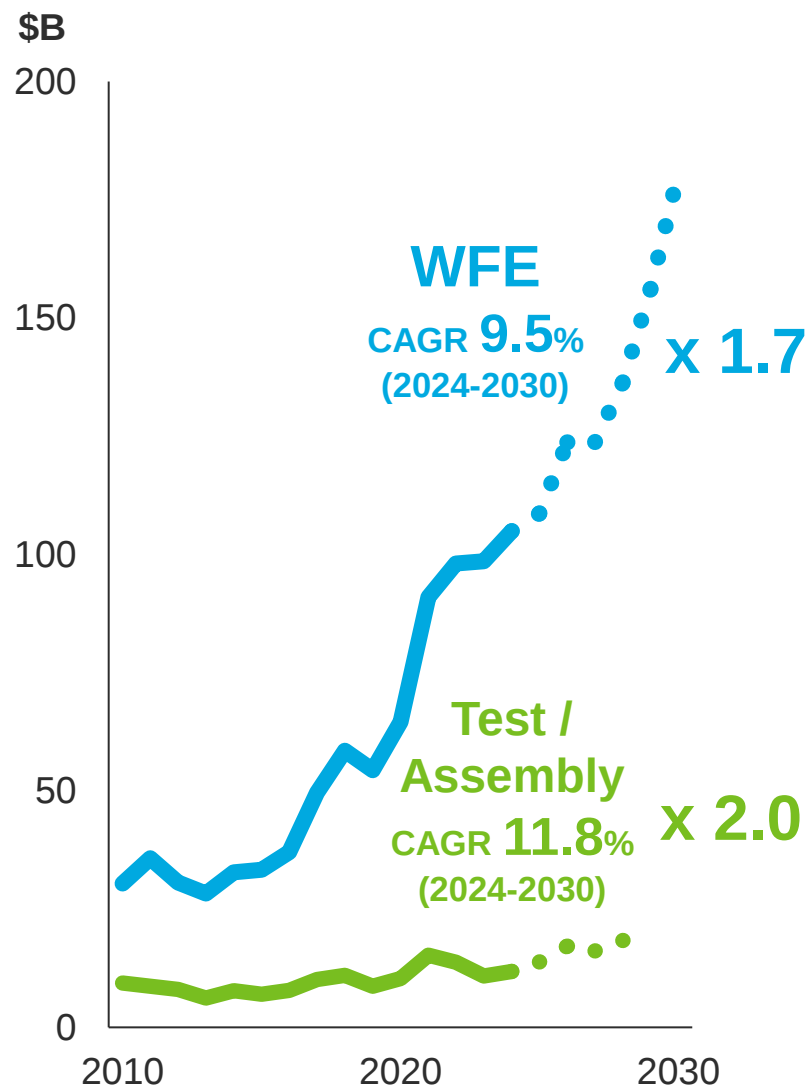
拡大する事業機会：豊富な製品ラインアップ

Frontend

Advanced Packaging



今後の成長を見据えた注力技術



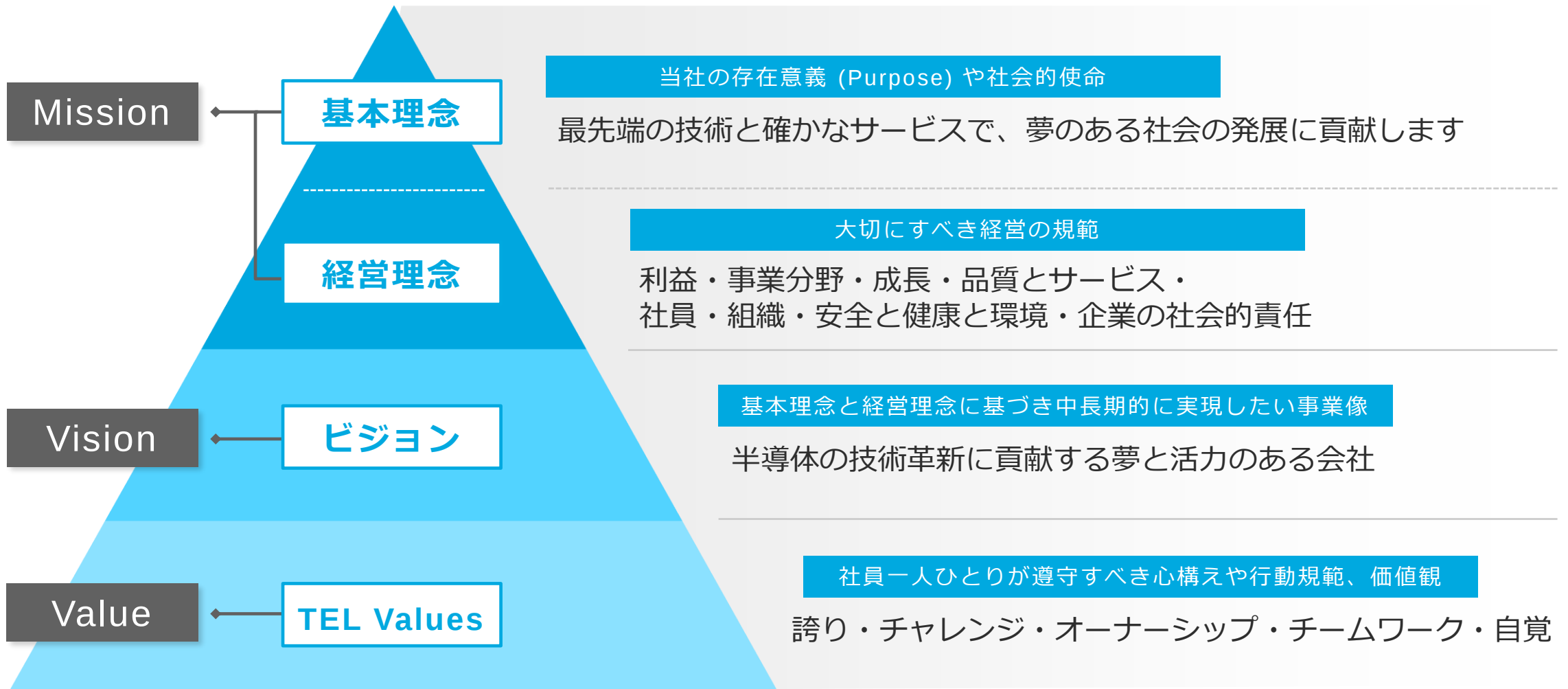
Source : TechInsights (April 2025)

Investor Relations / May 9, 2025

Frontend		
Logic : GAA, BSPDN - EUV Coater/Developer - Gas Chemical Etch - Conductor Etch - PVD Metal Overburden - CFET/Inner Spacer Plasma CVD for filling film - Double-sided scrubber - Backside/bevel cleaning - Pattern Shaping - Wafer Bonder - Laser Tool	DRAM: 2D & 3D DRAM - EUV Coater/Developer - Capacitor Mold Etch - Batch High-k Capacitor deposition - PVD Metal Hardmask - Supercritical Cleaning - Backside/bevel Cleaning - Wafer Bonder - Laser Tool	NAND: Beyond 4xx - Slit Etch - Channel Hole Etch (Plug) - Batch Mo deposition - Batch Cleaning WL Separation - Wafer Bonder - Laser Tool
Advanced Packaging		
Logic Packaging - Interposer, Polyimide & PR Coater/Developer - TDV Etch - Batch High-k Capacitor depo - Wafer Bonder - Laser Tool	HBM Packaging - Polyimide & PR Coater/Developer - Metal Etch for HBM - Aerosol Cleaning - Temporary Bonder/Debonder	Advanced Logic / Memory Test Prober

3. 企業理念体系と中期経営計画

企業理念体系



ビジョン

半導体の技術革新に貢献する夢と活力のある会社

東京エレクトロンは、世の中の持続的な発展を支える半導体の技術革新を追求します。

当社の専門性を生かし、付加価値の高い最先端の装置と技術サービスを継続的に創出することで、中長期的な利益の拡大と継続的な企業価値の向上を目指していきます。

そして、企業の成長は人、社員は価値創出の源泉と位置づけ、ステークホルダーとのエンゲージメントを通じて、このビジョンの実現に向けて活動してまいります。

Technology Enabling Life

Technology Enabling Lifeは
企業理念(基本理念、経営理念、ビジョン、TEL Values)を
表現したコーポレートメッセージです。

CSV

(Creating Shared Value : 共有価値の創造)

企業の専門性を活用して社会課題を解決する
ことで社会的価値と経済的価値を創出
それにより企業価値の向上と持続的な成長を
実現するという考え



TSV

TEL's Shared Value



- 世の中の持続的な発展を支える半導体の技術革新を追求
- 付加価値の高い最先端の装置と技術サービスを継続的に創出
- 中長期的な利益の拡大と継続的な企業価値の向上
- ステークホルダーとのエンゲージメント

ビジョンの実現 = TELにおける共有価値の創造

社会課題に対する当社のアプローチ

世の中の持続的な発展 / 価値観や幸せの多様化

ソリューション

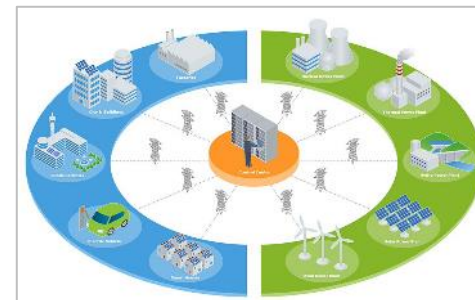
オンライン化/メタバース



AI診断/予防/ロボット



Smart化



EV/自動運転/MaaS



テクノロジー

高速通信
(5G/6G)

Cloud/Edge
Computing

AI

IoT

AR/VR/MR

半導体

Logic

Memory

Power

Analog

Sensor

Display

TEL

半導体の技術革新の追求：大容量・高速・高信頼性・低消費電力

高精細・フレキシブル
・低消費電力

ビジョンと中期経営計画のつながり

FY2023

FY2027

FY2031 (CY2030)

■ 2030年に向けた目標

- ・ 世の中の持続的な発展を支える
① 半導体市場を技術革新により牽引 / ② 持続可能な地球環境に貢献
- ・ 中長期的な利益の拡大と継続的な企業価値の向上
- ・ ステークホルダーとのエンゲージメント

■ 中期経営計画 (FY2023~2027)

- ・ 財務目標の達成
(2030年を見据えた5年間の目標)

“ビジョンの実現”

半導体の技術革新に貢献する
夢と活力のある会社

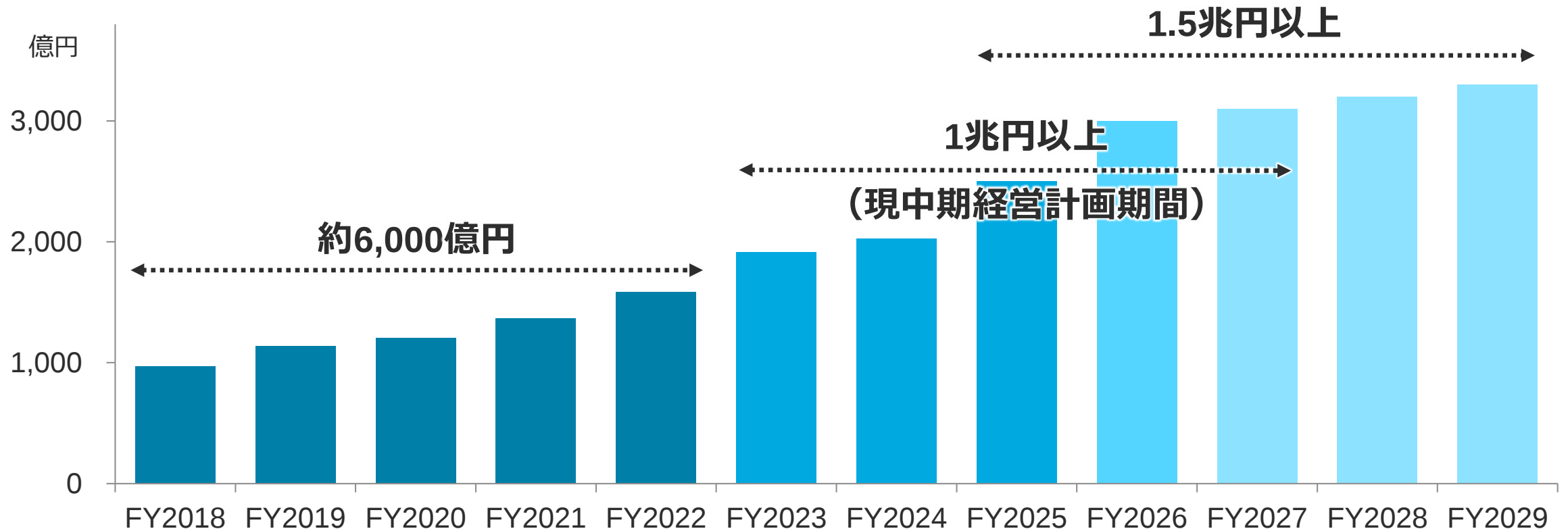


2030年でのビジョンの実現を視野に
FY2027までに中期経営計画の達成を目指す

中期経営計画 財務目標

財務目標（～FY2027）	
売上高	≥ 3兆円
営業利益率	≥ 35%
ROE	≥ 30%

積極的な研究開発投資

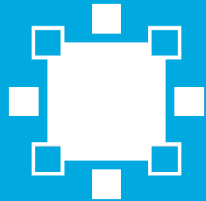


付加価値の高いnext-generation productsの創出へ
さらなる成長投資を実施

現中計以降を見据えた成長投資（FY2025～FY2029）

研究開発費

1.5兆円



設備投資

7,000億円



人材採用

10,000人
毎年2,000人



4. 事業環境と業績予想

事業環境（2025年4月時点でのWFE市場の見方）

■ CY2025：前年同等の\$110B程度と予想

- 車載やパワー半導体投資、中国新興メーカーの投資は一服
- AIサーバー向け需要に伴う最先端ロジックとHBMが投資を牽引

■ CY2026：二桁成長を期待

- 引き続きAIサーバー向け需要は旺盛。2nm量産投資が加速
- PCやスマホへのAI搭載比率の上昇に伴う半導体消費が増加

超高速・大容量・高信頼性・低消費電力の実現に向け、
スケーリングとヘテロジニアスインテグレーションの2軸で技術革新が進展。
GAA^{*1}・BSPDN^{*2}・HBMやテスト工程など、TELの事業機会は拡大

^{*1} GAA（Gate All Around）

^{*2} BSPDN（Backside Power Delivery Network）

：トランジスタのチャンネル全面をゲートで覆った構造

：電源供給配線をウェーハの裏面に配置する構造

FY2025 事業ハイライト

- 売上高、利益とも、過去最高額を達成。売上総利益は初めて1兆円を上回る
 - 売上高成長率は+33%。特にDRAMは、HBM^{*1}向けに幅広い装置群が採用され、+59%と大きく伸長
- マーケットシェア拡大。戦略製品の量産POR^{*2}奪取が寄与
 - エッチング装置：DRAM Capacitor工程で大手顧客独占、NAND Channel工程（極低温 Etch）で新規獲得、Slit工程で拡販、ロジック・HBM向け先端パッケージ配線工程で採用
 - ウェーハボンダー：HBM向けテンポラリーボンダー/デボンダーの需要大幅増
 - プローバ：高シェアを誇る先端ロジック向け投資拡大の潮流を捉え、売上増大
- 新領域への参入により将来の売上貢献が期待される新製品をリリース
 - 枚葉プラズマCVD装置「Episode™ 1」、PVD装置「LEXIA™-EX」、ガスクラスタースタービーム装置「Acrevia™」、レーザー剥離装置「Ulucus™ LX」
- 約1,500億円の自己株式取得を完了

^{*1} HBM (High Bandwidth Memory) : 高帯域幅DRAM

^{*2} POR (Process of Record)

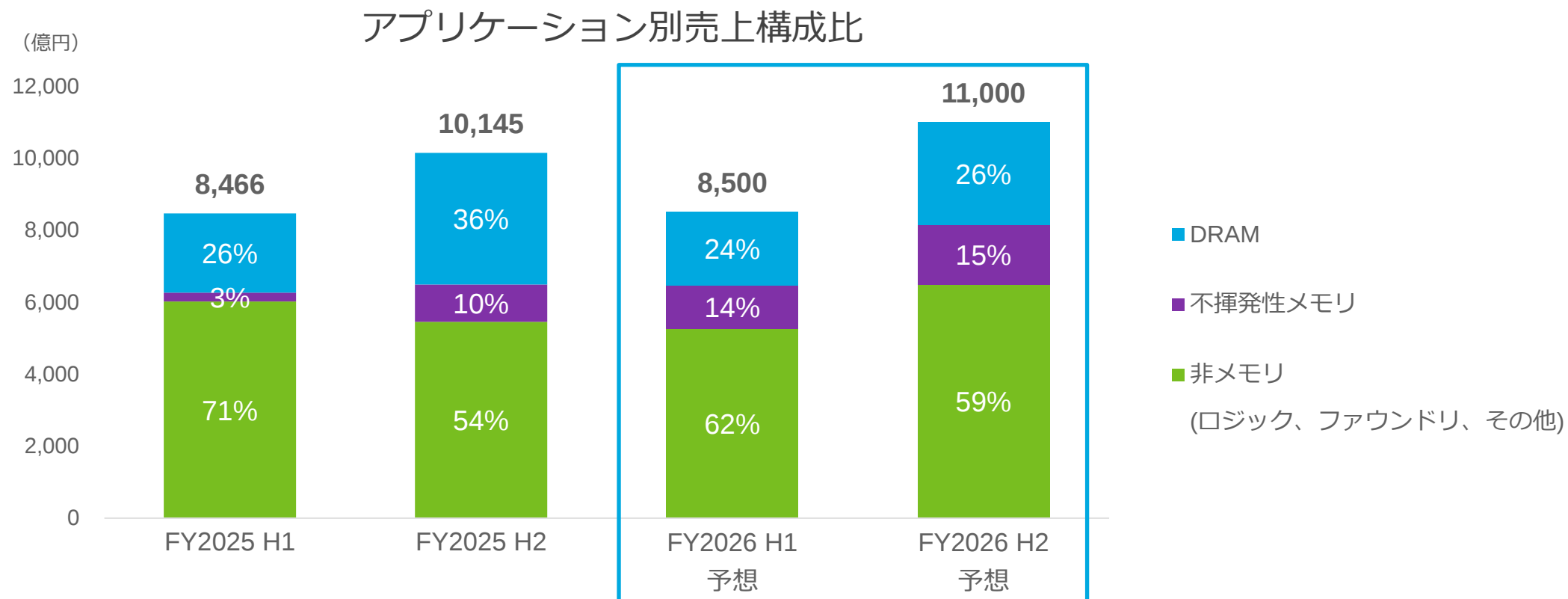
FY2026 業績予想

(億円)

	FY2025 (実績)	FY2026 (予想)			
		H1	H2	通期	通期 YoY
売上高	24,315	11,500	14,500	26,000	+6.9%
売上総利益 売上総利益率	11,462 47.1%	5,270 45.8%	7,010 48.3%	12,280 47.2%	+7.1% +0.1pts
販管費 研究開発費 研究開発費以外の販管費	4,489 2,500 1,989	2,390 1,400 990	2,620 1,600 1,020	5,010 3,000 2,010	+11.6% +20.0% +1.1%
営業利益 営業利益率	6,973 28.7%	2,880 25.0%	4,390 30.3%	7,270 28.0%	+4.3% -0.7pts
税金等調整前当期純利益	7,061	2,930	4,430	7,360	+4.2%
親会社株主に帰属する当期純利益	5,441	2,240	3,420	5,660	+4.0%
1株当たり当期純利益 (円)	1,182.40	488.97	-	1,235.51	+53.11

FY2026も過去最高の売上および営業利益を見込む。
将来の成長機会を最大限取り込むため、3,000億円の研究開発投資を計画

FY2026 SPE新規装置売上予想



グラフは新規装置の売上高における構成比を示しています。フィールドソリューション売上高は含まれていません。

CY2026の市場成長に向け、FY2026下期から各社準備を開始すると期待。
FY2026下期は過去最高の半期売上を予想

FY2026 研究開発費・設備投資計画

新開発棟
エッチング装置



宮城県黒川郡
2025年4月 竣工

新開発棟
コート/デベロッパ、洗浄装置、ボンディング装置



熊本県合志市
2025年秋 竣工予定

東北生産・物流センター
成膜装置



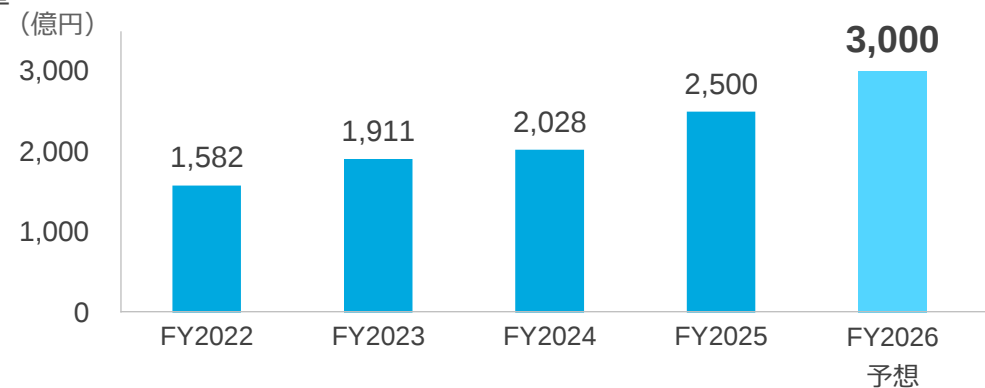
岩手県奥州市
2025年秋 竣工予定

生産新棟
エッチング装置

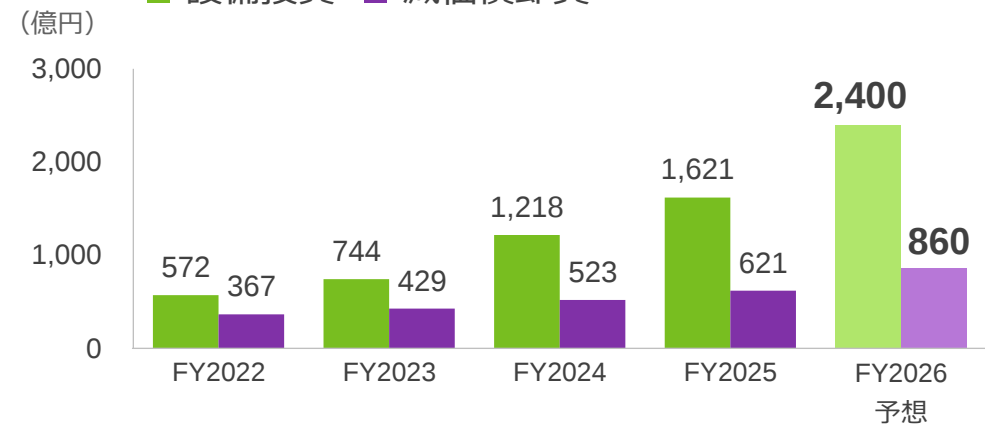


宮城県黒川郡
2027年夏 竣工予定

■ 研究開発費



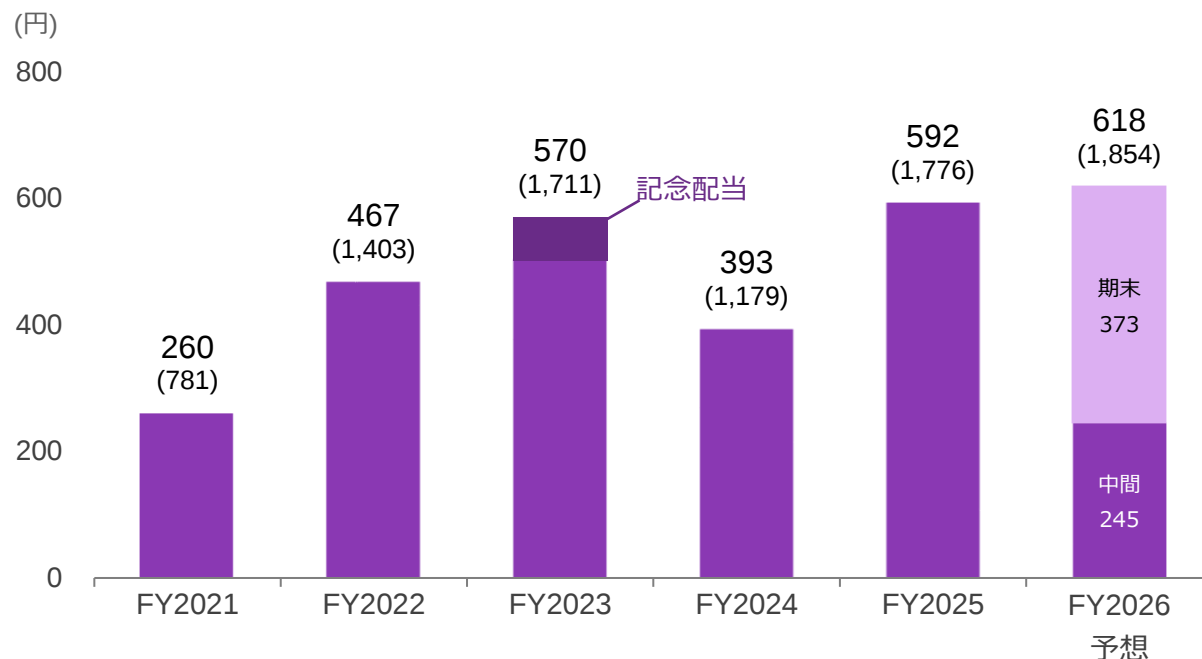
■ 設備投資 ■ 減価償却費



さらなる成長を見据え、積極的な研究開発・設備投資を継続

FY2026 配当予想

1株当たり配当金



- FY2021～2023の1株当たり配当額は、FY2021の期首に株式分割がおこなわれたと仮定した金額を記載しています。
- FY2023には60周年記念配当が含まれます。
- 株式分割がおこなわれる以前の金額を（ ）内で記載しています。

当社の株主還元策

連結配当性向： 50%

但し、1株当たり年間配当金50円*を下回らない

2期連続して当期利益を生まなかった場合は、配当金の見直しを検討する

自己株式の取得：機動的に実施を検討

*2023年4月1日付の株式分割により、従来の150円から変更しています。

2023年4月1日付で普通株式1株を3株に分割。通期配当は618円を予定

5. サステナビリティ

サステナビリティの取り組み

重要かつ優先的に取り組むべき14のマテリアリティ(重要分野)を特定し、事業を通じたサステナビリティ活動を展開して産業や社会の課題解決と発展に貢献します。



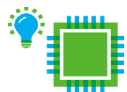
人権の尊重



気候変動とネットゼロ



製品の環境性能



革新的な技術をもつBest Products



付加価値の高いBest Technical Service



顧客満足と信頼



サプライヤーリレーションシップ

従業員のエンゲージメント



安全第一のオペレーション



品質マネジメント



コンプライアンス



高い倫理観に基づく行動



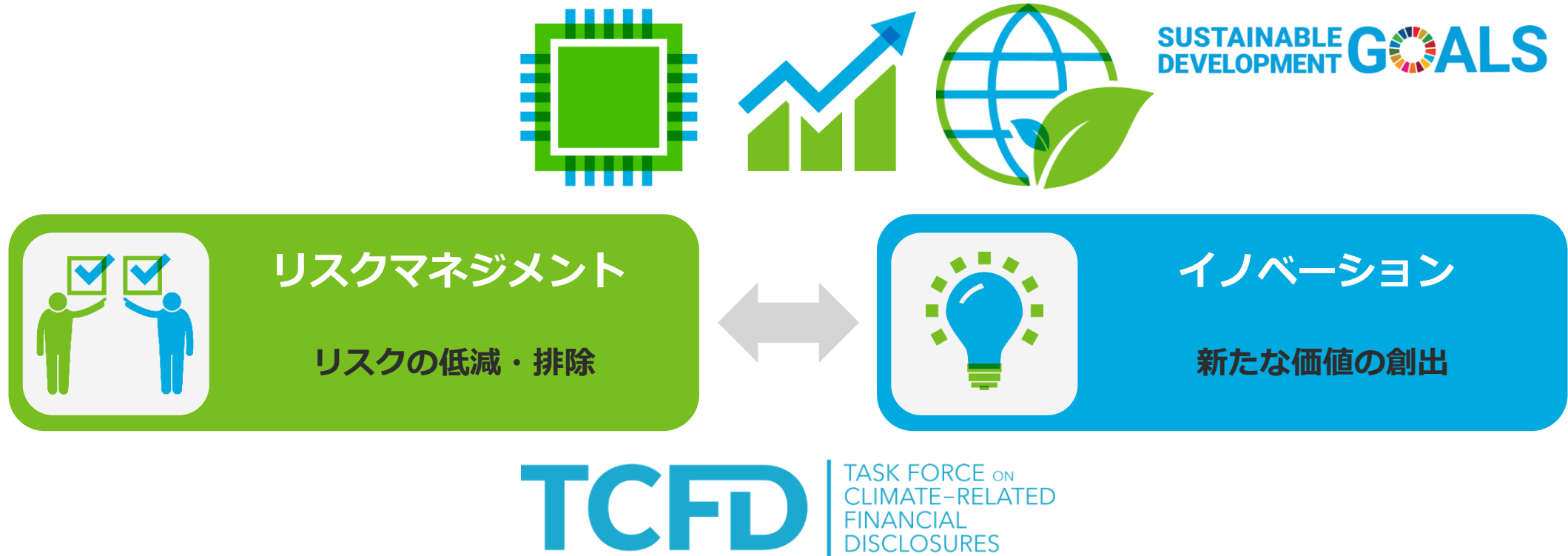
情報セキュリティ



エンタープライズリスクマネジメント



リスクマネジメント



すべてのステークホルダーから愛され、信頼される企業であり続けることを
目指したサステナビリティ重視の経営を意識し、
半導体の技術革新とサプライチェーンにおける環境負荷低減を推進する

環境へのアプローチ

Net Zero

New target Scope 1, 2 & 3 by 2040

Scope 1&2: CO2 Emissions from energy use such as electricity in business activities

Scope 3 : CO2 Emissions from the use and disposal of sold equipment, material purchases and logistics, etc.

E-COMPASS

Environmental Co-Creation by Material, Process and Subcomponent Solutions

半導体

デバイスの高性能化と
低消費電力化

製造装置

装置のプロセス性能と
環境性能の両立

事業活動

事業活動全体における
CO2排出量削減

サプライチェーン全体で半導体の技術革新と環境負荷低減を推進

安全・品質

安全

当社では、「Safety First」のスローガンのもと、開発・製造・輸送・据付・メンテナンスなどの各種業務遂行において、トップマネジメントから現場担当者まで、全ての人が安全と健康を最優先とし、安全性向上および健康推進に向けて、積極的かつ継続的な改善に努めています。



安全に関する目標
(~FY2027)
TCIR ≤ 0.1

TCIR: Total Case Incident Rate (労働時間20万時間当たりの人身事故発生率)

事故防止への取り組み

- ・体感教育とVR (Virtual Reality)
- ・安全総点検
- ・安全使用のフィードバック
- ・お取引様に対する安全活動



品質

当社は、提供する製品およびサービスが高い品質であることを目指します。それは開発に始まり製造・据付・保守すべての工程を含む、また営業活動の顧客対応業務も品質とみなします。わたしたちは、お客さまの成功を支える高品質の製品とサービスおよび革新的なソリューションを提供し続けます。

品質方針

1 「品質優先」

2 フロントローディングと自工程保証

3 品質と信頼

4 継続的改善活動

5 ステークホルダーとのコミュニケーション

行動規範としての
TEL Values



エンゲージメント



キャリア



企業の成長は人 社員は価値創出の源泉

リテンション



ワークライフバランス



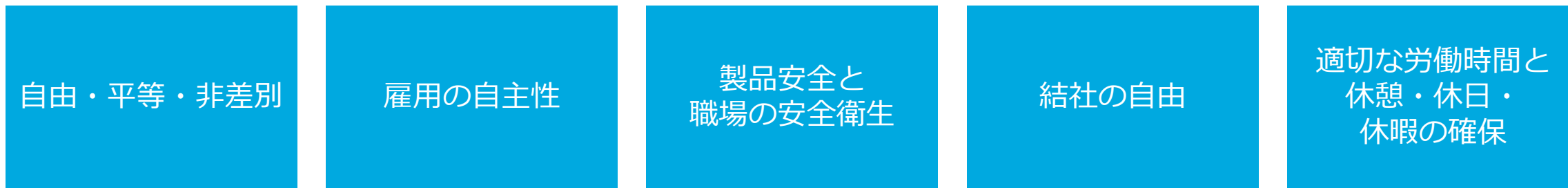
ダイバーシティ
エクイティ&インクルージョン



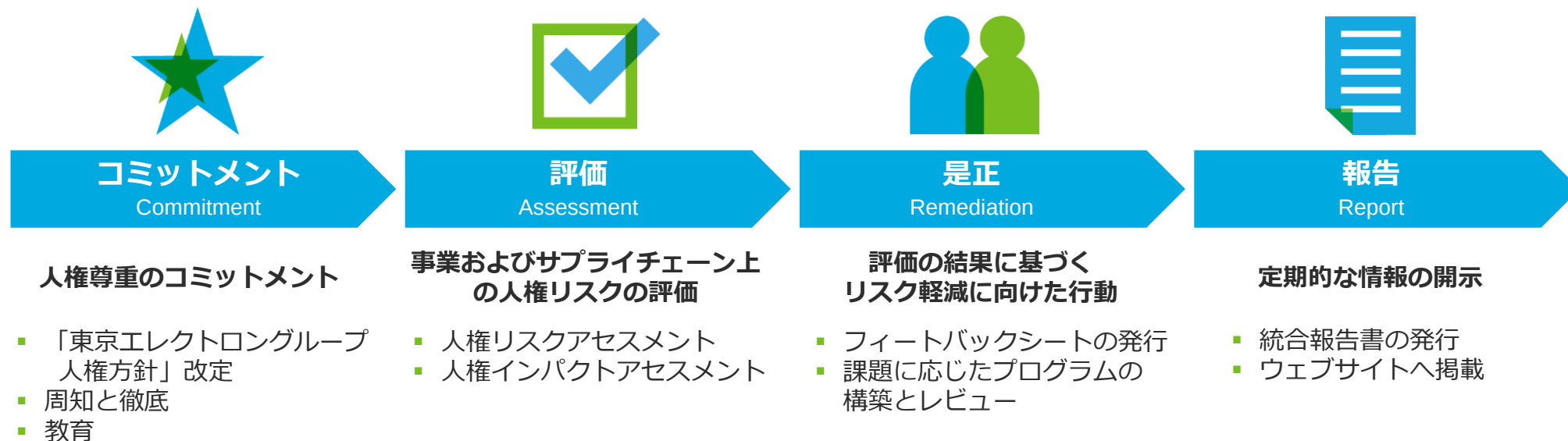
3G
Global • Generation • Gender

人権への取り組み

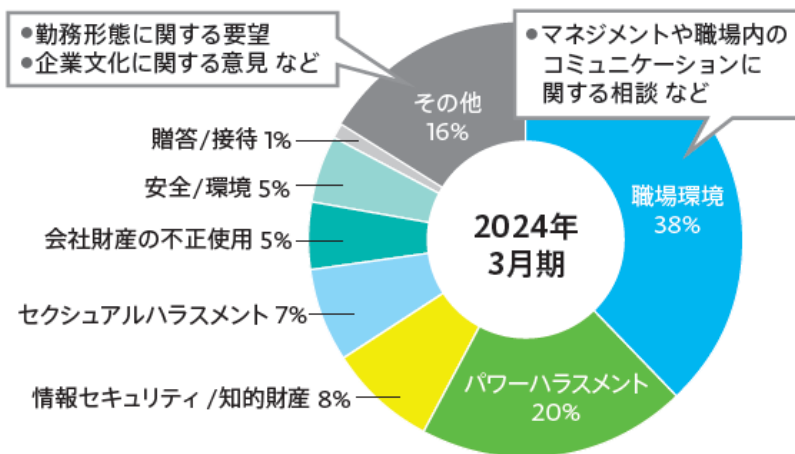
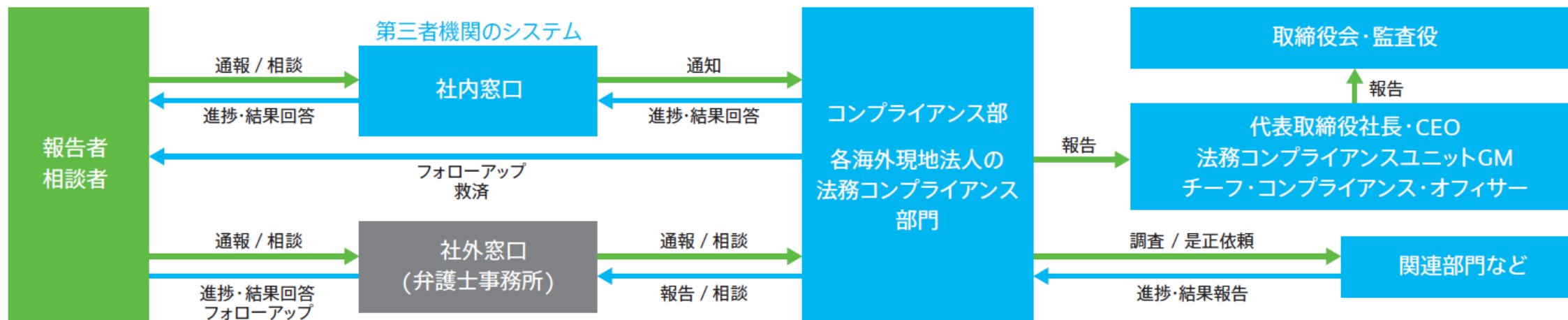
人権に関する5つの重要項目（東京エレクトロングループ人権方針）



人権デューデリジェンス



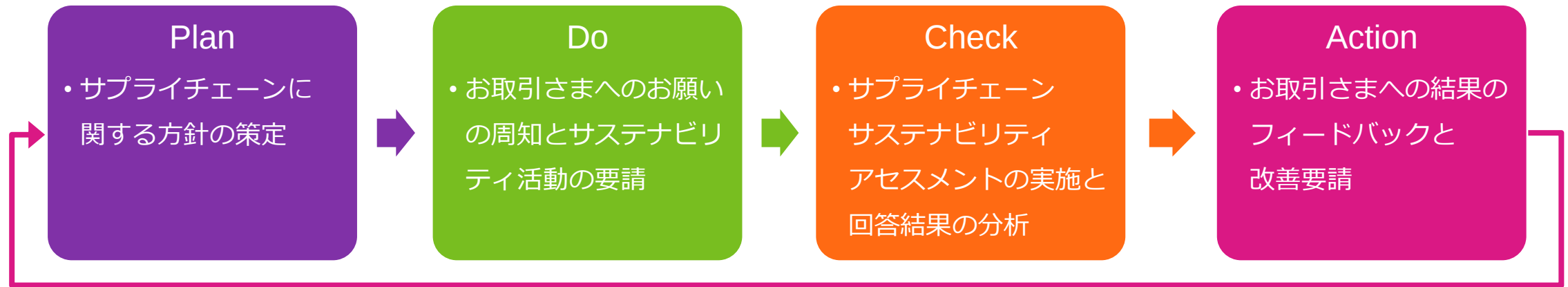
内部通報制度



人権を尊重し、真摯な姿勢で対応

サプライチェーンマネジメント

サプライチェーンサステナビリティのプロセス

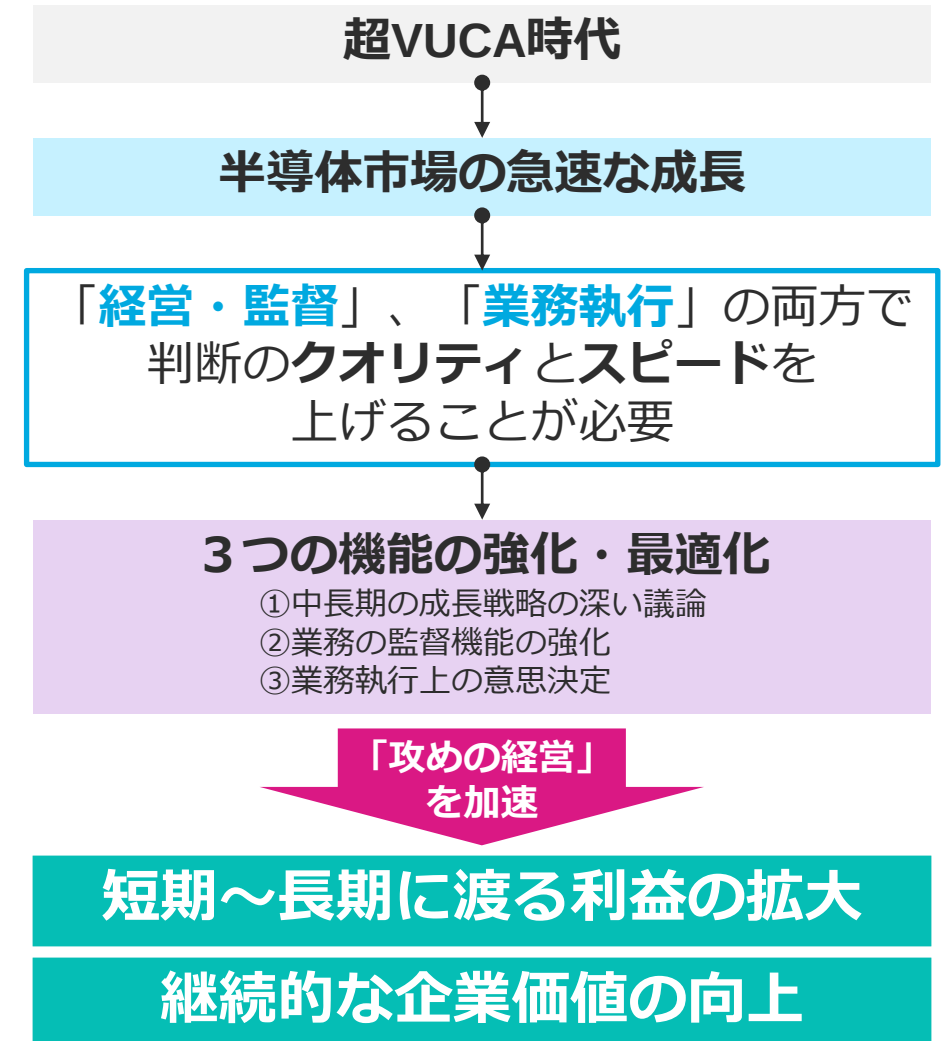
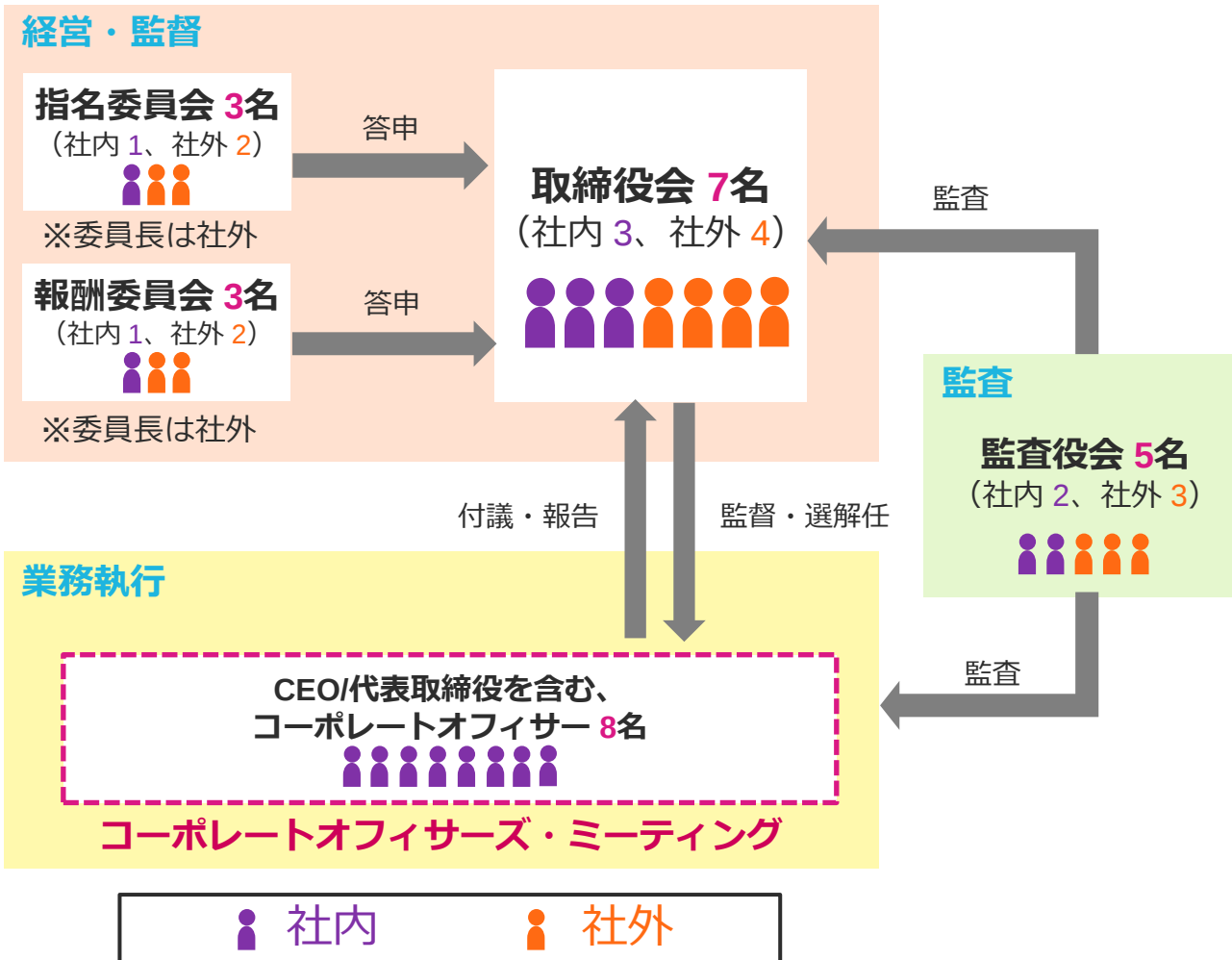


- 年次サステナビリティアセスメント
 - － RBAの行動規範に基づく評価
 - － 是正措置計画
- RBAが定める監査基準で調査内容を改定
 - － 主要な生産拠点で実施
 - － 各業務の継続的な改善

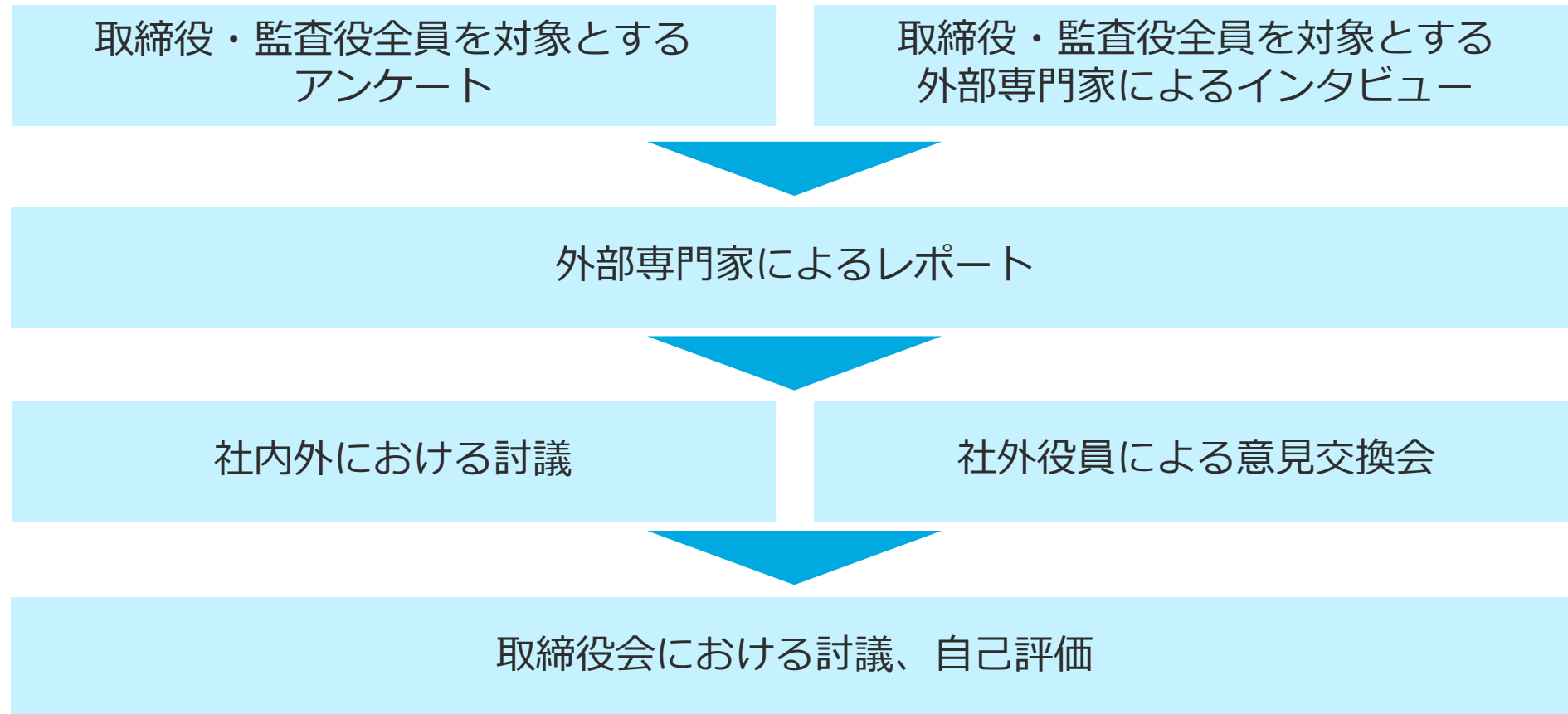
サプライチェーン全体でサステナビリティを意識したオペレーションを追求

コーポレート・ガバナンス体制（監査役会設置会社）

<体制図一部抜粋>



取締役会の実効性評価



社内および外部専門家が分析し、取締役会の実効性を評価

グローバル・イニシアティブ

SDGs(持続可能な開発目標)

事業を通じた取り組みをマテリアリティごとに明確にし、グループ全体に展開



東京エレクトロンはSDGsを支援しています

国際的なイニシアティブへの参画

国連グローバル・コンパクトに署名、Responsible Business Alliance (RBA)に参画、Task Force on Climate-related Financial Disclosures (TCFD)に賛同

WE SUPPORT



Responsible Business Alliance
Affiliate Member



TASK FORCE ON
CLIMATE-RELATED
FINANCIAL
DISCLOSURES

当社のESGに関する外部評価

世界各国の評価機関より高い評価を獲得

Member of

Dow Jones
Sustainability Indices

Powered by the S&P Global CSA



FTSE4Good

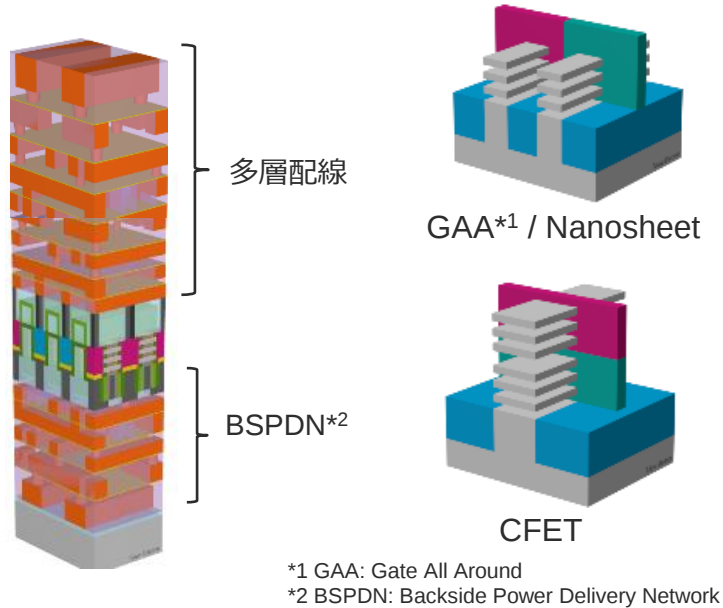
2024 MSCI ESG Leaders
Indexes Constituent

東京エレクトロン株式会社のMSCI指数への組み入れ、およびMSCIのロゴ、商標、サービスマークまたは指数名の使用は、MSCIまたはその関係者による東京エレクトロン株式会社の後援、推薦またはプロモーションではありません。MSCI指数はMSCIの独占的財産です。MSCI指数の名前およびロゴはMSCIまたはその関係会社の商標またはサービスマークです。

6. 多様化する半導体技術 ～技術ロードマップ～

半導体デバイス：開発の方向

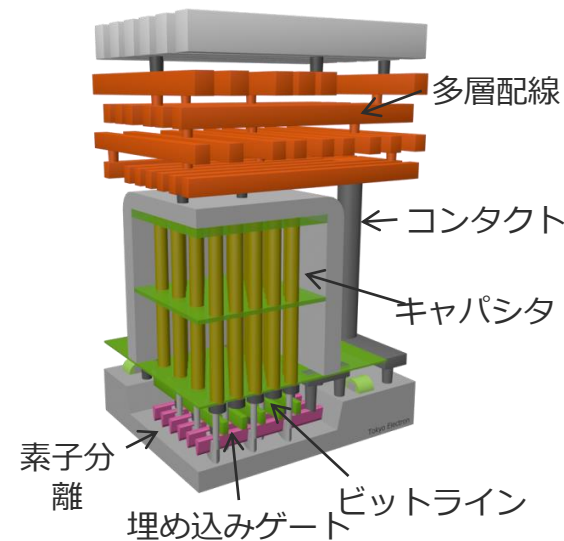
Logic



構造変化を伴う微細化による

- ・トランジスタ当たりのコスト低減
- ・低消費電力化
- ・高速化

DRAM



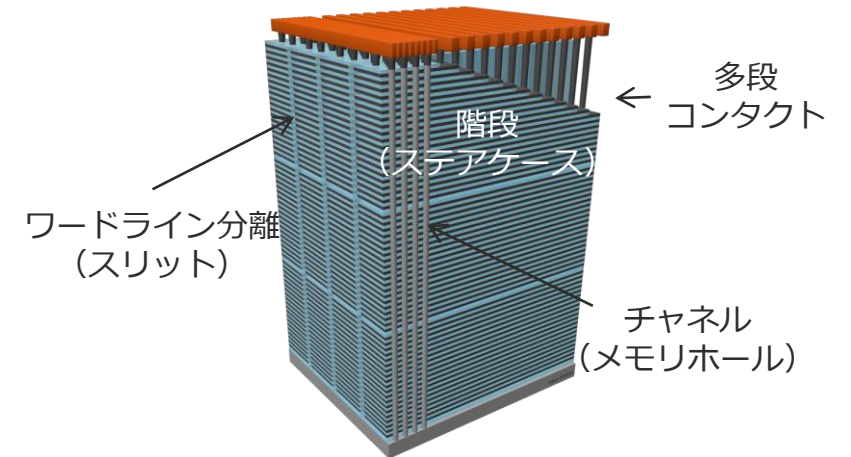
微細化による

- ・ビット当たりのコスト低減
- ・低消費電力化
- ・高速化

新構造による

- ・ビット当たりのコスト低減

NAND

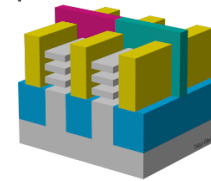


高積層化による

- ・ビット当たりのコスト低減

Logic技術ロードマップ (Generic)

Options: Dielectric wall



wall everywhere



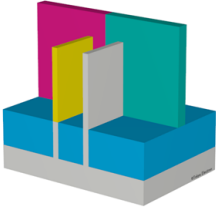
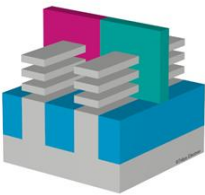
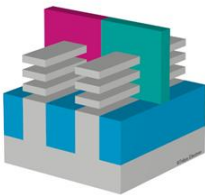
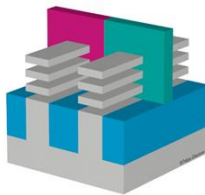
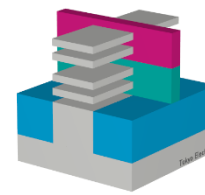
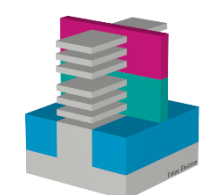
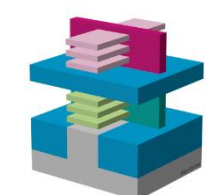
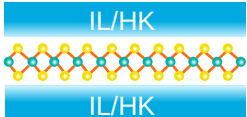
outer wall [4]



inner wall [4]

- [1] Chih-Hao Chang (TSMC) et al., IEDM 2022
 [2] Shien-Yang Wu (TSMC) et al., IEDM 2022
 [3] Sandy Liao (TSMC) et al., IEDM 2024
 [4] Mertens and Horiguchi (imec), EDTM 2024

Source: TEL estimates

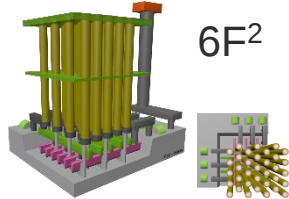
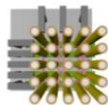
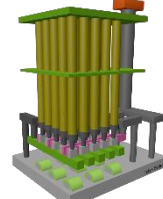
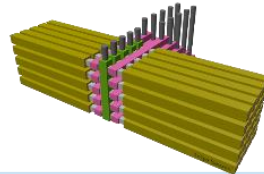
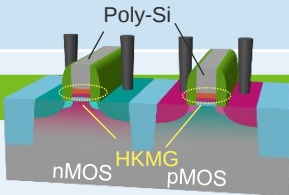
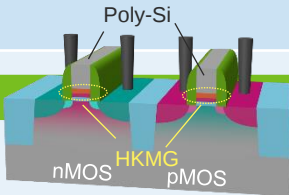
Year of HVM (20k/month)	2022~24	2025~2026	2027~28	2029~30	2031~32	2033~34	2035~36	2037~38
Node	3nm	2nm/18A/16A	14A	10A	7A	5A	3A	2A
Transistor	2~1 Fin 	GAA NS 	GAA NS scaling 	GAA NS extension 	CFET 	2nd Gen. CFET 	3rd Gen. CFET 	2D material stack  IL/HK IL/HK 2D material: TMDC MoS ₂ , WS ₂ , MoSe ₂ , WSe ₂ etc.
Poly Pitch [nm]	48~45 [1]		45~42		48 [3] ~42	45~39		36
Min. Metal Pitch [nm]	23 [2]		20	18	17	16	14	12
Interconnect booster	Cu Barrier/Seed CIP Backside PDN (HPC)			Cu CIP or Ru subtractive	Ru subtractive AR>3, Airgap	New alloy AR>5, Airgap, BEOL Transistor		
EUV Patterning Technology	EUV MP*1, SE*2			EUV MP, SE High-NA SE		High-NA MP, SE EUV MP, SE		
Resist	CAR*3			CAR (+MOR*4)		CAR+MOR		

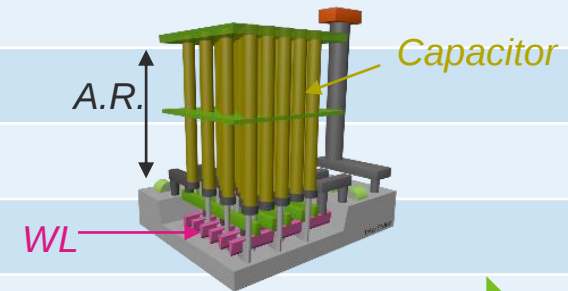
*1 MP: Multi-Patterning, *2 SE: Single-Exposure, *3 CAR: Chemically Amplified Resist, *4 MOR: Metal Oxide Resist

Logicの微細化は、トランジスタの構造と材料を変えながら続いていく

DRAM 技術ロードマップ (Generic)

Source: TEL estimates

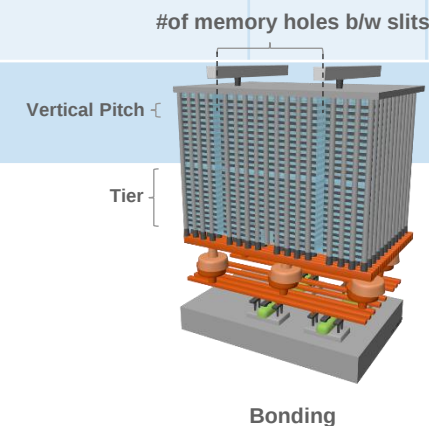
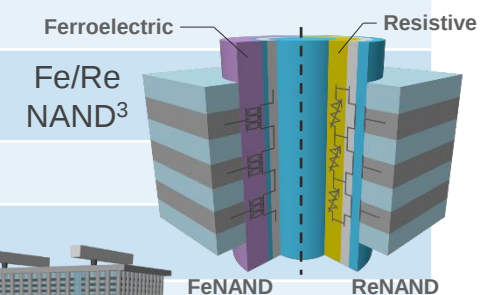
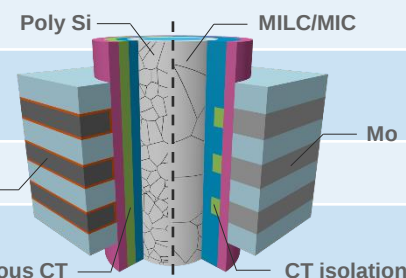
Year of HVM (20k/month)	2023-24	2025	2026	2027	2028	2029	2030	2031	2032	2033	2034	2035
Node	1b	1c	1d	0a		0b		0c		0d		0e
Cell layout / Structure	2D											
			4F ² VCT* [1,2]						3D 			
F [nm] in 6F ²	13~12.5	12~11	10	9		8		7		(3D ~1xxL)		(3D >1yyL)
Cap. pitch [nm]	39~37.5	36~33	30	27		24		21				
Cap. A.R.	>50	>55	>65	>70		>75		>80				
Cap. Mat.	ZrAlHfO					Alternative (HfZrO Anti Ferro. etc)						
WL	TiN			Low R metal								
Peri. CMOS	HKMG 											
	Bonding 											
HBM	FinFET											
	HBM3E (8/12Hi, 24/36GB)		HBM4 (12/16Hi, 36/48GB)		HBM4E (16Hi, 64GB)		HBM5 (16, 20Hi, 64/80GB)		HBM5E		HBM6	



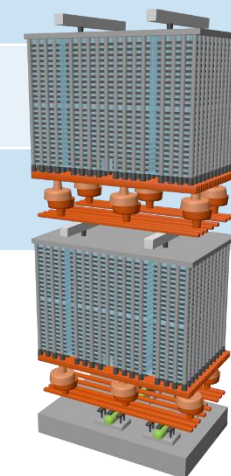
NAND 技術ロードマップ (Generic)

Source: TEL estimates

Year of HVM (20k/month)	2024	2025	2026	2027	2028	2029	2030	2031	2032	2033	2034	2035					
Stack (~1.3x/1.5years)	3xxL		4xxL		5xxL		7xxL		1xxxL		*1yyyL		*1zzzL		*2xxxL		
Tier	2 or 3		3 or 4		3 or 4		3 - 5		4 - 6		5 - 7		6 - 8		7 - 10		
Vertical pitch [nm]	39 - 45		38 - 43		38 - 42		37 - 41		36 - 40		35 - 39		34 - 38		33 - 37		
Memory height [μm]	12 - 14		15 - 19		18 - 27		24 - 36		34 - 45		45 - 62		57 - 74		70 - 84		
Charge trap (CT)	Continuous CT					CT isolation					Fe/Re NAND ³						
Channel	Poly Si grain CIP					MILC ¹ /MIC ²											
WL metal	W or Mo		Mo														
Layout/Structure	Under array or Bonding		Bonding				Bonding or Multi Bonding				#of memory holes b/w slits						
Peri. CMOS	Poly Si Gate					HKMG					Vertical Pitch						



Bonding



Multi Bonding

* Trend Extrapolation

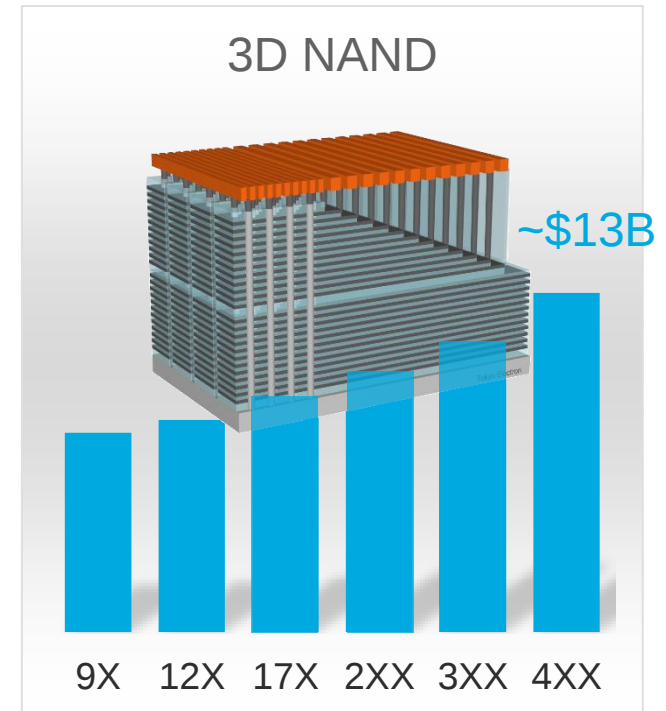
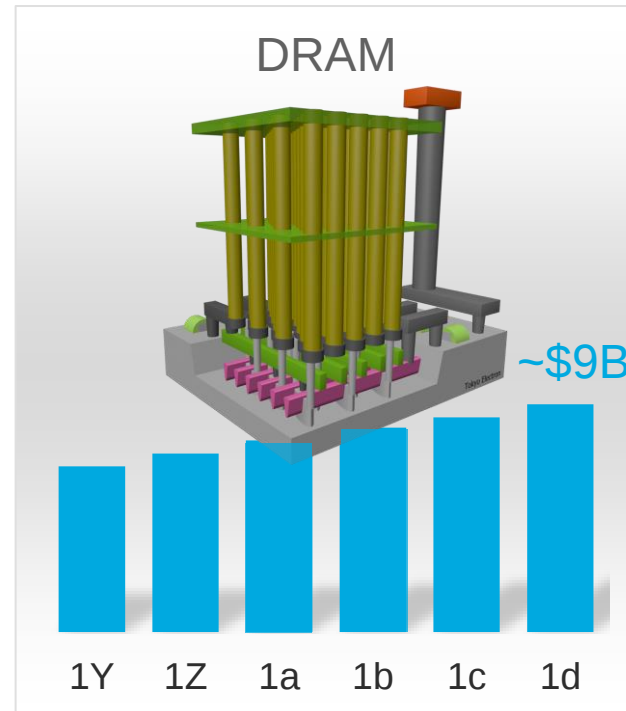
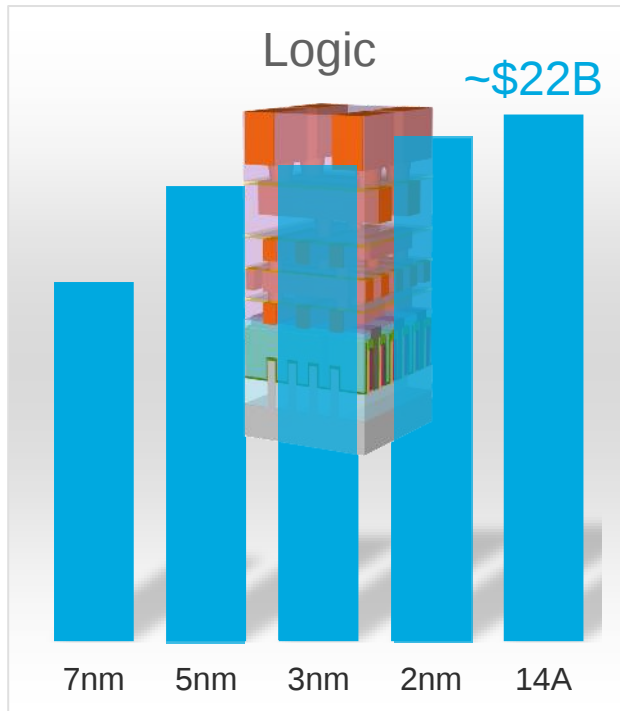
¹ Metal induced lateral crystallization, N. Ishihara (Kioxia) et al., VLSI 2023

² Metal induced crystallization

³ Jeehoon Han (Samsung) et al., IEDM 2023

高まる半導体製造装置の付加価値

月産10万枚当たりWFE投資額（Greenfield、当社予測）

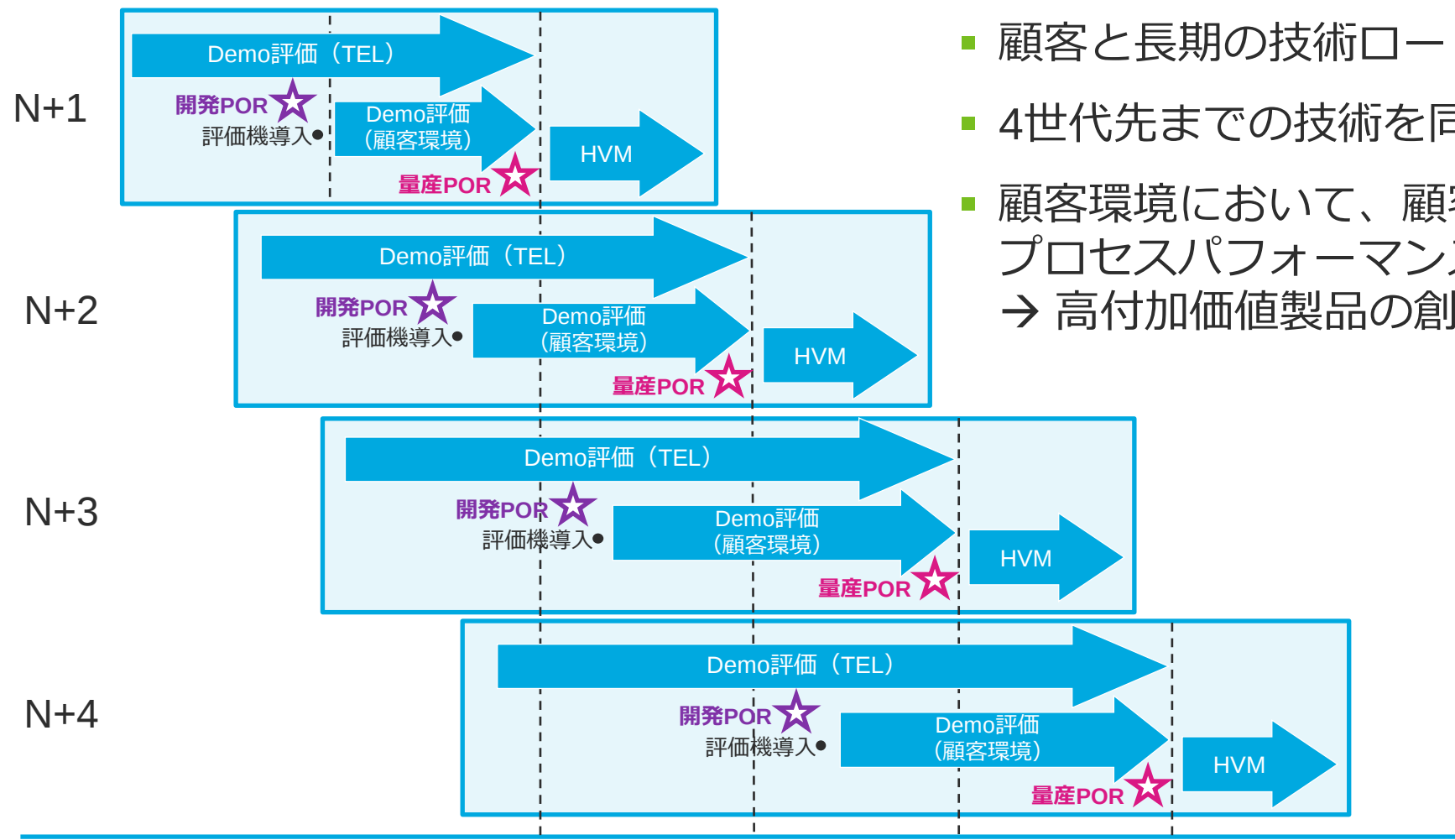


新たなアプリケーションの登場と技術難易度の高まりが、
半導体製造装置メーカーの事業機会を拡大

7. 新規装置事業の取り組み

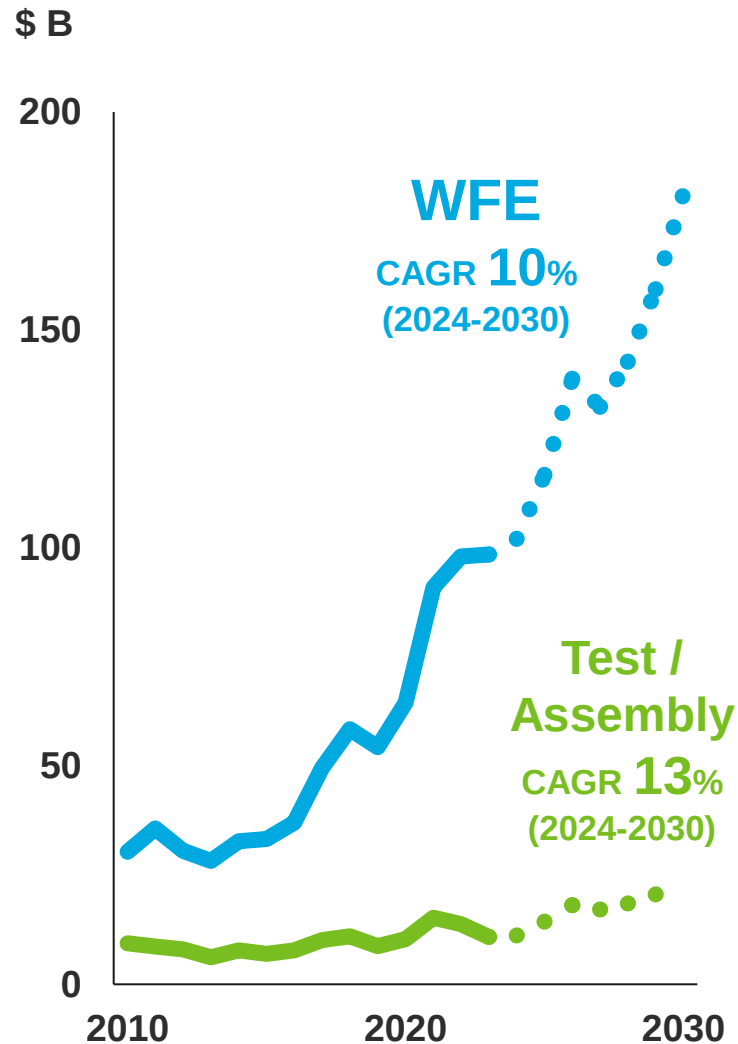
開発の取り組み

4世代同時開発



- 顧客と長期の技術ロードマップ・アライメント
- 4世代先までの技術を同時に開発、評価
- 顧客環境において、顧客の評価ウェーハ上でプロセスパフォーマンスを早期に実証
→ 高付加価値製品の創出およびPOR獲得

前工程における当社の成長機会



Source : TechInsights

- AI関連デバイスの牽引によりWFEのCAGRは引き続き高い水準で成長
- TELの強みを生かし、高い市場成長領域に対応
 - 先端ロジック：エッチングが2.7倍/成膜が2.5倍の市場成長見込む*
 - DRAM：エッチングの市場が2.3倍と、WFEのCAGRを超える成長を見込む*
- 技術変革点への対応を中心とした新製品の投入により、参入領域をさらに拡大

* TEL Estimates

前工程の技術変革点における成長機会

- Logic : GAA^{*1}, Backside PDN^{*2}, CFET
 - リソグラフィ技術でHigh-NA化、マルチパターニングとの併用、MOR化が進み、新技術Acrevia™に機会
 - マルチパターニングにより成膜、エッチング、洗浄などの工程数増加
 - GAA、CFETトランジスタによりガスケミカルエッチングの工程数増加
 - Ruなど新材料、Airgapのような構造変更も新機会となる
- DRAM : HBM, VCT^{*3}, 3D DRAM
 - マルチパターニング採用で成膜、エッチング工程数増加
 - キャパシタ形成の重要性継続し、エッチング、成膜に強い技術ニーズ継続
 - 3D DRAMで成膜、エッチング、ガスケミカルエッチング工程数増加
- NAND : Beyond 4xx
 - 層数増による成膜、エッチング工程の投資増加
 - 高アスペクト比エッチングがより重要に
 - Moなど新材料、チャネルSi低抵抗化

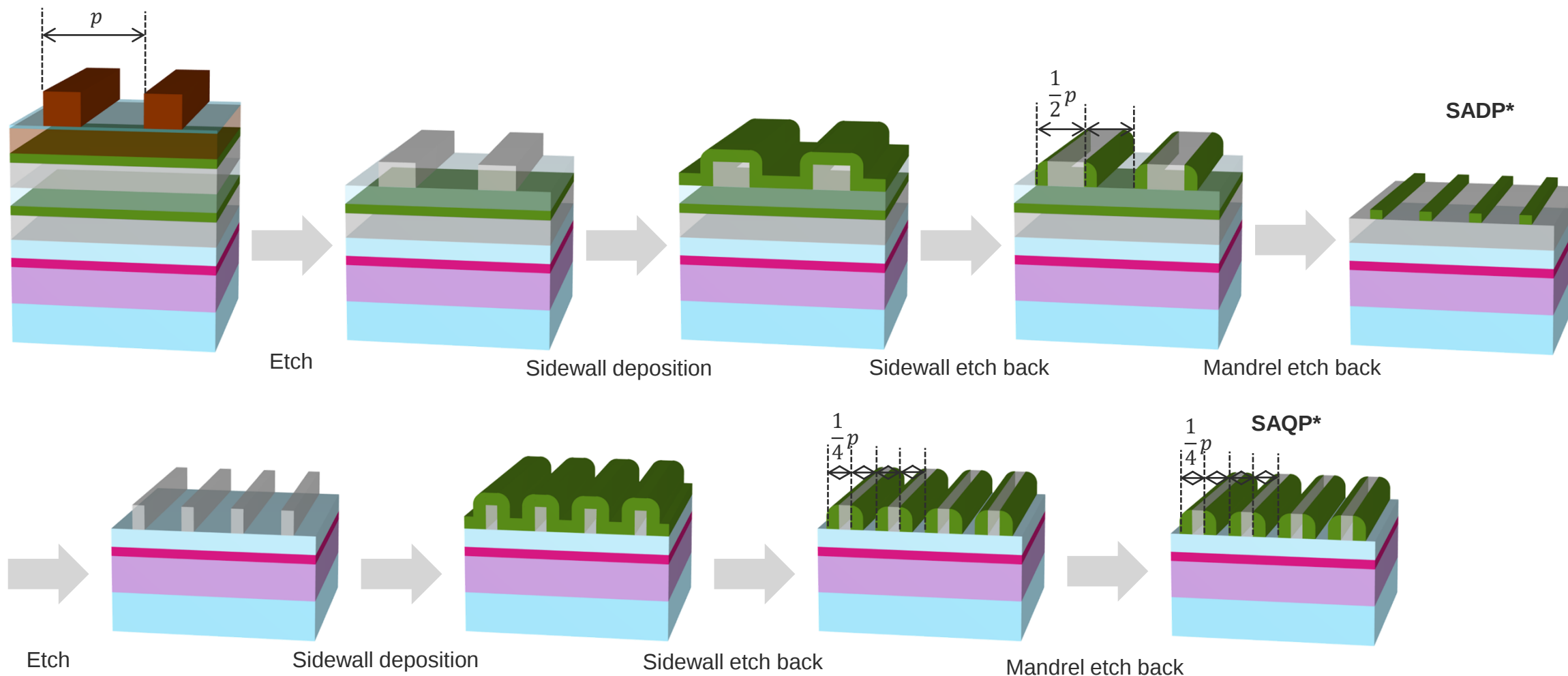
*1 GAA: Gate All Around

*2 Backside PDN: Backside Power Delivery Network

*3 VCT: Vertical Channel Transistor

7-1. 前工程 パターニング

リソグラフィを補完するパターンニング技術：SADP/SAQP

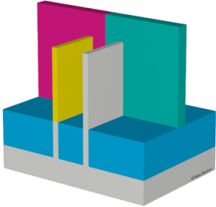
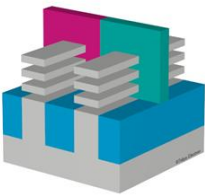
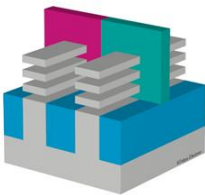
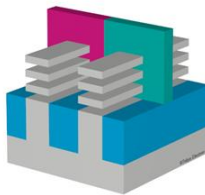
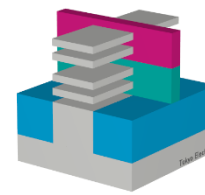
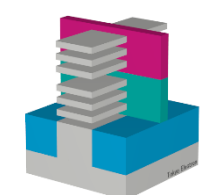
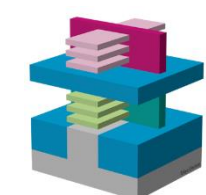
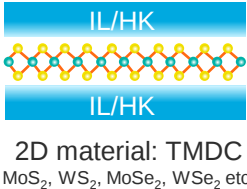


SADP: Self-aligned double patterning
SAQP: Self-aligned quadruple patterning

ロジック技術のロードマップと EUVリソグラフィ技術の推移

[1] Chih-Hao Chang (TSMC) et al., IEDM 2022
 [2] Shien-Yang Wu (TSMC) et al., IEDM 2022
 [3] Sandy Liao (TSMC) et al., IEDM 2024
 [4] Mertens and Horiguchi (imec), EDTM 2024

Source: TEL estimates

Year of HVM (20k/month)	2022~24	2025~2026	2027~28	2029~30	2031~32	2033~34	2035~36	2037~38
Node	3nm	2nm/18A/16A	14A	10A	7A	5A	3A	2A
Transistor	2~1 Fin	GAA NS	GAA NS scaling	GAA NS extension	CFET	2nd Gen. CFET	3rd Gen. CFET	2D material stack
								
Poly Pitch [nm]	48~45 ^[1]		45~42		48 ^[3] ~42	45~39		36
Min. Metal Pitch [nm]	23 ^[2]		20	18	17	16	14	12
EUV Patterning Technology	EUV MP, SE		EUV MP, SE High NA SE			High NA MP, SE EUV MP, SE		
Resist	CAR			CAR (+MOR)		CAR+MOR		

MP: Multi-Patterning, SE: Single-Exposure, CAR: Chemically Amplified Resist, MOR: Metal Oxide Resist

塗布現像装置で、MORや高NA EUVなど将来EUVリソグラフィ技術へ向けて汎用性拡大中

塗布現像装置 CLEAN TRACK™ LITHIUS Pro™ Z EUV

2012年 LITHIUS Pro™ Zリリース（累計> 3000台出荷）

EUV CAR/MOR対応新機能を順次リリース

高信頼性

EUV市場での高シェア

高生産性

EUV露光機の性能を最大限発揮、薬液消費量低減

高汎用性

化学増幅型レジスト(CAR)に加え、
メタルオキサイドレジスト(MOR)や下層膜にも対応

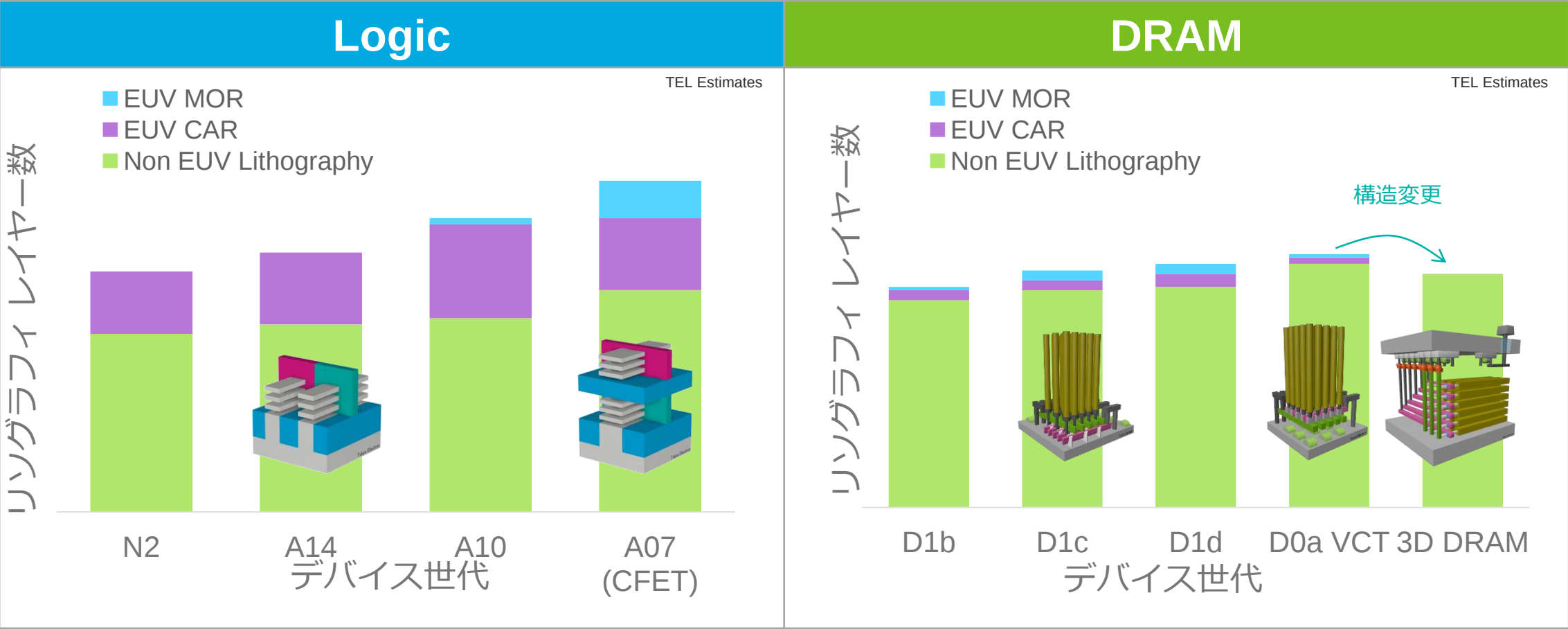


*1 CAR: Chemically Amplified Resist

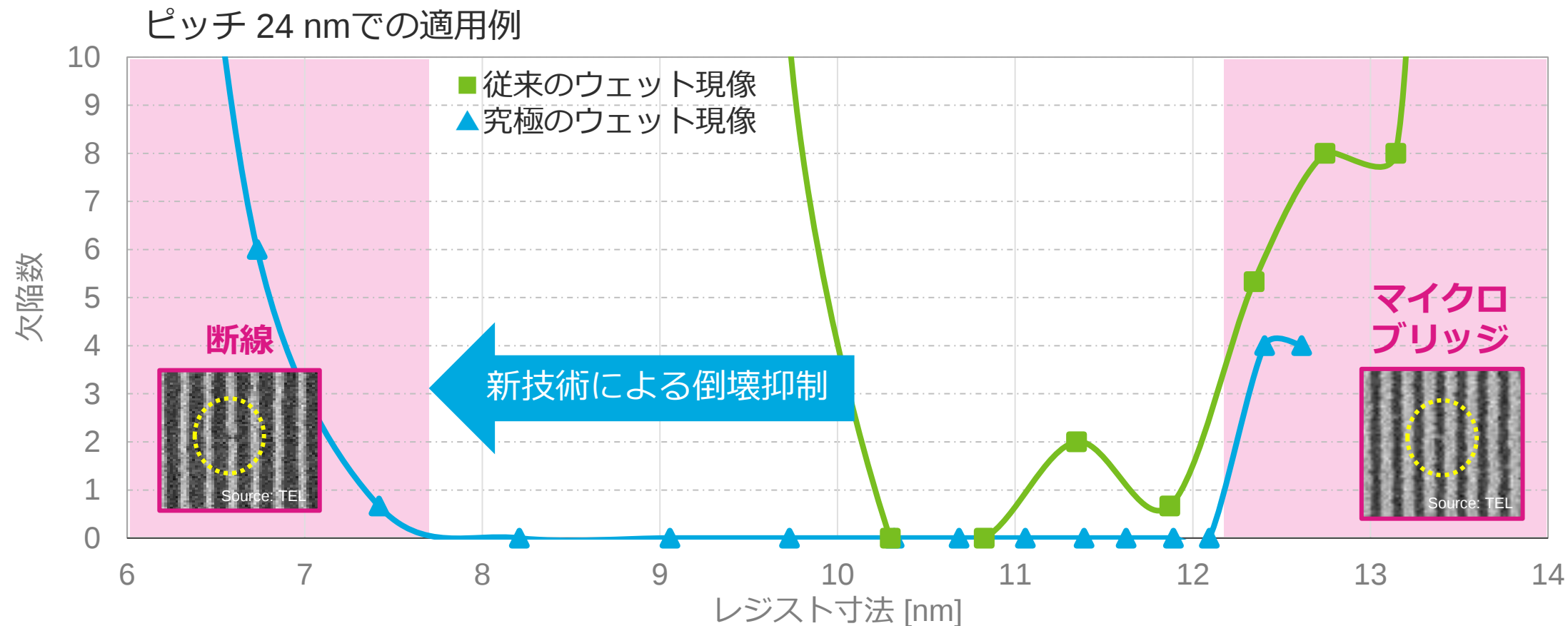
*2 MOR: Metal Oxide Resist

さまざまな光源の露光機向けに長年の量産実績のあるLITHIUS Pro™ Zプラットフォームで、
EUV露光機向けにも高信頼性、高生産性を担保。次世代EUV向け高汎用性も実現

リソグラフィレイヤー数の見通し



MORソリューション：究極のウェット現像技術



究極のウェット現像技術を適用することで従来ウェット現像の課題であったパターン倒壊の抑制を実現

MORソリューション：究極のウェット現像技術開発

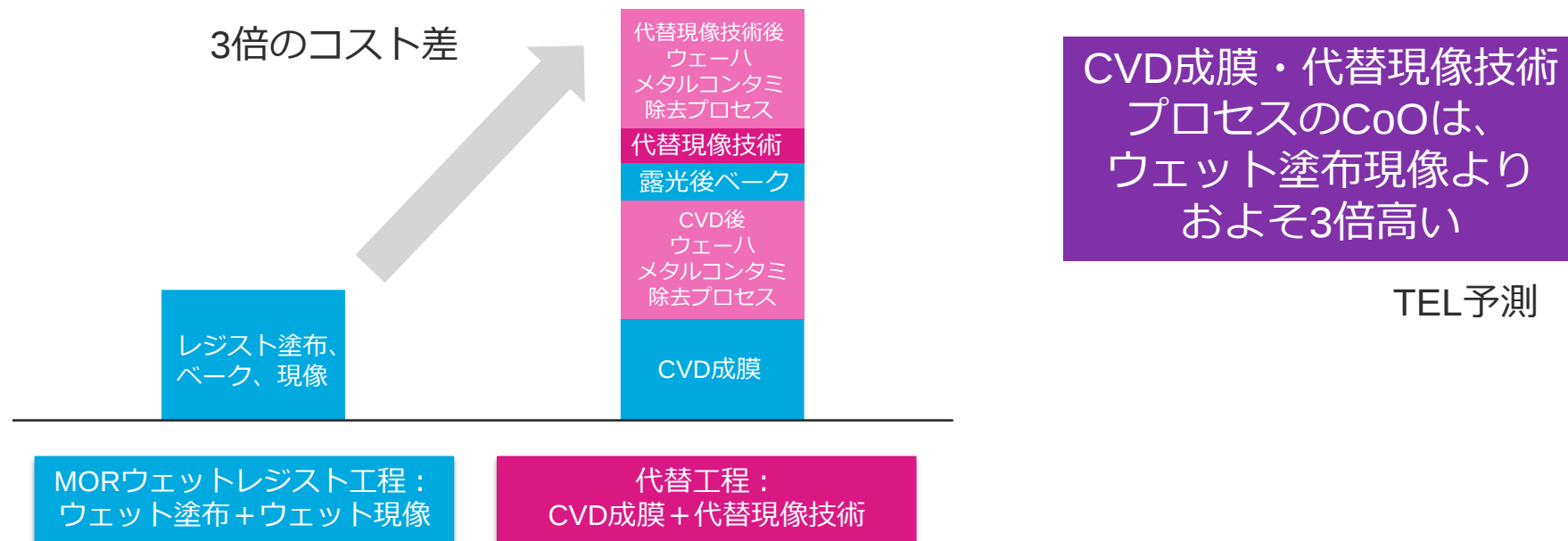
*1 当社認識および開発ターゲットに基づく特徴づけ
*2 ピッチ 24 nm ライン形成時の実施例に基づく特徴づけ

	究極の ウェット現像技術	従来の ウェット現像技術	代替技術
ベース技術	コータ/デベロッパ	コータ/デベロッパ	エッチング装置
環境	大気	大気	減圧
反応	薬液	薬液	腐食性ガス
スループット*1	x 4	x 4	x 1
薬液使用量*1	50% (従来比)	100 %	N/A (ガス使用) 使用後は燃焼除害処理
パターン倒壊性能*1	< 8 nm*2	> 10 nm*2	< 8 nm*1
追加スペース*1	インライン組み込み可能	インライン組み込み可能	必要

量産性（スループット・フットプリント・メンテナンス性・既存設備使用）を考慮した
究極のウェット現像技術を主要顧客と評価中

MORウェットレジスト工程と代替技術のコストの比較

レジストプロセスコスト比較

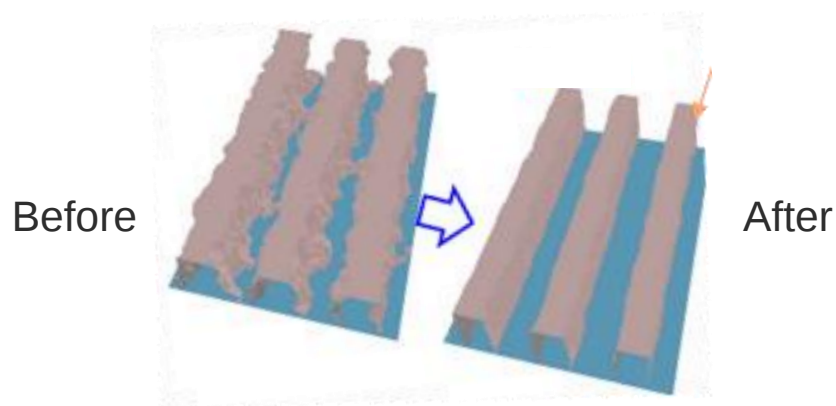


MORウェットレジスト工程は、代替工程 (CVD成膜+代替現像技術) に比較して、コスト、TAT、引き置き時間管理、装置のフットプリント、電力消費の点で優位。これらのコストや運用上のメリットだけでなく、性能面でもすでにウェット工程で優位なデータ

Acrevia™

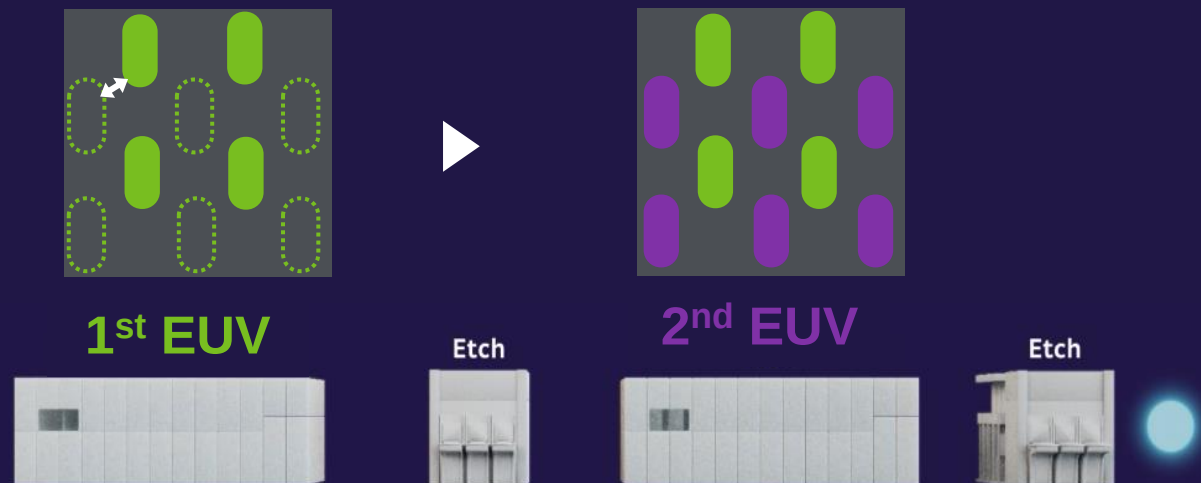
TEL独自のGas Cluster Beam (GCB) System

- ビーム入射角を自由に調整可能
- LSP (Location Specific Processing) ウェーハスキャン
→ 縦・横・高さのエッチング制御が可能
- ✓ 微細パターンにおけるEUV露光回数削減
EUV装置の生産性を大幅に向上
- ✓ 微細パターン間の欠陥除去、LER/LWR* 改善
歩留まり向上を実現

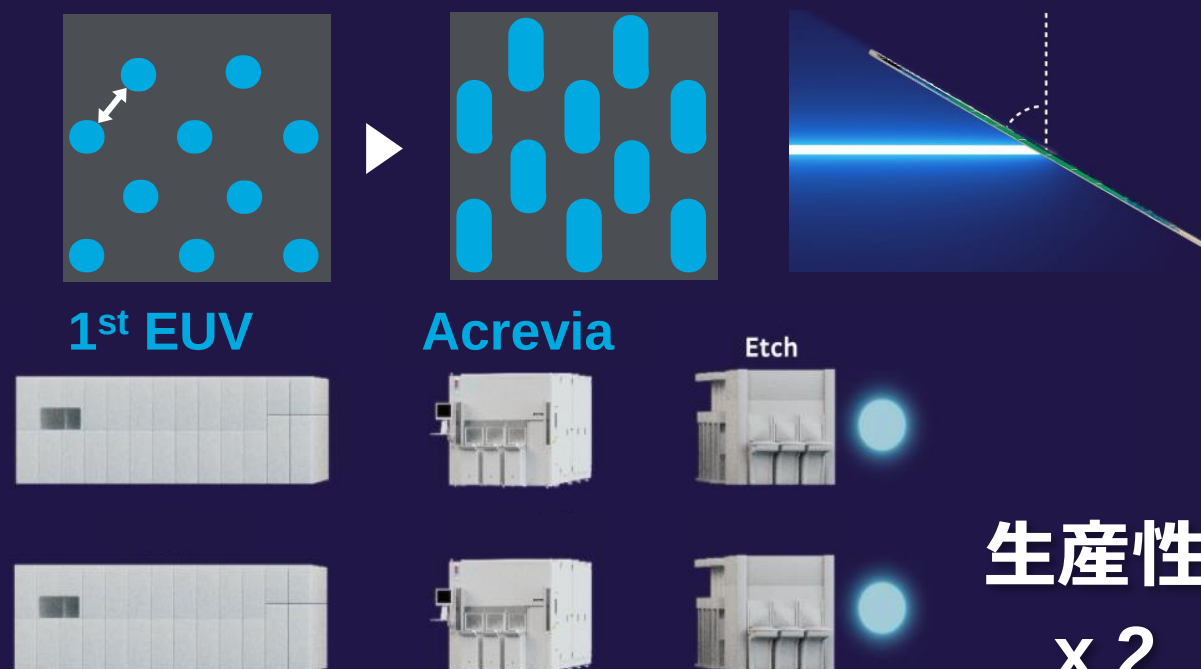


* LER/LWR: Line Edge Roughness / Line Width Roughness

Too Narrow



Wide

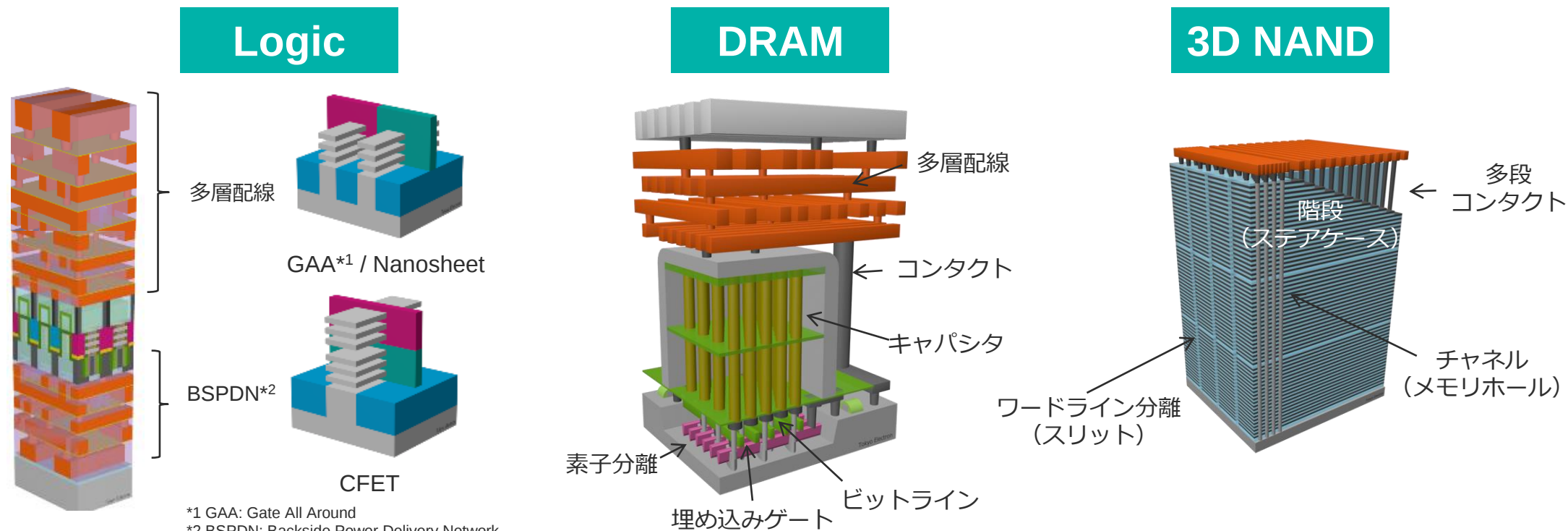


生産性
x 2

7-2. 前工程 ユニットプロセス

7-2-1. エッチング装置

多様なエッチングと求められる技術



*1 GAA: Gate All Around
*2 BSPDN: Backside Power Delivery Network
*3 CD: Critical Dimension

デバイストレンド

必要技術

微細化・新構造

緻密なイオン制御による、高選択比
低ダメージプロセス
エッチング形状コントロール、垂直形状

微細化・新構造

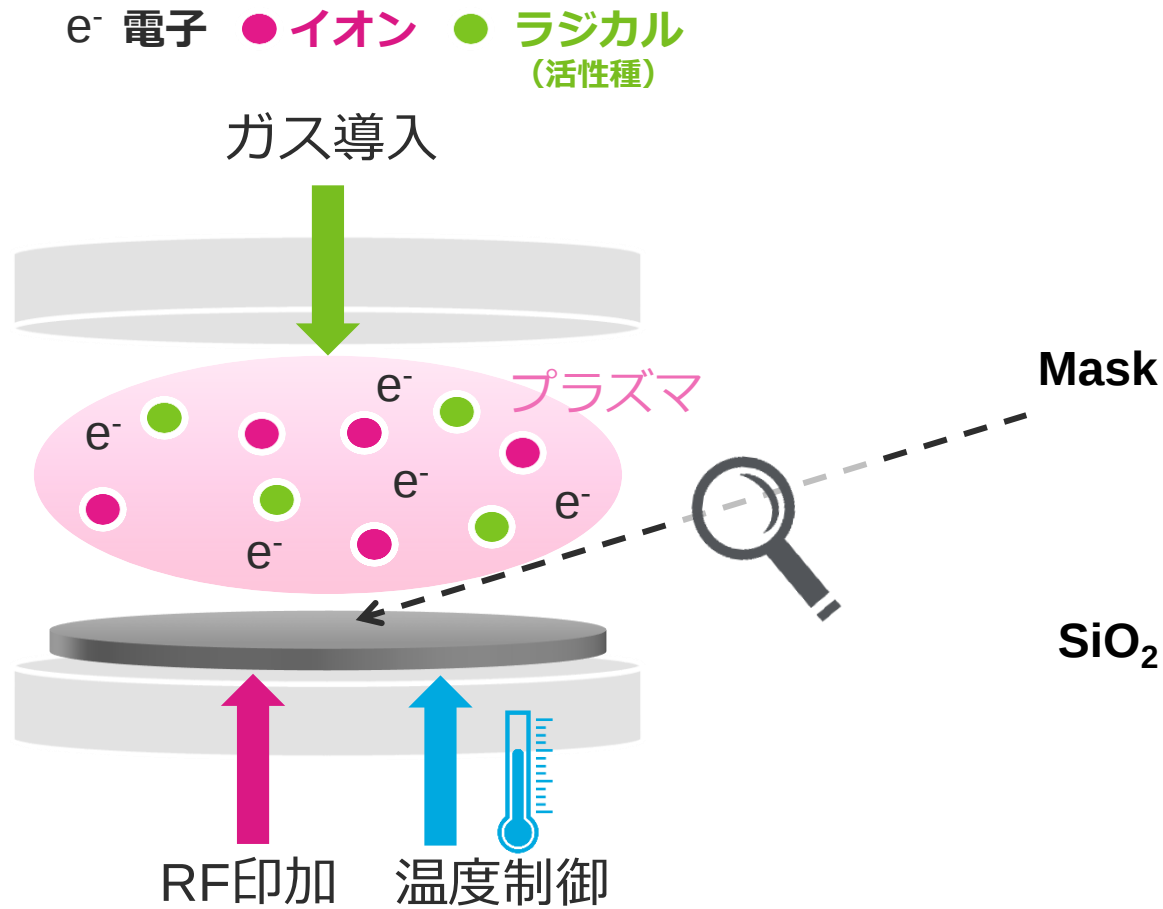
小CD*³、高アスペクト比のキャパシタ加工
微細なマスク加工 (EUV, マルチパターニング)
HBM対応 (多層配線増加など)

高積層化

高速かつ垂直な高アスペクト比エッチング
Depth モニタとプロセス制御
面内均一性制御

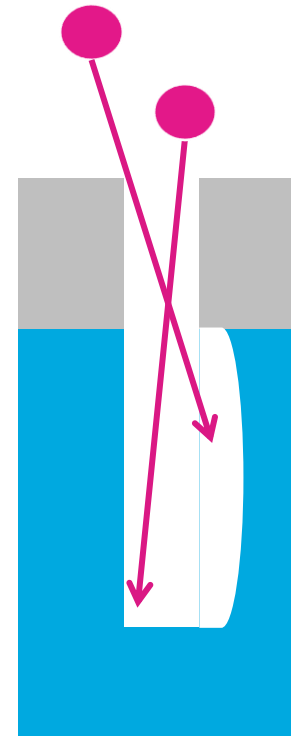
デバイスの更なる進化には、エッチングの緻密な制御技術が必要

エッチング概要とKeyとなる制御パラメーター



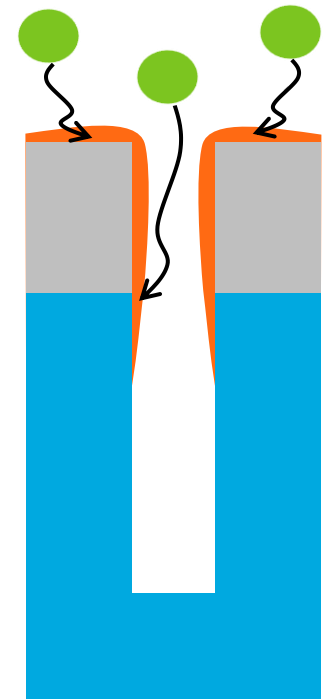
Key制御パラメーター

イオン輸送



- イオンエネルギー
- イオン入射角

ラジカル輸送

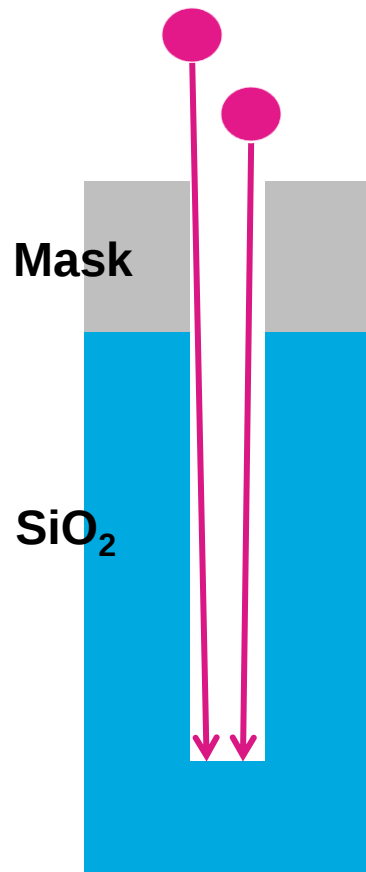


- ガス種
- ウェーハ温度

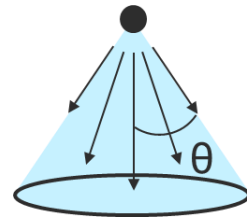
TEL独自技術によるソリューション 1: HERB™

(HERB™: High Efficiency Rectangular Bias™)

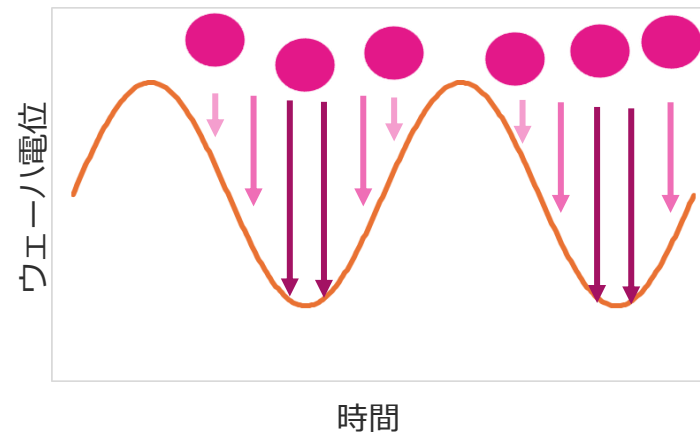
イオン輸送



従来技術（正弦波）



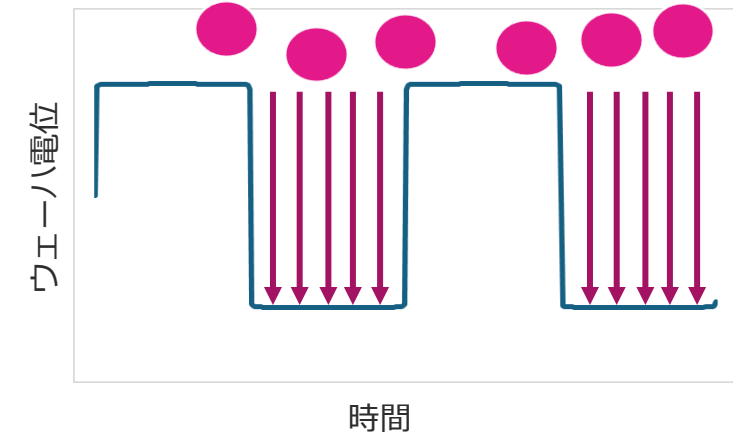
イオンを引き込む力がばらつく
= 入射角がばらつく



新技術（HERB™）

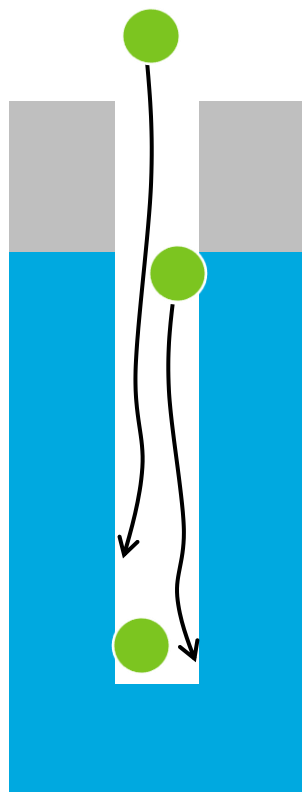


イオンを引き込む力が強く一定
= 入射角も垂直化

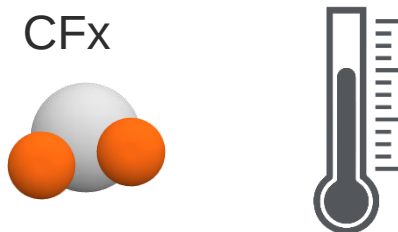


TEL独自技術によるソリューション 2: PHastIE™

ラジカル輸送

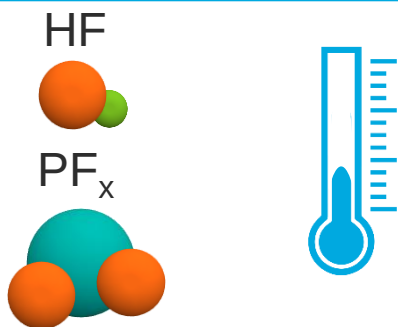


従来技術 (CF_x + 常温)



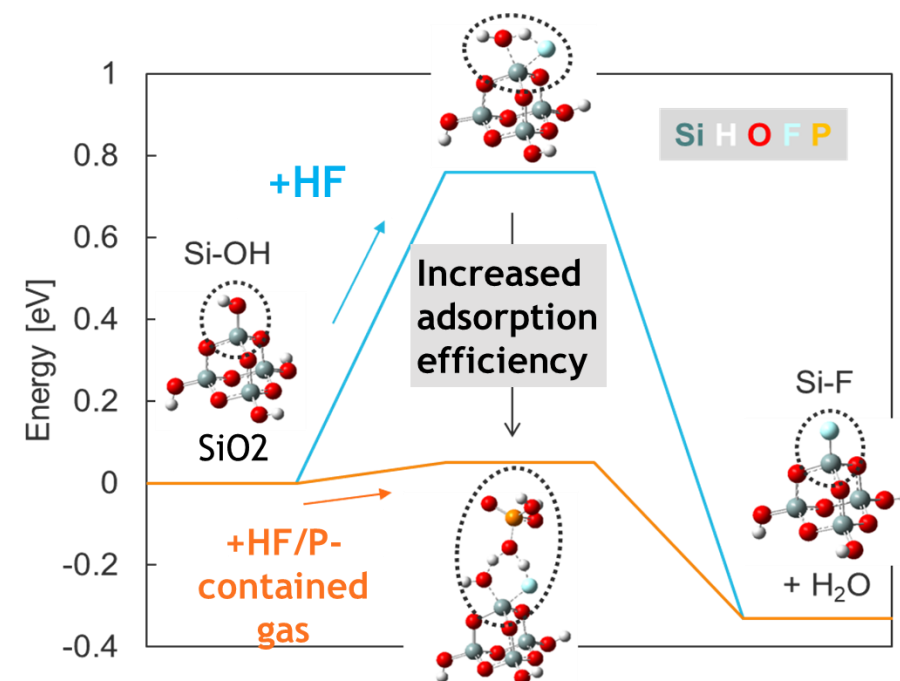
CF_xはポリマー化して吸着しやすい
間口に堆積すると輸送を阻害

新技術 (PHastIE™)



新規ガスを採用することで上記課題を克服
低温との組み合わせで高速Etchingを実現

(PHastIE™: Phosphorus + Hydrogen based “Fast” Ion Etch™)



Novel Cryogenic HARC Etch



Beyond
10 μ m
2.5x Faster

プロセス性能

極低温プロセス

より直線的、
より深く、
より速く

プラズマ制御

深層学習を用いた最適化

環境性能

消費電力 -43%

Less Power

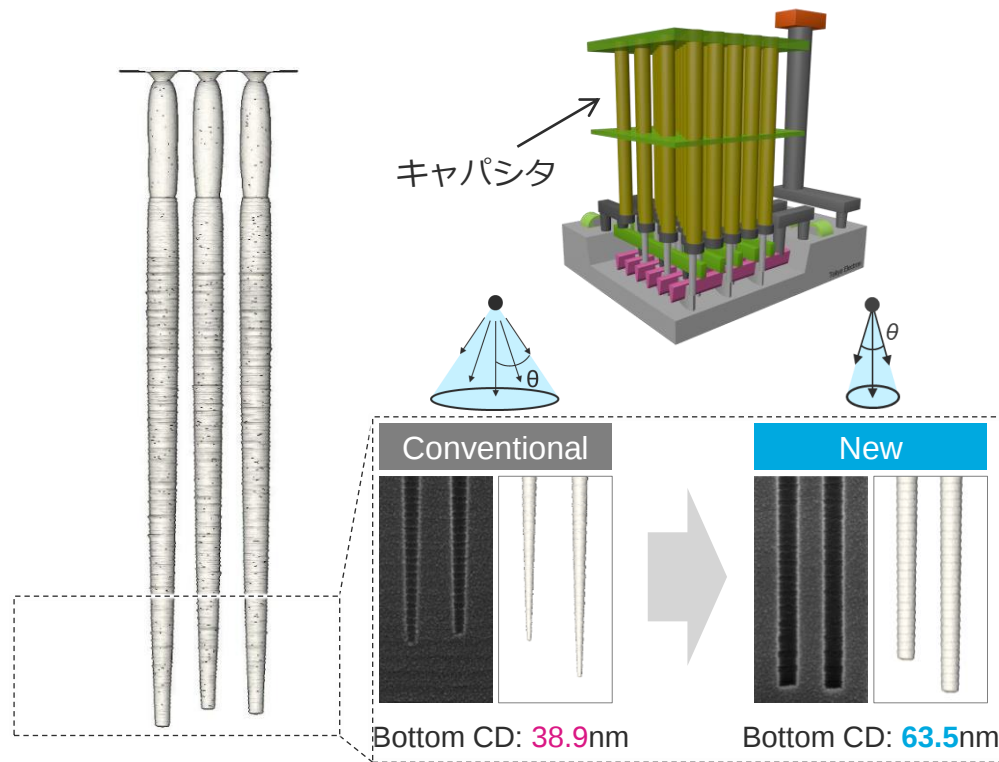
CO₂排出量 -83%

Less Carbon Footprint

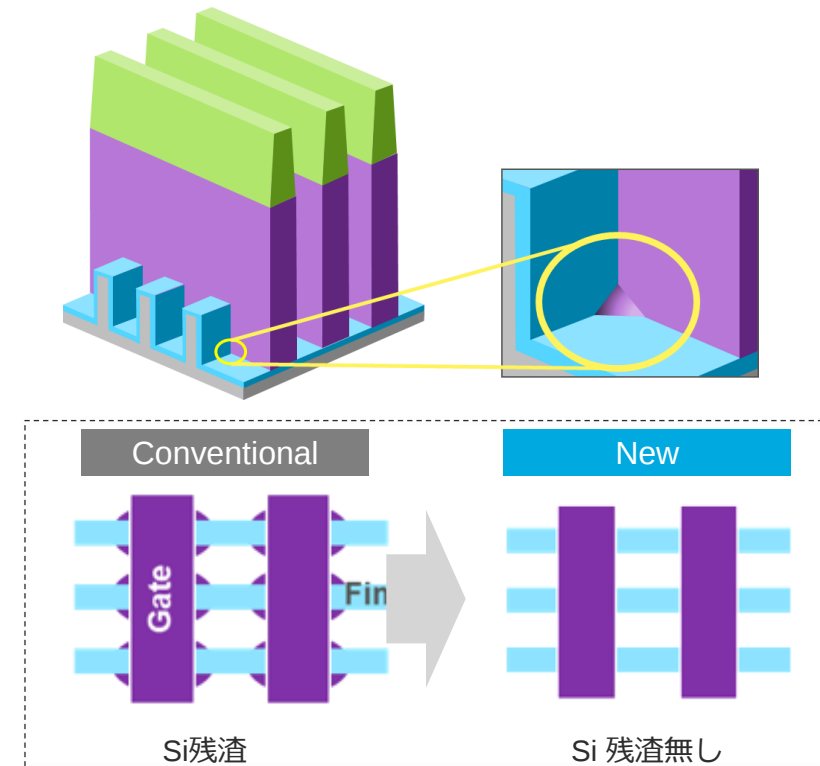
世界初、新Cryogenicプロセスを2023年に発表 (@VLSI 2023)
高いプロセス性能と環境性能を両立

新たなエッチング技術の展開

DRAM: Capacitor SiO₂加工

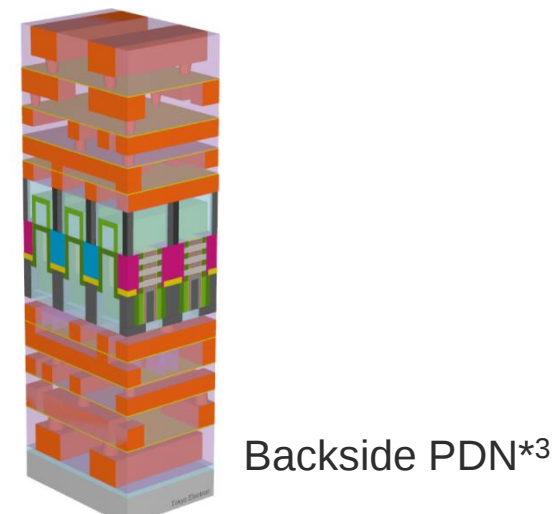
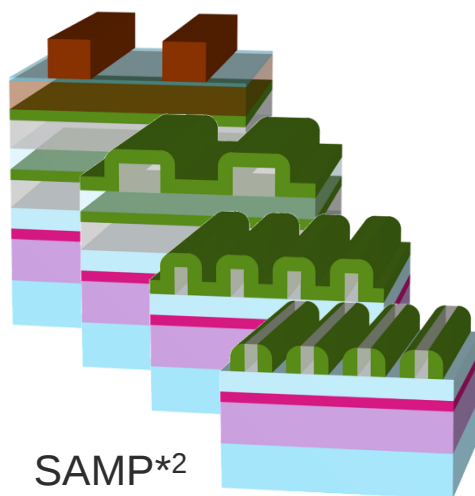
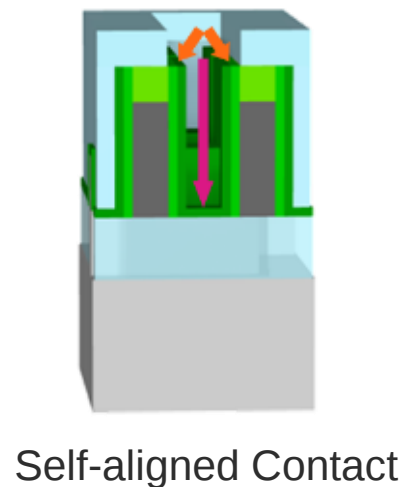
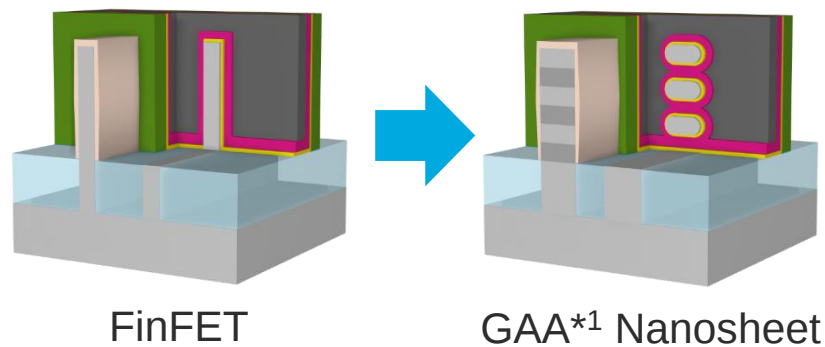
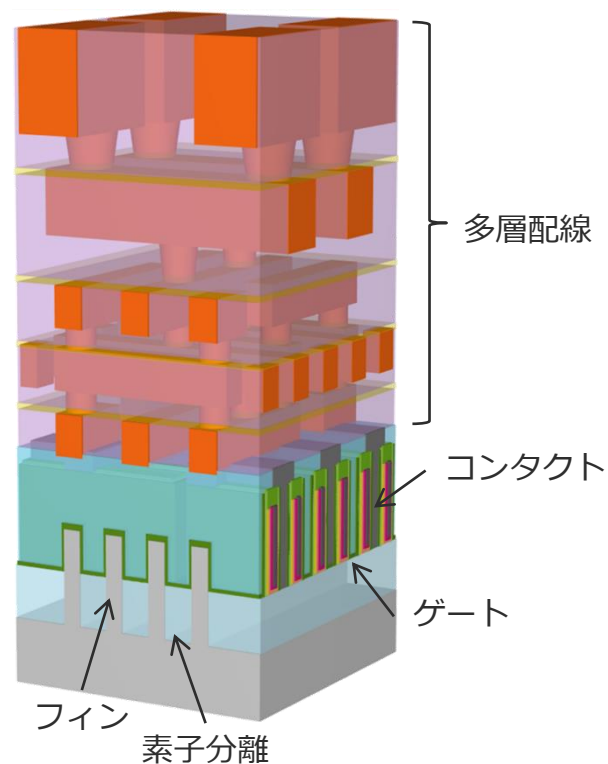


Logic: Gate Silicon加工



理想のエッチングプロセス開発で培った新技術を
多様なCriticalプロセスにも展開

ロジックにおける事業機会



*1 GAA: Gate all around

*2 SAMP: Self-aligned multiple patterning

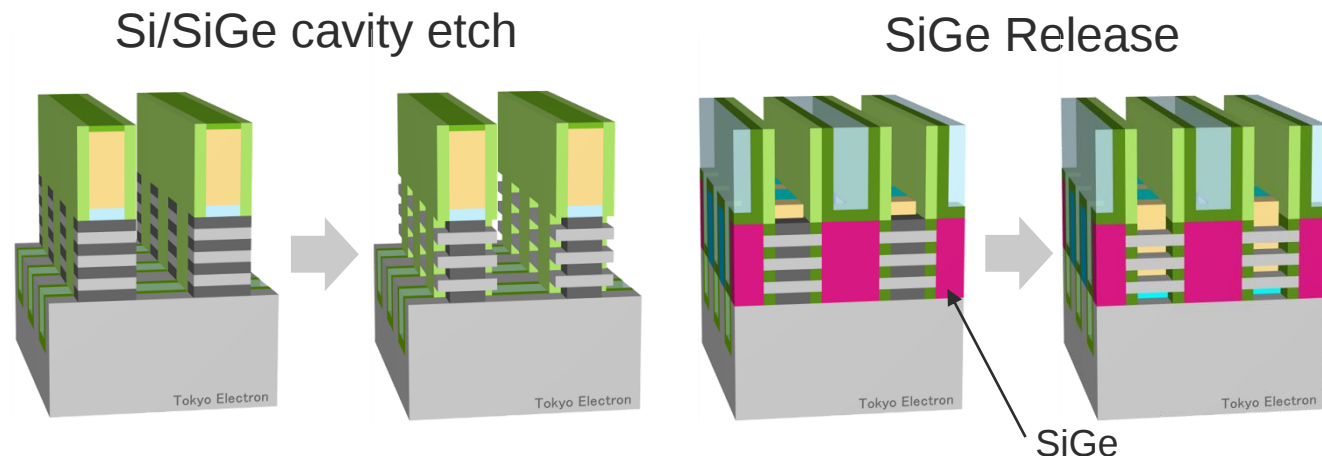
*3 PDN: Power delivery network

微細化が進むことによるデバイス構造の変化やEUVリソグラフィーに対応

GAA Nano Sheet FET構造への取り組み

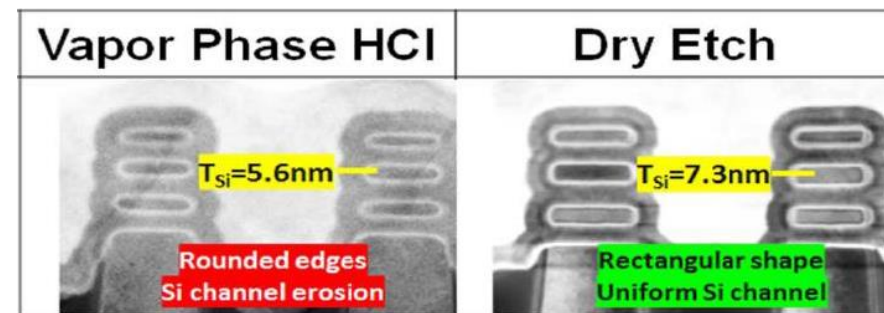
GAA Nano Sheetプロセスの課題：

- パターン形状（矩形）の均一性
- パターン表面のラフネス・残渣



TELの取り組み：ガスケミカルエッチング

- 高いエッチング選択性
- 高い均一性
- 残渣除去・ラフネス低減



Source: N. Loubet, et al., IBM, TEL Technology Center, America (IEDM2019)

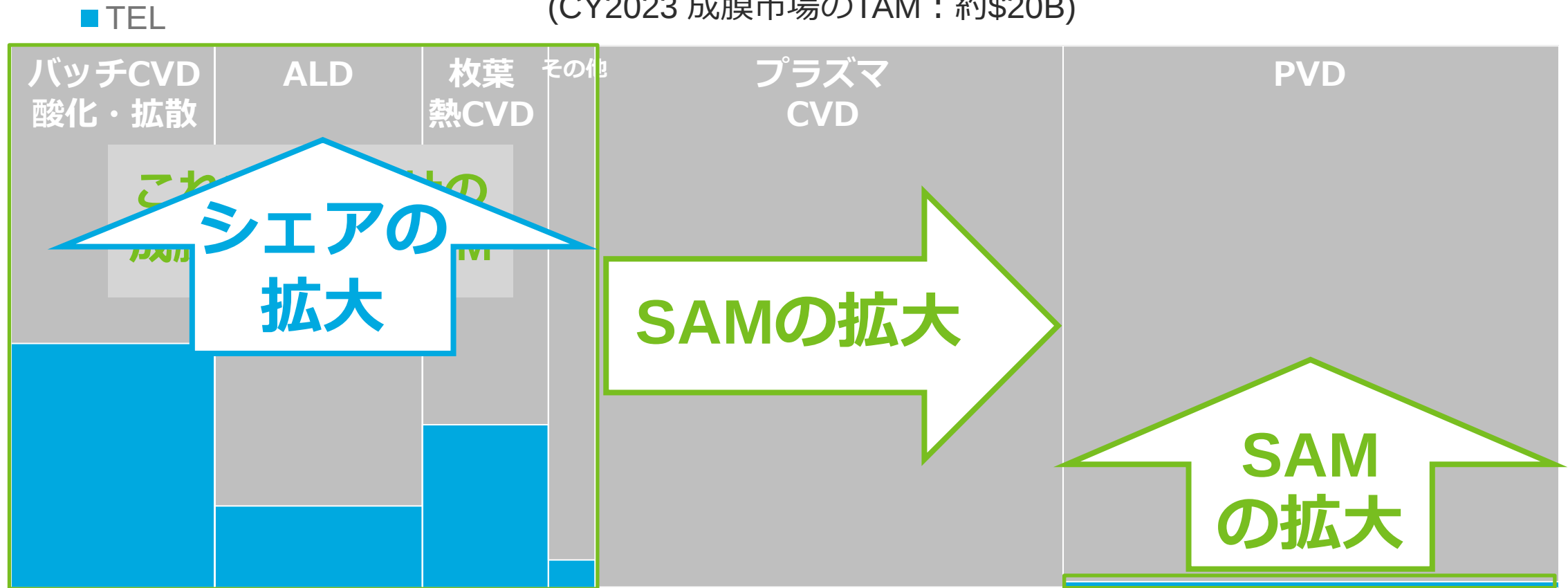
ガスケミカルエッチングのメリットを生かして先端プロセスへ貢献

7-2-2. 成膜装置

成膜における事業戦略：シェアの拡大・SAM*の拡大

成膜市場におけるTELのシェア
(CY2023 成膜市場のTAM：約\$20B)

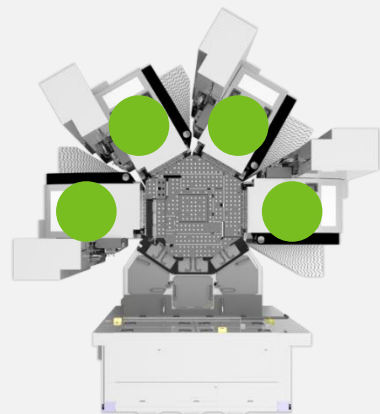
TEL Estimates



* SAM: Served Available Market

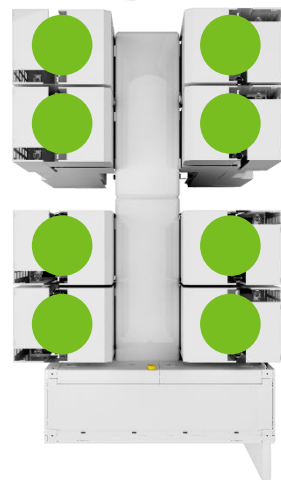
成膜ビジネスにおける戦略 1：枚葉CVD成膜装置のSAMの拡大

Triase⁺™



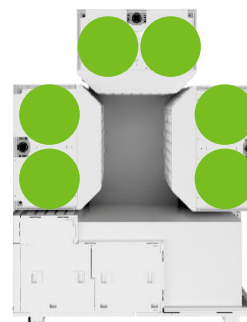
Single Reactor
既存プラットフォーム

Episode™ 1



Single Reactor
最大8基のプロセスモジュール搭載

Episode™ 2 DMR*



***Duo Matched Reactor**
2枚葉で高い生産性を実現

Episode™ 2 QMR



Quad Matched Reactor
新開発高密度プラズマ源搭載

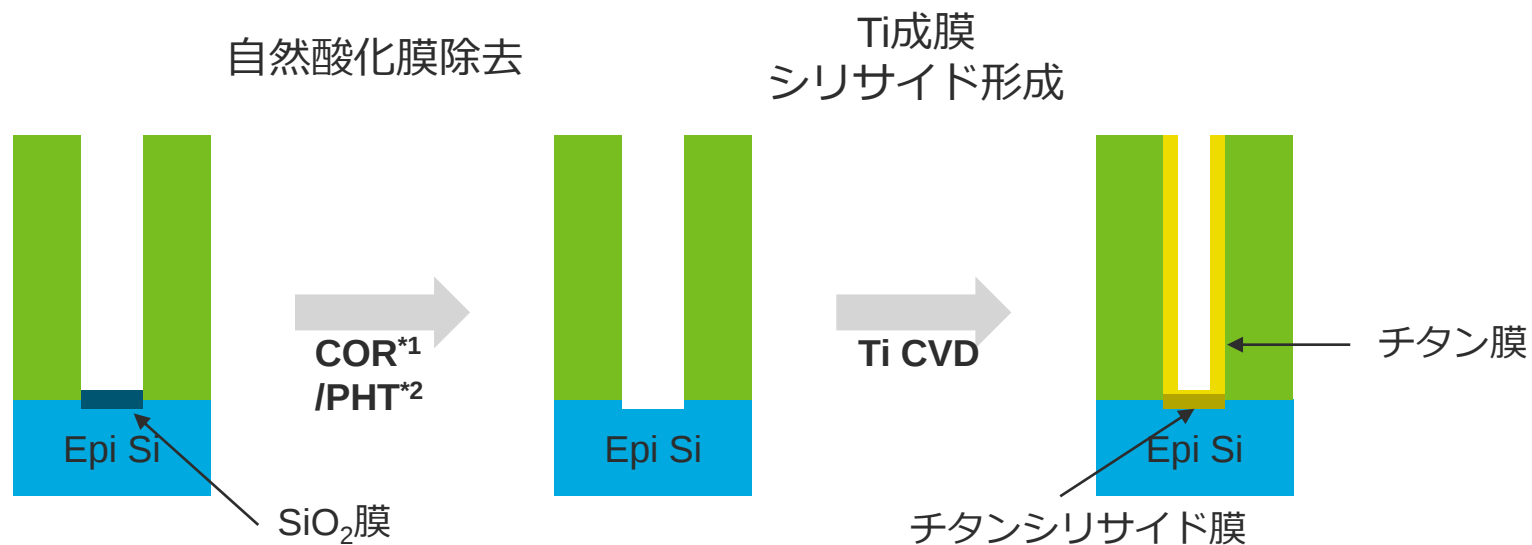
2024年7月リリース

2026年リリース予定

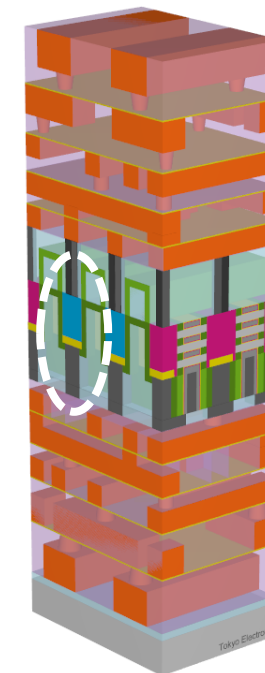
TEL

Episode™ 1 : コンタクト形成工程

■ プロセスフローの一例



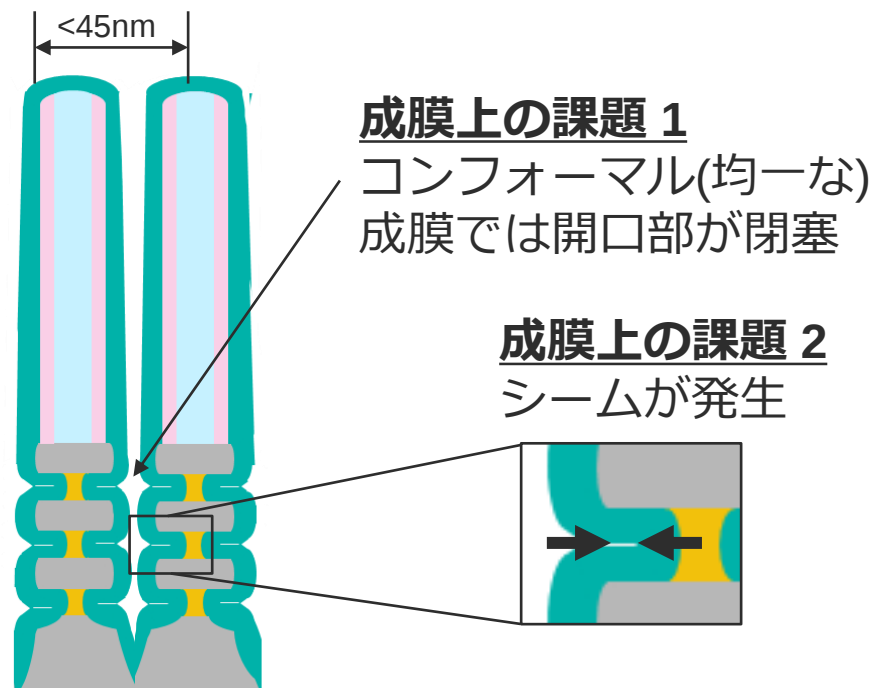
*1 COR: Chemical Oxide Removal
*2 PHT: Post Heat Treatment



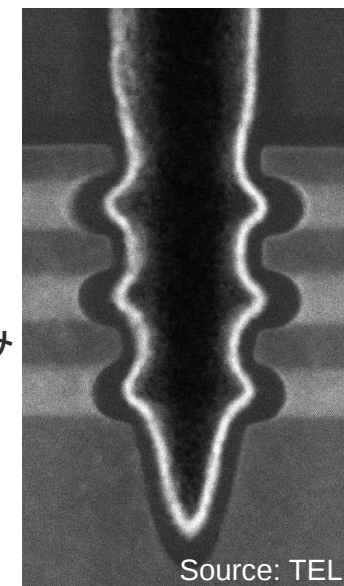
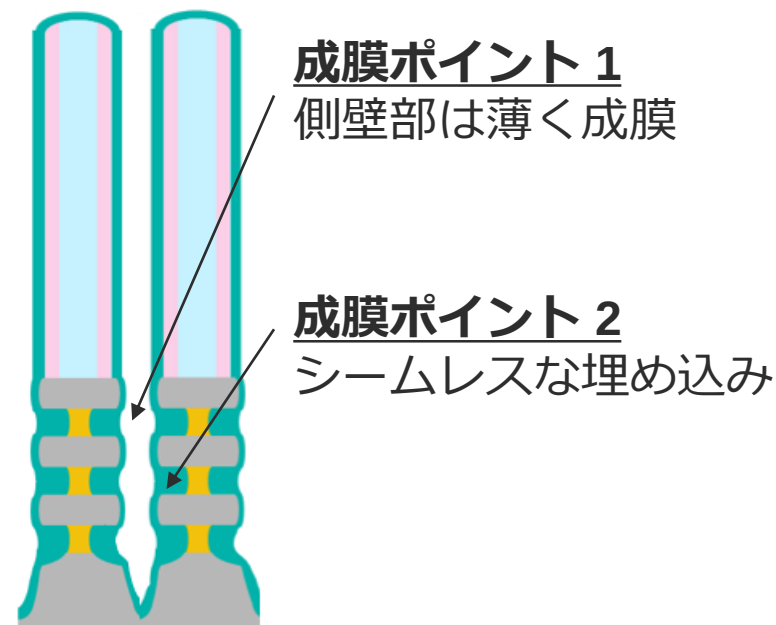
高真空度の同一プラットフォーム上で酸化膜除去工程とメタル成膜を連続処理
⇒コンタクトの低抵抗化実現に寄与

Episode™ 1 : Inner Spacer工程一横方向の埋め込み性

- 技術課題：
成膜後のエッチングによるリーク発生懸念



- 解決策：
埋め込み性能の改善

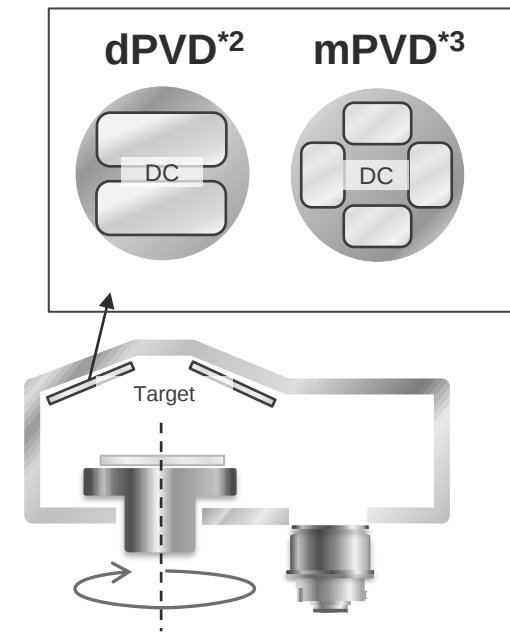


ユニークな成膜手法によるシームレスな埋め込みと
新開発の高密度プラズマによる横方向に均一な膜の改質を実現

成膜ビジネスにおける戦略 2：PVD装置におけるSAM拡大

LEXIA™ -EX 2024年12月リリース

- ウェーハ回転機構を備えた斜め入射PVD装置（Oblique Angle Sputtering）
 - 良好な膜厚均一性（ 1σ 0.5%）
- 独自のマルチカソード*1仕様
 - 高い成膜レートを実現
 - 複数材料による組成比制御が可能
- 高い生産性を実現（～100WPH）
- 従来機種から大幅な省スペース化を実現



*1 カソード: 成膜材料を取り付ける電極

*2 dPVD: Dual cathode PVD

*3 mPVD: Multiple cathode PVD

成膜ビジネスにおける戦略 3：縦型熱処理/成膜装置での成長

■ 主要アプリケーション

- Siプロセス全般（ダミーゲート、チャネルSi, etc.）
- Batch ALD high-k（キャパシタ絶縁膜）
- Plasma/Thermal ALD-SiN/SiO₂
- Batch molybdenum（word line）

■ 今後の開発計画

- ロードポートサイズアップ（8ロット、1バッチ200枚処理）
- 疎密差があるパターンにも均一な成膜するために、排気特性を改善
- 省エネの追求（ヒーター性能のさらなる向上）
- 省人化（One-Touch立上げ、セルフメンテナンス、DXの活用）

TELINDY™ PE-II



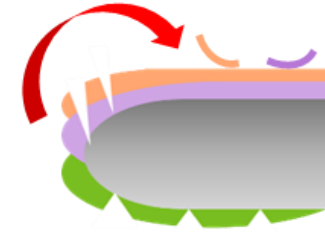
7-2-3. 洗淨装置

枚葉洗淨における戦略

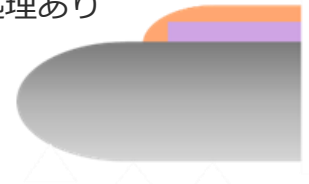
■ 枚葉洗淨

- ベベルウェットエッチング
 - ・ 市場は年率10%程度の成長見込み
 - ・ 顧客歩留まり改善に貢献。精密な外周部の膜除去性能により差別化し、高いシェアを維持
- パターン倒壊抑制
高アスペクト比のパターンの倒壊を抑制する当社独自の技術により、シェアを拡大
- メタルエッチング
メタルとの選択比を制御する新規SPM専用チャンバーを販売開始。ドライエッチングのダメージや残渣による歩留まり低下の課題を解決

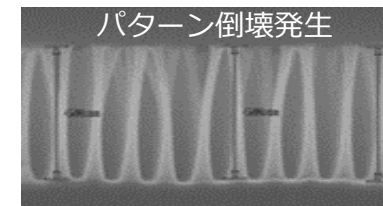
処理なし



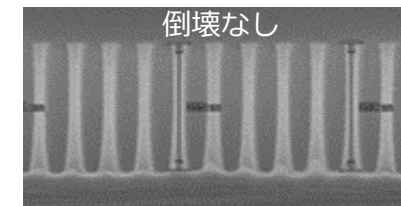
処理あり



既存乾燥技術



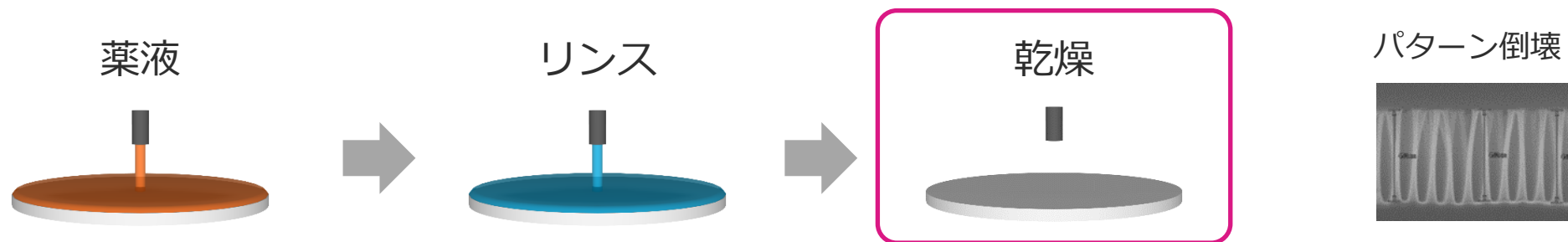
新乾燥方式



メタルエッチング工程イメージ

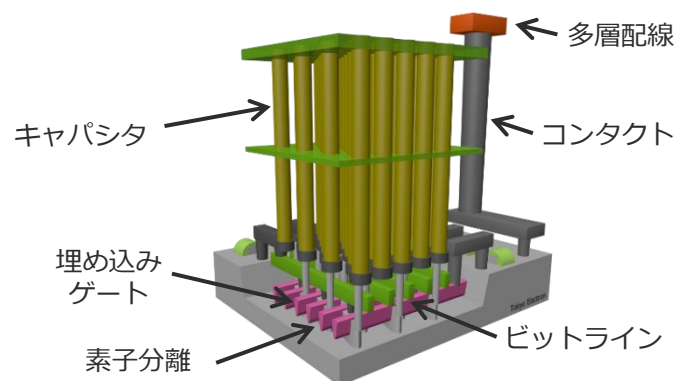


先端デバイスが抱える洗浄工程における技術課題

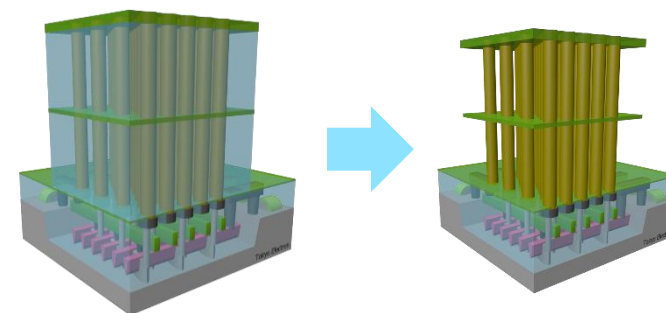


■ DRAM

- 素子分離エッチング後の洗浄
- キャパシタ電極形成後のモールドのウェットエッチング

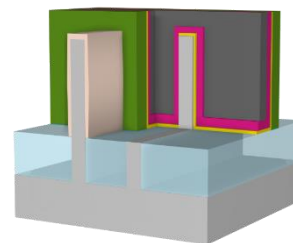


ウェットエッチング

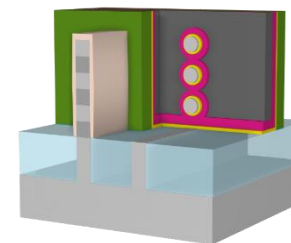


■ ロジック

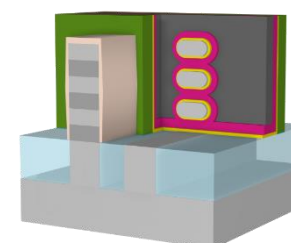
- Fin エッチング後の洗浄
- Nanowire/Nanosheet 形成後の洗浄



FinFET



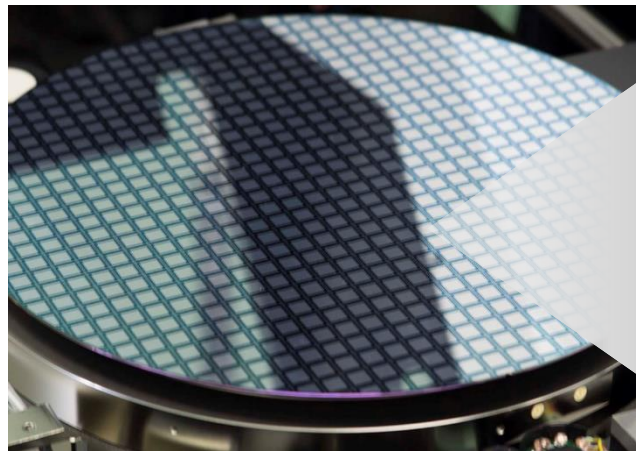
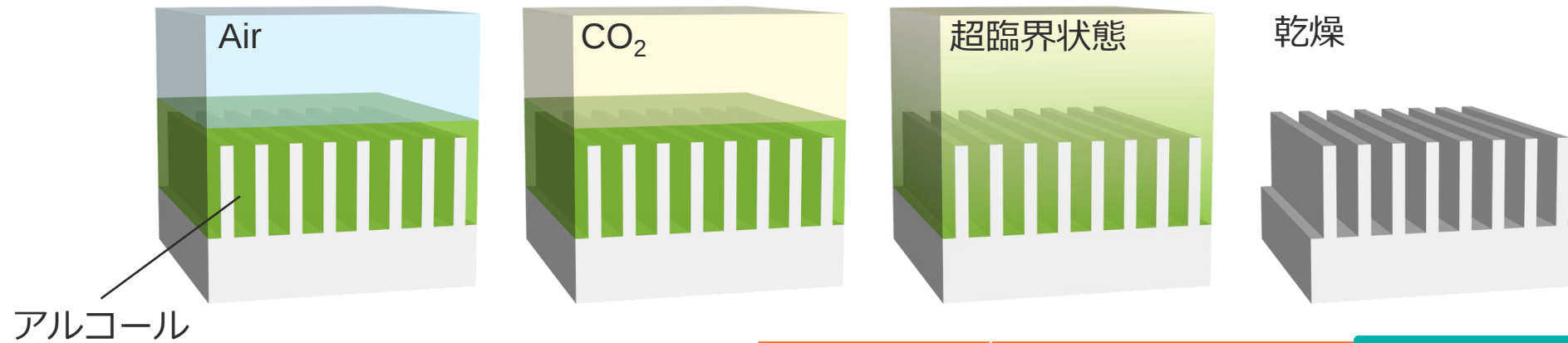
Nanowire



Nanosheet

デバイス構造の微細化・高アスペクト比化により、乾燥技術の難度が増加

超臨界乾燥技術



	従来の乾燥	TELの超臨界乾燥
Top View		
Side View		

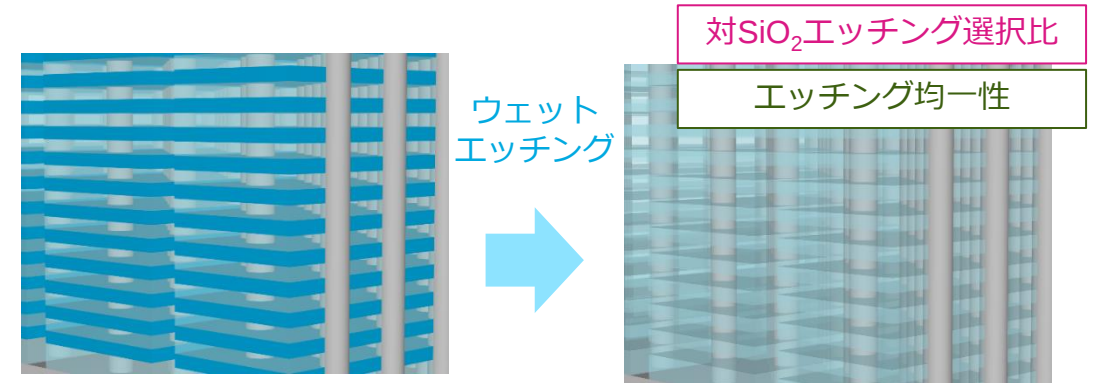
超臨界乾燥技術によりパターン倒壊を抑制

バッチ・スクラバー洗浄における戦略

■ バッチ洗浄

- 3D NAND向けSiNエッチング、Wエッチング
長時間かつ高いプロセス技術が要求される工程に
注力。ウェットエッチングにおける高均一性、
高選択性および高生産性の実現により差別化

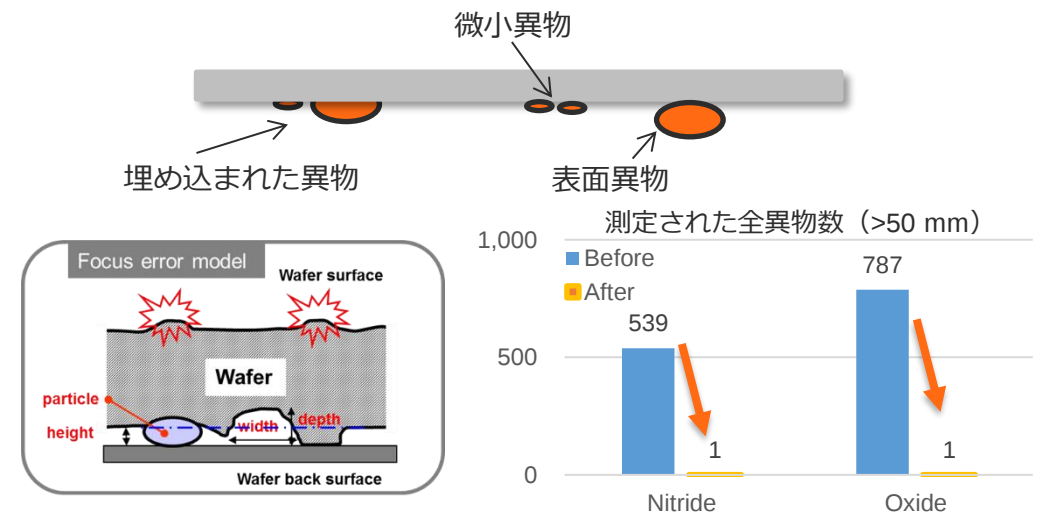
SiNエッチング工程イメージ



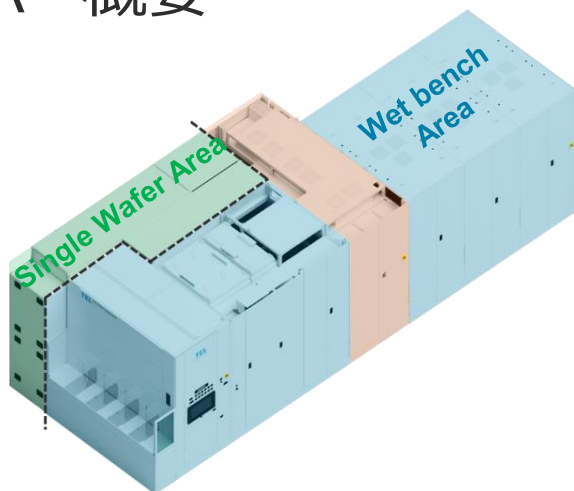
■ スクラバー洗浄

- Pre-lithography工程
EUVの導入によってますます重要度が増す
露光機の稼働率向上に貢献する、異物低減など、
価値の高いソリューションを提供

ウェーハ裏面とディフォーカスのイメージ



■ ZEXSTA™概要



Wet Benchと枚葉洗浄の
コンビネーション処理を提案

処理手法	特色
Wet Bench	高温・長時間処理、ウェットエッチング
枚葉洗浄	高度な乾燥技術、パーティクル制御

■ Target Application

- 高度なウェットエッチングと高度な乾燥技術が求められる工程



3D NANDに加え、今後、DRAMの積層化にも伴い、高度な選択等方ウェットエッチング技術が求められる

- 高生産性と表面清浄度の両立が求められる工程



Wet Bench
LogicやDRAMにおいて、高度な表面清浄度が求められる

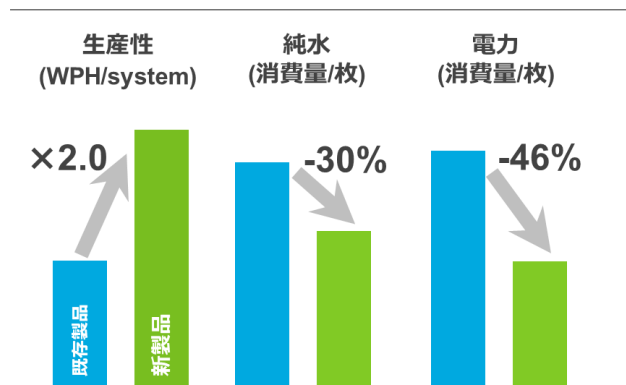
これまでの装置区分に捉われることなく、新たな価値創造にChallengeし、顧客技術開発に貢献します

洗浄装置開発取り組み

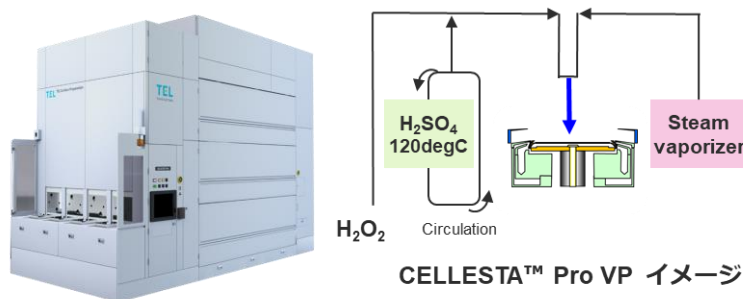
高生産性Wet Bench (EXPEDIUS™-R)



業界初Large Batch処理（一度に処理する枚数を拡大）を実現する装置

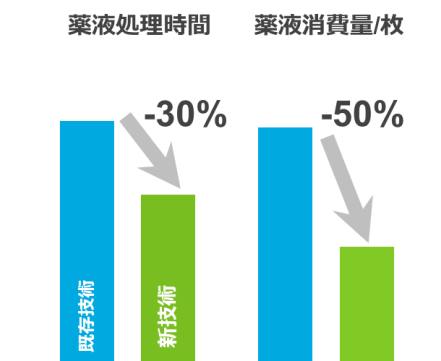


SPM*1 Vapor技術 (CELLESTA™ Pro VP)

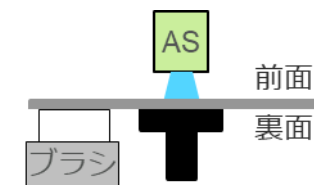


薬液に水蒸気を添加し、効率的な化学反応により処理温度の高温化を実現

*1 SPM : Sulfuric Acid and Hydrogen Peroxide Mixture

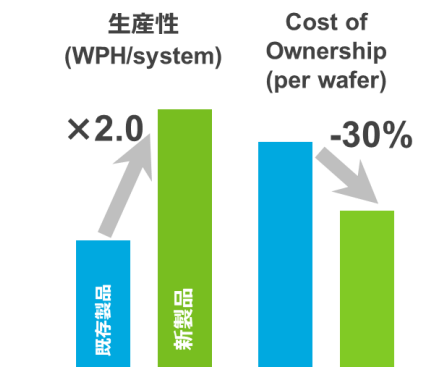


両面スクラバ (CELLESTA™ MS2)



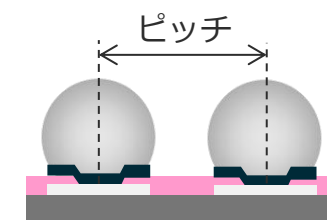
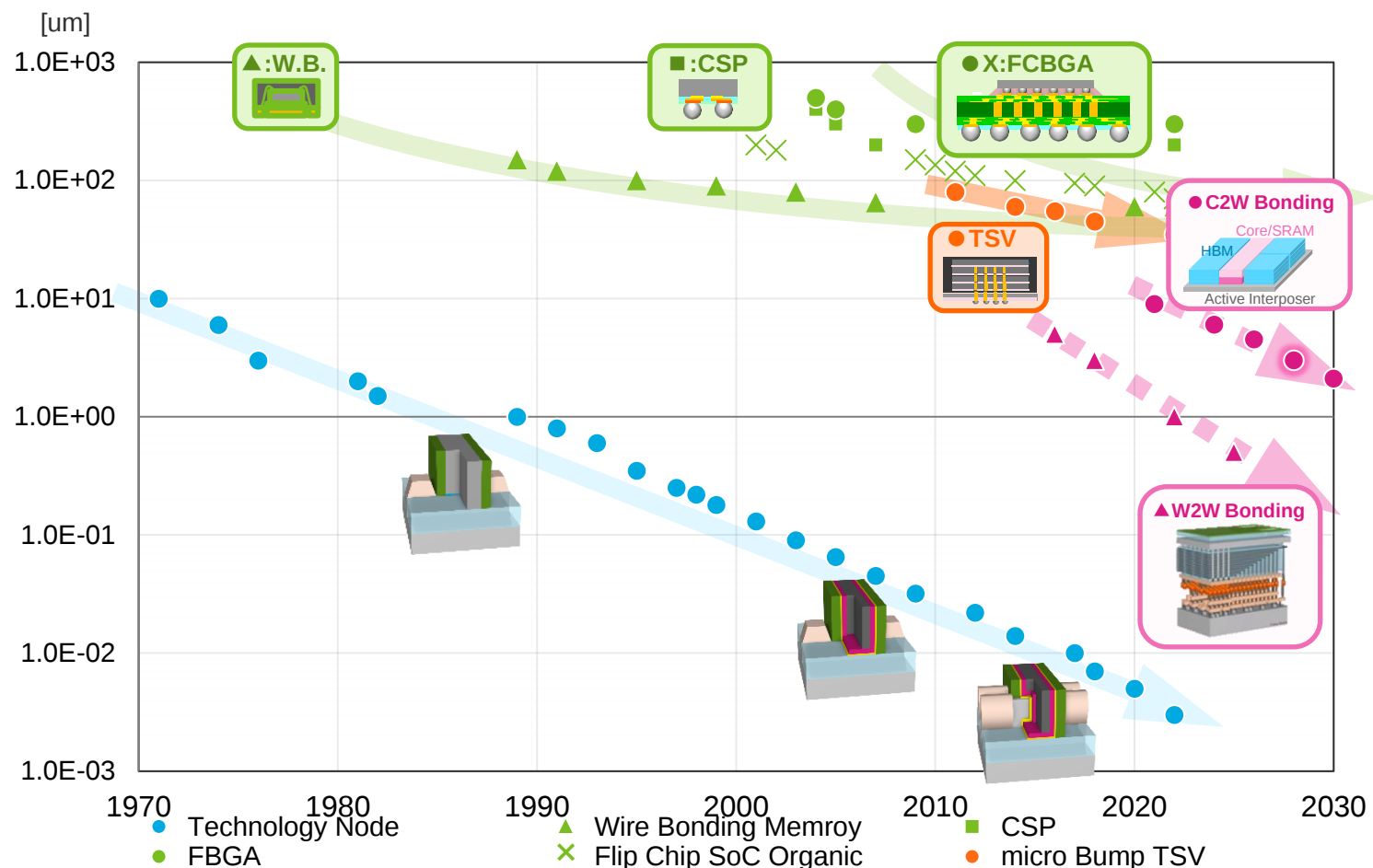
Wafer表面のAS*2処理、Wafer裏面のBrush処理を一つのChamberで同時処理が可能

*2 AS : Atomized Spray

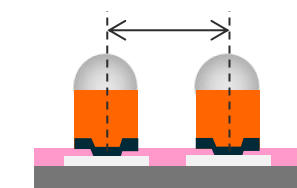


7-3. 後工程 事業戦略

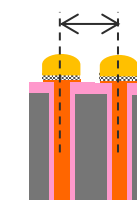
半導体テクノロジーノードと実装電極ピッチ



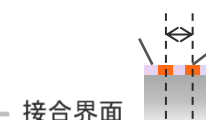
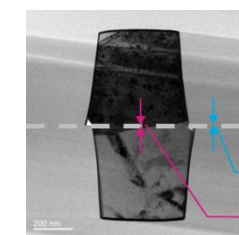
● Solder Bump



× Cu Pillar Bump



● TSV Micro Bump

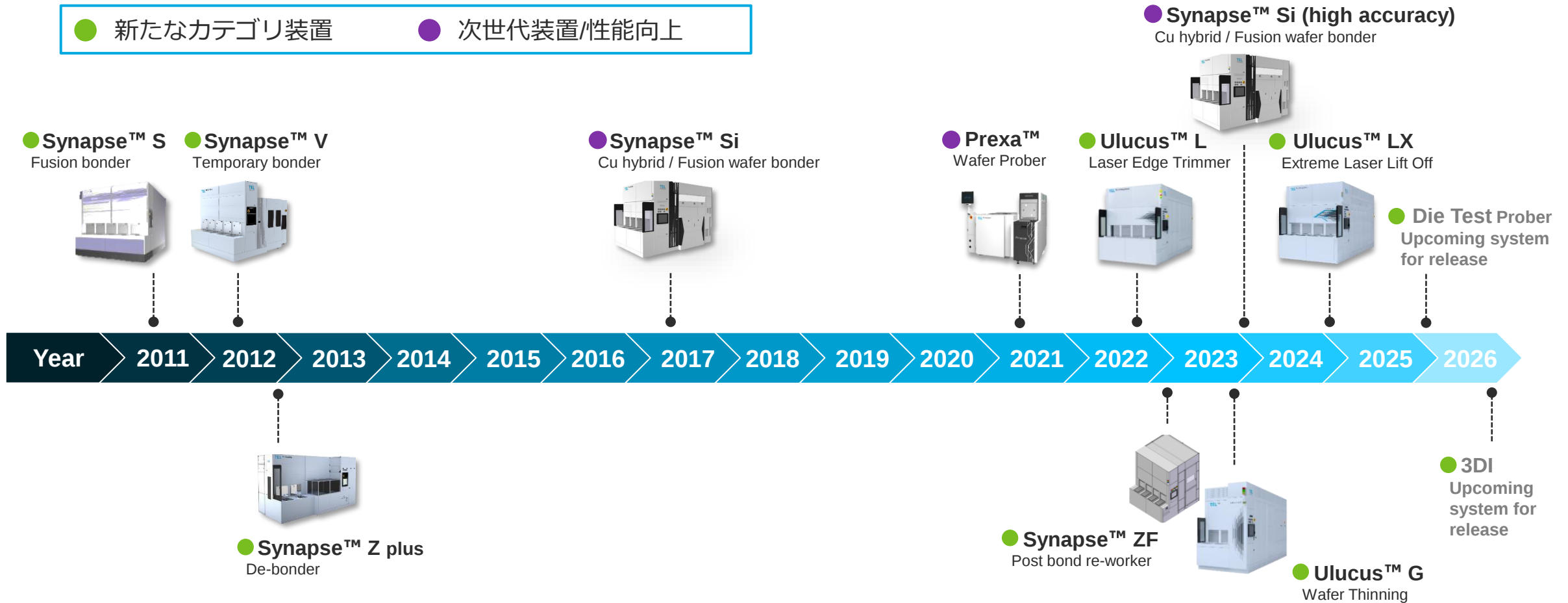


貼り合わせ接合

● ▲ Cu Hybrid Bonding

貼り合わせ接合技術の導入が、実装電極ピッチのさらなる縮小を加速

アッセンブリー・テスト*向け製造装置投入の歴史

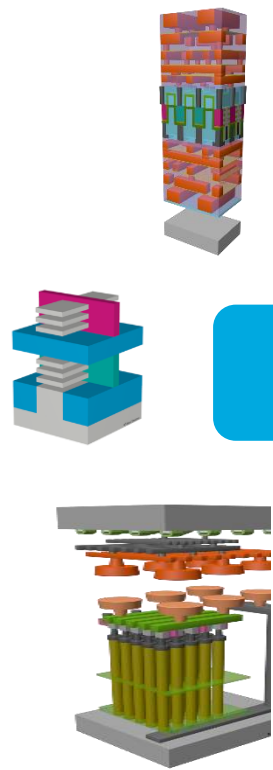


3Dインテグレーション時代へ向け、新装置/次世代装置開発を加速

HPC/AIデバイスにおける3DI/テストの事業機会

前工程

ウェーハでのデバイス製造



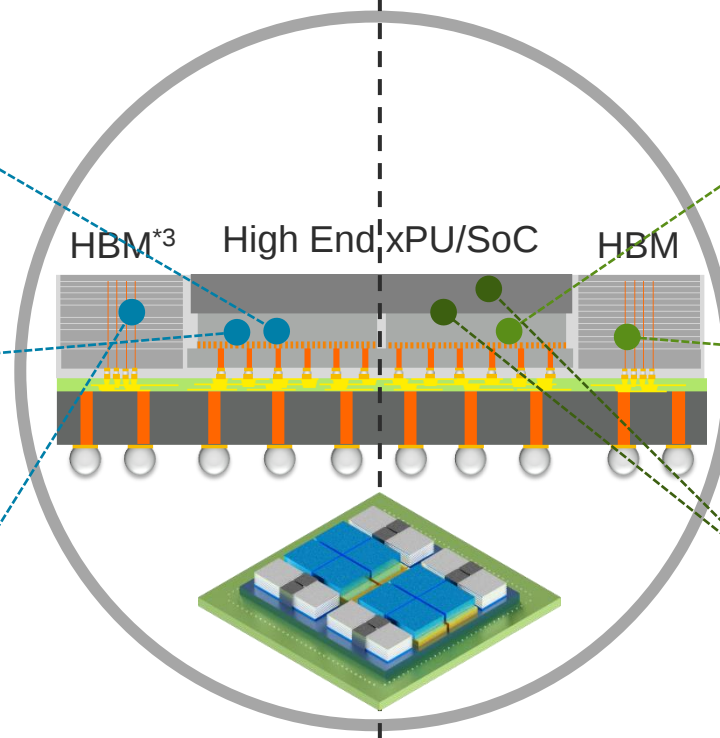
BSPDN^{*1}

CFET^{*2}

DRAM

Advanced Packaging

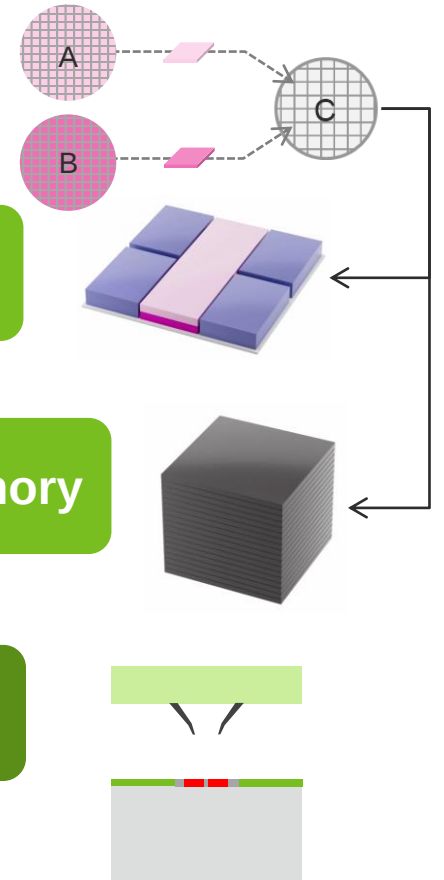
ダイシング後のアセンブリー



3DIC

Stack Memory

Die Test
for KGD^{*4}



- *1 BSPDN: Backside Power Delivery Network
- *2 CFET: Complementary Field Effect Transistor
- *3 HBM: High Bandwidth Memory
- *4 KGD: Known Good Die

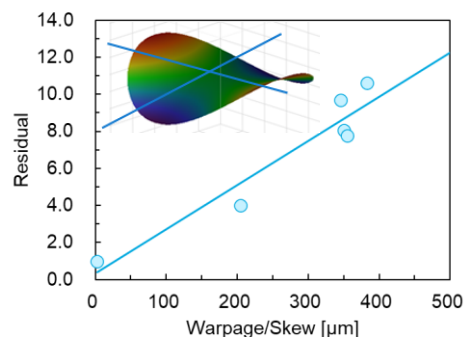
ボンディング技術における当社の事業機会



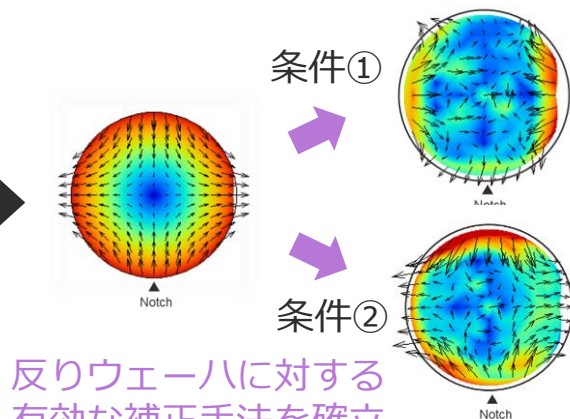
ウェーハボンダーの技術ロードマップと課題

CY		2024	2025	2026	2027	2028	2029	2030	Beyond
Logic	Node	 2nm	2nm	2nm+	14A	14A	 10A	7A	5A
		Distortion ≤ 4nm (BSPDN)			Distortion ≤ 3nm (BSPDN)		Distortion ≤ 2nm (CFET)		
NAND		2-wafer-bonding				 3-wafer-bonding	≥ 4-wafer-bonging		
		Wafer warpage < 500μm				 Wafer warpage > 500μm			
DRAM		2D DRAM			2D/3D DRAM				
		 Distortion ≤ 5nm / DxDy ≤ 70nm	Distortion ≤ 3nm / DxDy < 50nm						

反りウェーハへの対応

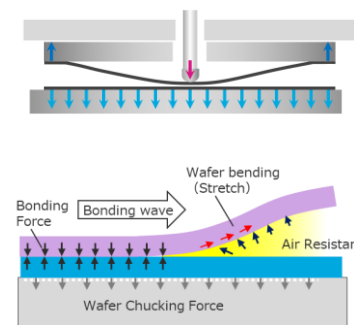
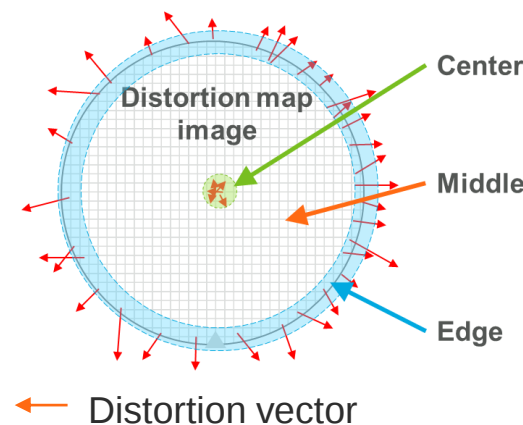


ウェーハ反り量と
歪み誤差の関係



反りウェーハに対する
有効な補正手法を確立

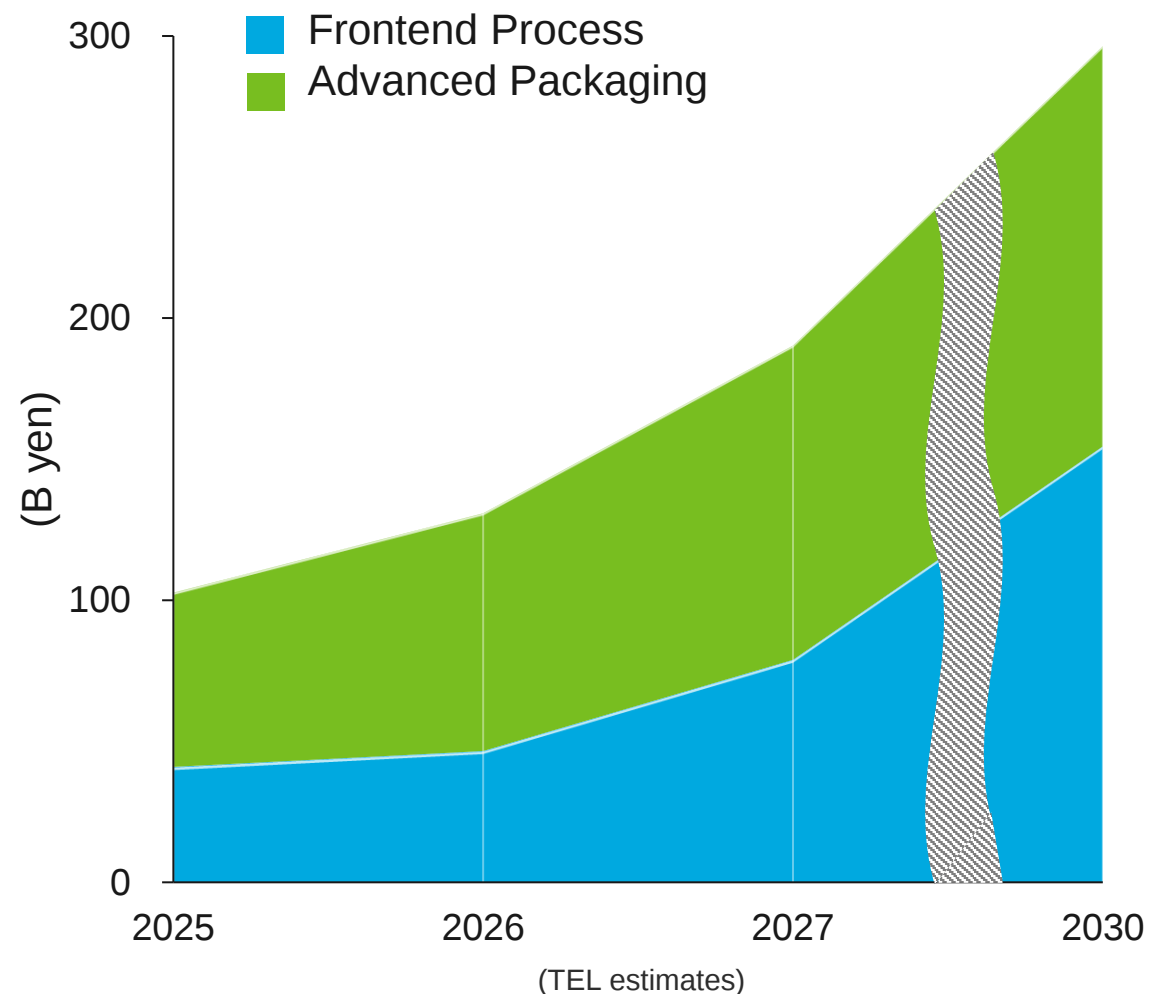
ウェーハ歪み(Distortion)への対応



ハード開発とプロセスの最適化

次世代デバイス対応として必要な様々な技術を先行して開発中

ボンディング工程に関する製造装置市場規模（当社見込み/TAM*）

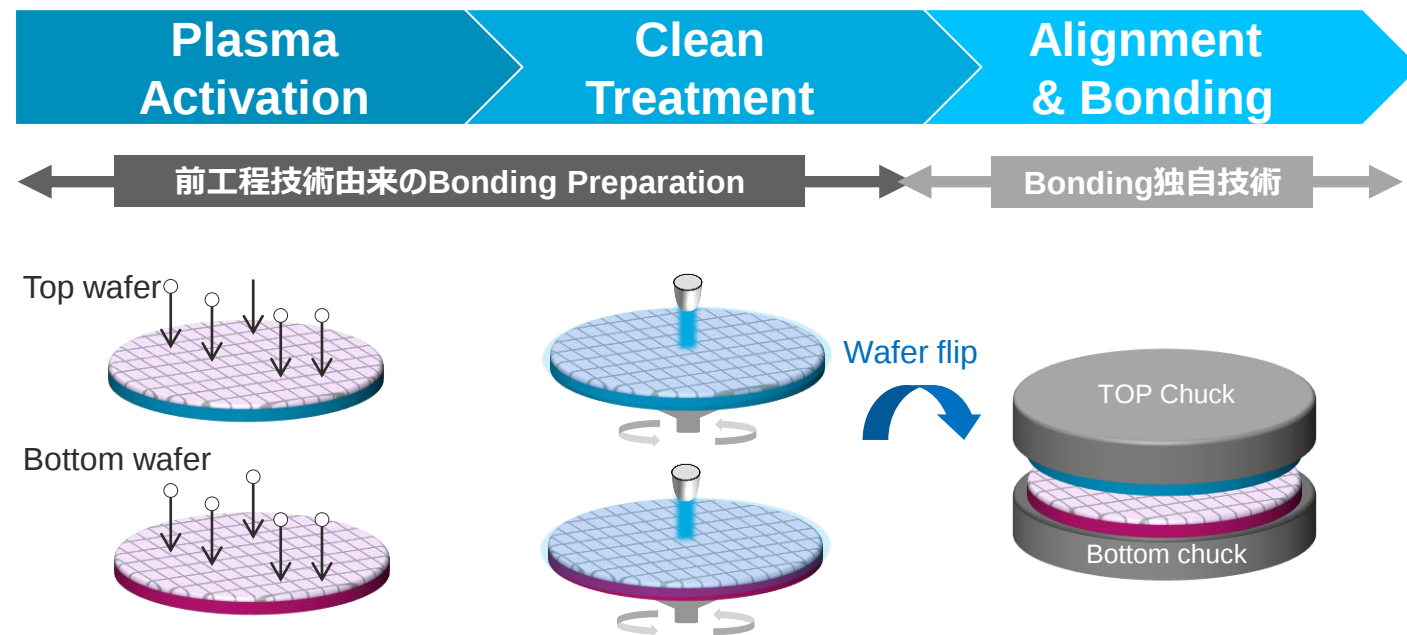


CY2025からCY2030でのCAGRは24%と高成長を見込む

- CY2030には3,000億円規模に
- 前工程向けと先端パッケージング向けの両方セグメントで成長
- ボンダー（永久/仮貼合）、デボンダー（剥離）、切削、薄化と技術は各種技術が対象

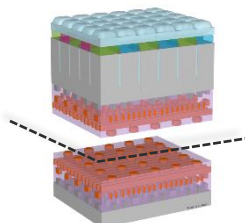
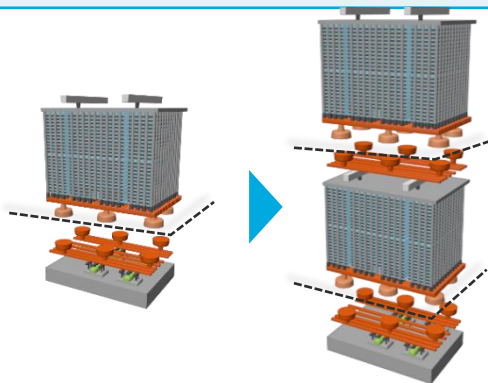
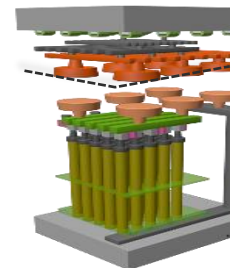
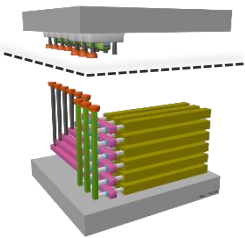
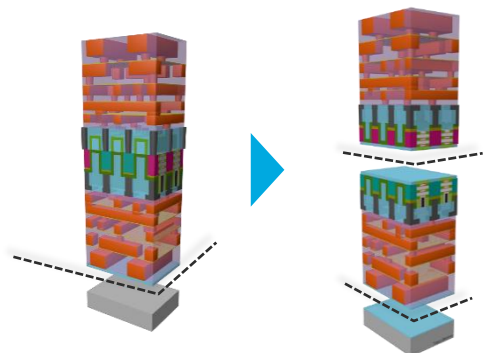
* TAM : Total Available Market

ウェーハ永久接合ボンダー Synapse™ Si



- 当社の有する広範な技術と様々な事業が、効率的な製品開発と性能改善に大きく寄与
- ボンディングの量産導入へ向けて、主要なメモリ/ロジックのお客様との評価が順調に進展
- 次世代デバイス製造へ、ウェーハでのフュージョン/Cuハイブリッドボンディング技術をリード

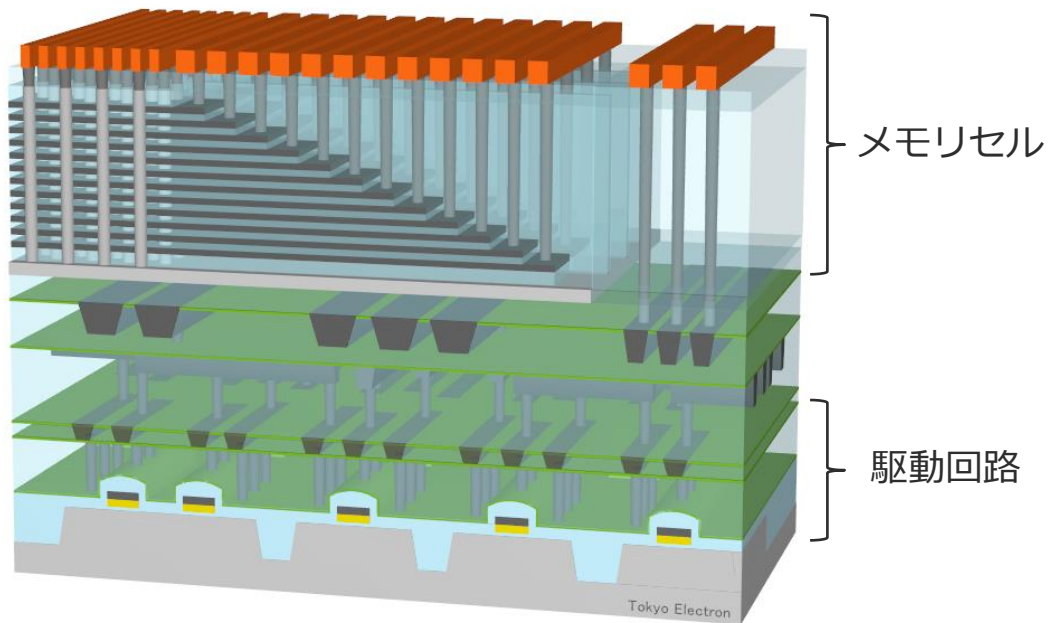
ボンディング技術が適用される様々なアプリケーション

Application	前工程					
	CIS*1	NAND		DRAM		Logic
Stacking Device	BSI*2 Pixel + (Peripheral) + Logic	3D NAND Cell + Peripheral → Cell + Cell + Peripheral		VCT*5 DRAM (Si Substrate) + Peripheral + Cell + (Si Substrate)	3D DRAM (Si Substrate) + Peripheral + Cell + (Si Substrate)	BSPDN Logic + Si Substrate → BSPDN & CFET Logic + Logic + Si Substrate
Bonding	Wafer to Wafer (CHB*3/Fusion)	Wafer to Wafer (CHB)		Wafer to Wafer (CHB/Fusion)	Wafer to Wafer (CHB/Fusion)	Wafer to Wafer (CHB/Fusion)
Structure						
Status	HVM*4	R&D~HVM	R&D	R&D	R&D	R&D~HVM R&D

将来のデバイス構造は単層から複層ボンディングへ

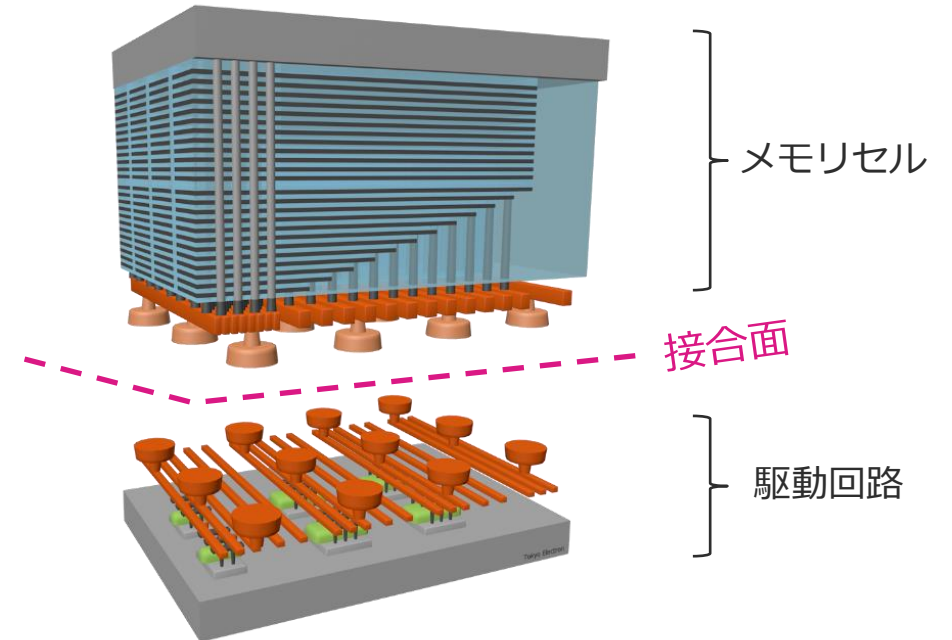
貼り合わせ接合導入例：3D NAND

従来構造



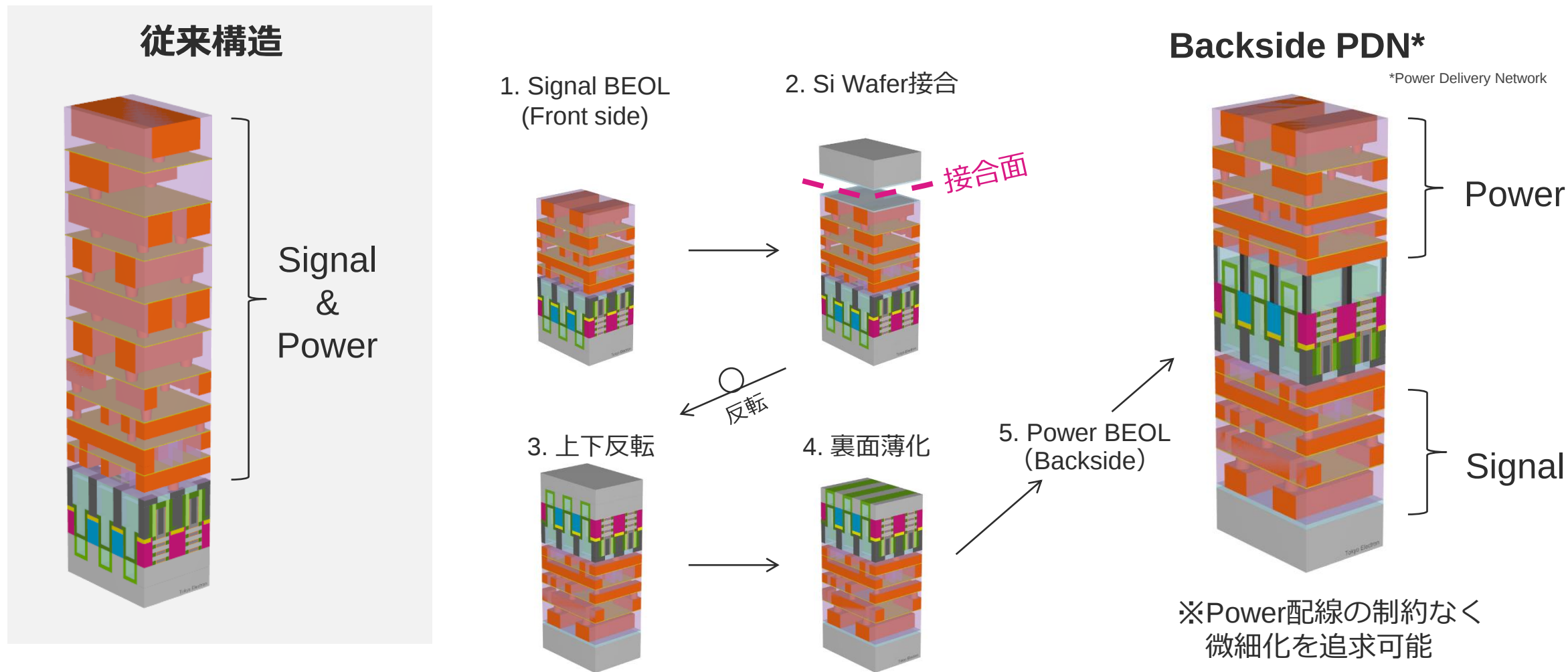
- ✓ 駆動回路が高熱に晒され劣化
- ✓ 長い配線長

接合構造



- ✓ 駆動回路を別ウェーハで製造、メモリセルと貼り合わせ
 - 回路性能向上
 - 短TAT*プロセス
- ✓ 短い配線長

貼り合わせ接合導入例：Logic Backside PDN



ボンディング技術が適用される様々なアプリケーション

Application	Advanced Packaging		
	Stack Memory / HBM	3DIC	
Stacking Device	DRAM Wafer + ... + Logic Wafer OR DRAM (Die) + ... + Logic Wafer	SoC Disaggregation: Device A Wafer + Device A or B Wafer OR Die A + Die B + Wafer C	Heat Spreader + Device
Bonding	Wafer to Wafer / Die to Wafer (CHB/Fusion)	Wafer to Wafer / Die to Wafer (CHB)	Wafer to Wafer (Fusion)
Structure	Micro Bump → Cu hybrid (More stacks) • Thinner die / more stacks • High density connection • Better thermal conductance	Monolithic SoC → 3D Stack IC • Small formfactor (3D stack vs. 2D) • Higher speed (shorter wiring, no bump) • Lower power (shorter wiring, no bump) • Lower cost (higher yields, easy to mix processes) • Shorter time to market (matured IP block reuse)	• Better thermal conductance
Status	R&D	R&D ~ HVM	HVM

フュージョン/Cuハイブリッドボンディング技術は先端パッケージング工程へ拡大

前工程ボンディングプロセスと当社の製品群

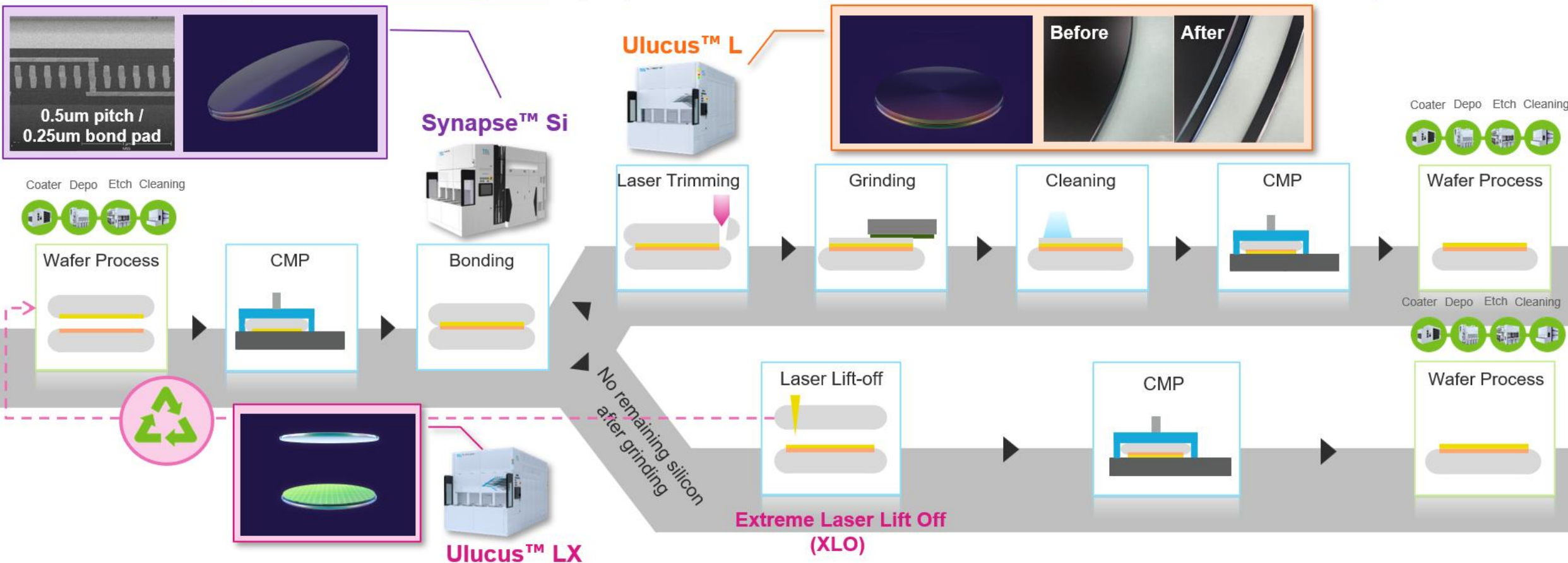
Pre-bond

Example of Wafer Bonding Process

Post-bond

Prep & Bonding

Silicon Removal



当社製品群により、高効率で高品質なボンディングプロセスを実現

レーザトリミング装置: Ulucus™ L

■ 概要

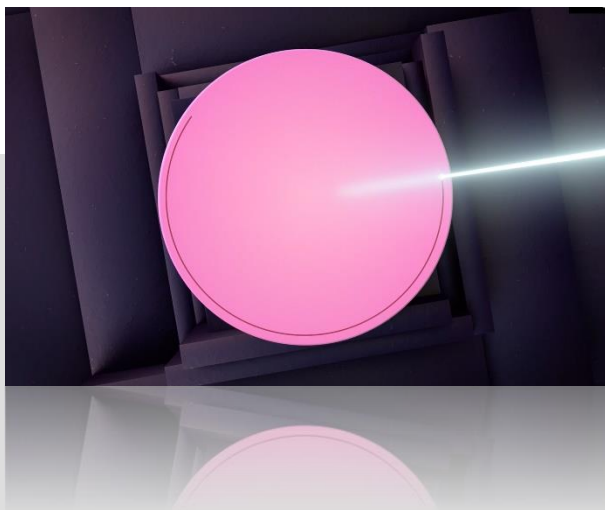
- ウェーハ接合でのエッジトリミング装置
- 前工程レベルのスーパークリーン技術を適用した最新プラットフォームとレーザ制御技術を融合



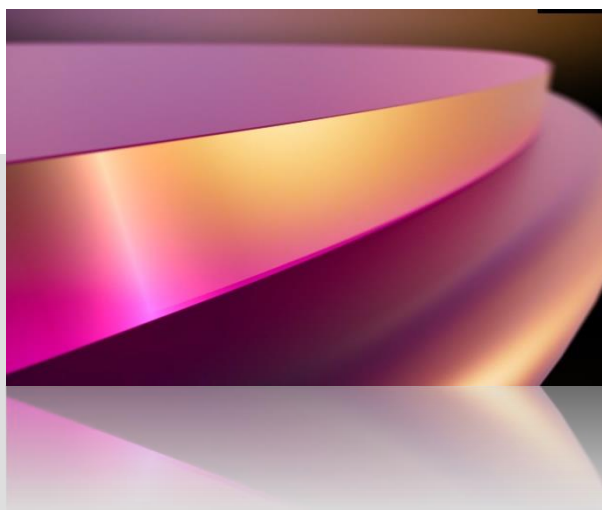
レーザ技術による、高精度・高品質なトリミングと
純水使用削減によるエコフレンドリーの両立を実現する

レーザトリミング装置

ウェーハ製造でのウェーハ貼り合わせ工程をレーザ技術により革新
エッジトリミング工程での歩留まり改善と純水使用量の大幅な削減を実現



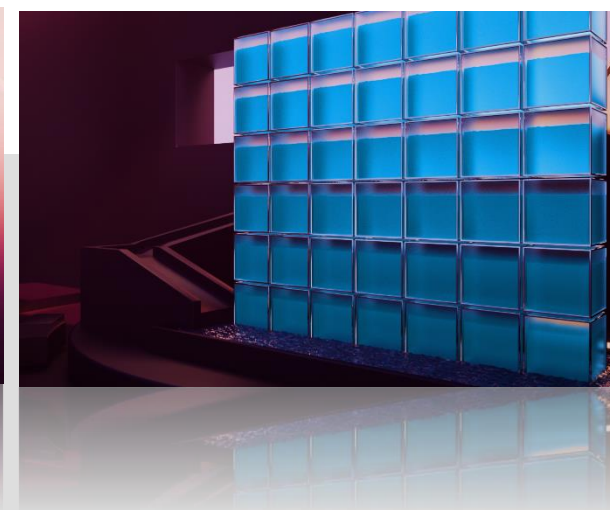
Higher Accuracy
Enabling narrower trimming width



Smooth Sidewall
Less damage, Better yield



Higher Throughput
High productivity, Reliability

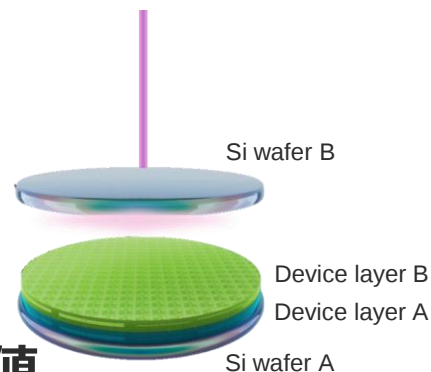


Save Water
Reducing DIW to 70% or more

ポストボンディング工程向け Ulucus™ LX

■ エクストリームレーザー リフトオフ(XLO) 技術の搭載

- ポストボンディング工程
(ウェーハ接合後に続く重要工程)
への次世代薄化技術
- シリコン基板とデバイス薄膜層を
レーザにて分離



■ プロセス性能と環境性能における価値

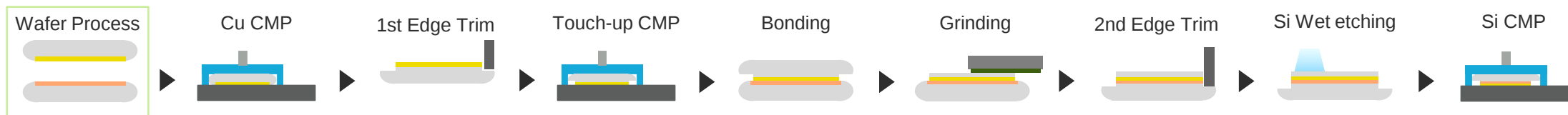
- シリコン有効面積の拡大
- 製造工程数の削減
- 純水使用量/CO₂排出量の削減
- ウェーハ再利用の可能性

■ 製品リリース : 2024年12月

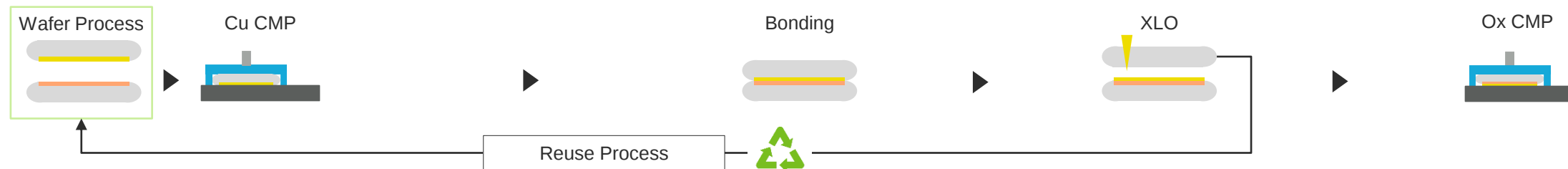


Ulucus™ LX を採用する価値

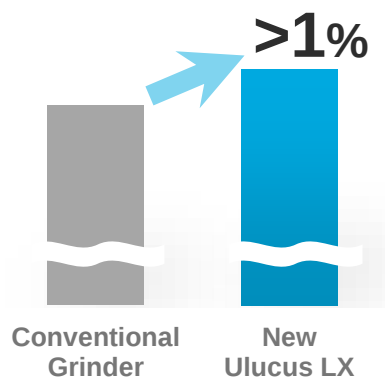
Permanent Bonding Process with Grinding & Blade Edge Trimming (Conventional)



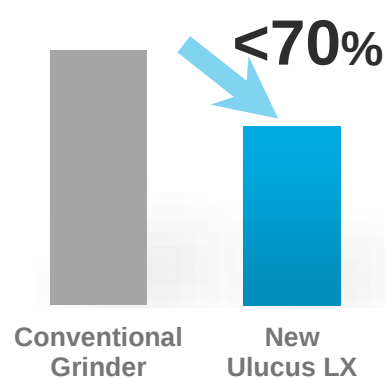
Permanent Bonding Process with XLO (Extreme Laser Lift Off)



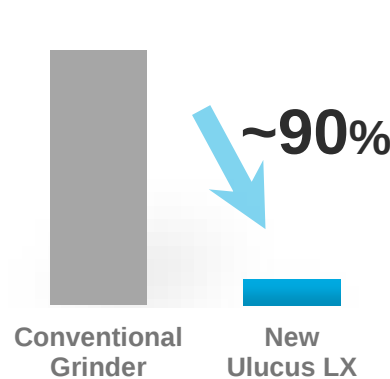
シリコン有効面積



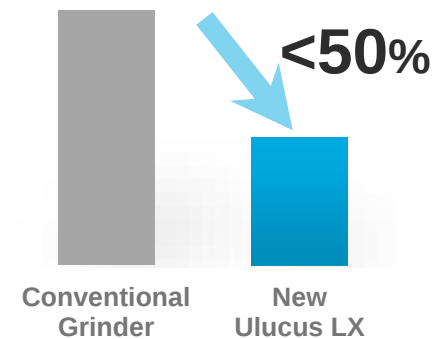
製造工程数



純水使用量



二酸化炭素排出量
(ウェーハ再利用前提)



シリコン汚泥レス
→ グライNDERに対する利点



Source: TEL

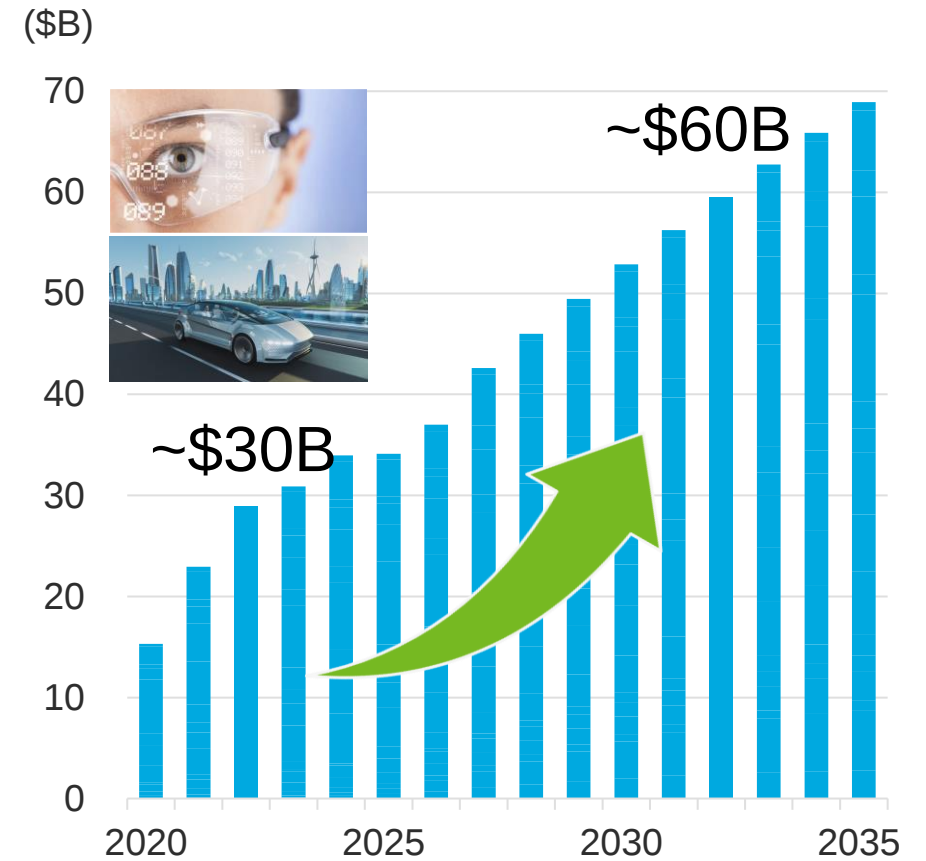
8. MAGIC市場とフィールドソリューションの取り組み

MAGIC 市場

- MAGIC市場 2倍の成長を期待
- MAGIC特殊用途向け装置群を開発、供給
- MAGIC向け200mmのデモラインも用意
 - 山梨・熊本・宮城
 - マサチューセッツ・ミネソタ・フロリダ



■ 市場予測



*TEL estimate

成熟世代向け装置

- 200mm ウェーハ対応 リニューアル装置
 - 熱処理成膜装置、コータ/デベロッパ、エッチング等
 - 既存顧客の置き換え需要のみならず、新興顧客向けにも販売拡大
- パワー半導体向け装置
 - SiCウェーハ対応装置、300mm 対応エッチング装置
 - 車載向けなど急増するパワー半導体需要に対応



SiCエピタキシャル成膜装置

保有する技術資産と最新の技術を融合し、生産性の向上や環境負荷低減を実現

多様なニーズに多様な装置とソリューションを提供

先端デバイスの進化

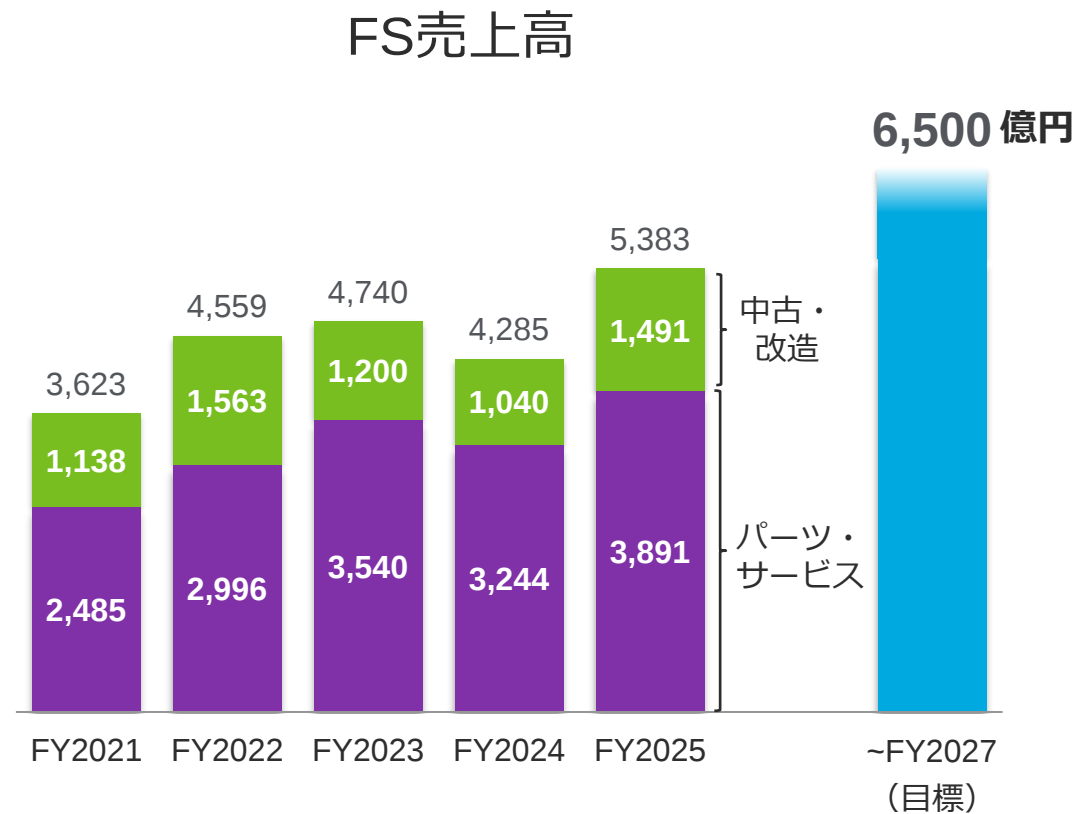


フィールドソリューション（FS）の基本戦略

- 成熟（レガシー）世代向け装置の拡販
- 納入済み装置をベースとしたソリューション・ビジネスの展開
- アドバンスド・フィールドソリューションの開発と推進
 - DXなど最新技術を用いた、最先端かつサステナブルなサポート
 - 遠隔保守サポートや教育ツールの開発
- フロントライン強化
 - フィールドエンジニアの継続的なスキルアップ

付加価値の高いサービスで、お客さまのビジネスオペレーションの最大化に貢献

フィールドソリューション（FS）の売上実績と事業内容



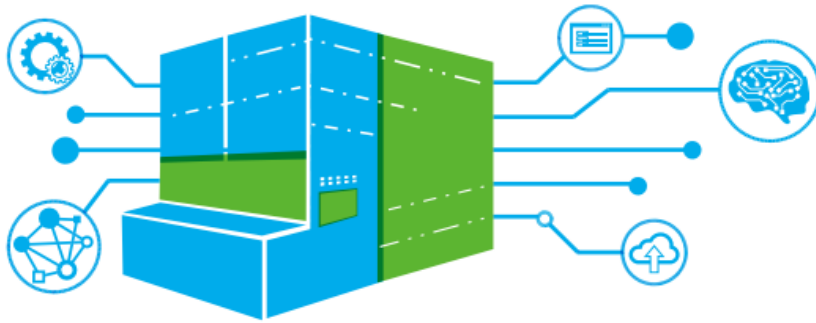
- パーツ・リペア
 - パーツ劣化の予知保全
 - 適切なパーツ在庫管理と迅速な配送
- サービス
 - 装置納入からアフターメンテナンスまで一貫した「包括契約型」サービスの提供
 - お客さまごとのご要望に応えながら、装置稼働率を最大限に高めるためのソリューション提案
- 改造
 - 生産性向上
 - 歩留まり改善

出荷済み装置 96,000台^{*1}。年間約4,000～6,000台の納入台数増加によるSAM^{*2}拡大

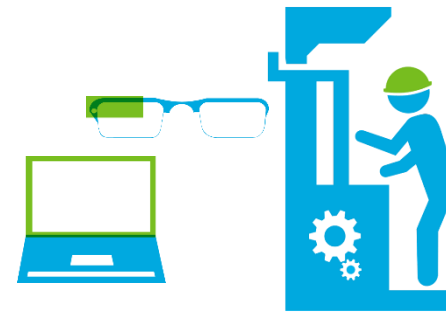
アドバンスド・フィールドソリューション

リモートサポート

TELeMetrics™



- 個別装置情報の把握
- ナレッジマネジメント、トラブル事例の蓄積



- 装置の予知保全によるダウンタイムの最小化
- 渡航制限下でも迅速な対応を可能とする遠隔サポート

グローバル体制強化



- 時差を活用したサポート提供
- 先進ロジスティクスによるパーツ管理と配送
- エンジニア教育プログラム

DXを推進する「TELeMetrics™」を中心とした付加価値の高いソリューション提案

9. デジタルトランスフォーメーション (DX) の取り組み

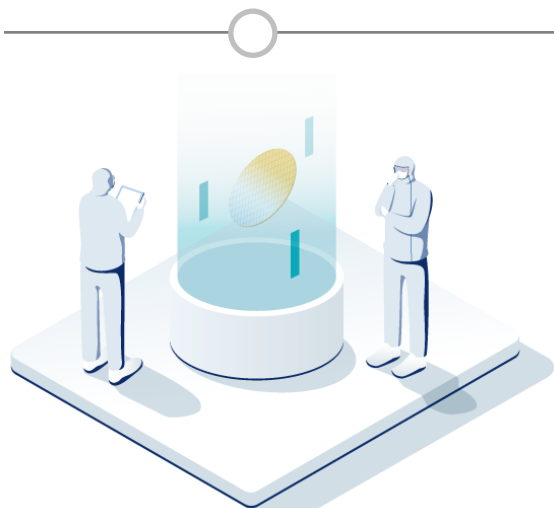
デジタルトランスフォーメーション(DX)の活用

ベストな製品開発

装置立上げ/プロセス立上げ

生産

ベストなサービス提供



MI (マテリアルインフォマティクス)

自己診断 (センサー・ダイアグノスティック)

ロボティクス

PI (プロセスインフォマティクス)

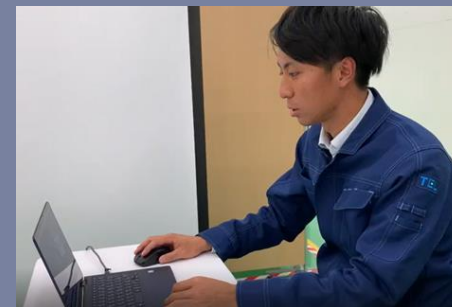
高生産性プラットフォーム

AR/VR

生産性・収益性を高めるべく、事業活動のあらゆる場面でデジタルイネーブラーを開発中

フィールドソリューションにおけるDX

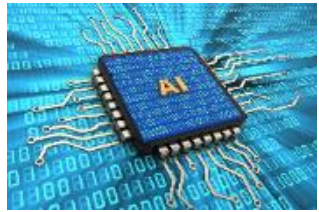
スマートグラスや遠隔地からの専門家からのサポートをもとに、クリーンルーム内での立上げとメンテナンスにおける作業効率を最大化。
AR/VRおよびデジタルツイン技術を含むDXを推進する



人を介さないパーツ交換の実現により、
ダウンタイムの最小化
とエンジニアリング作
業の品質向上を図る

TEL DX ビジョン

- 産業界全体に波及するDXの流れは半導体製造業界においても例外とはならず、さらなる微細化、積層化要求に対する解の1ピースとして重要な位置づけ



AI Chip



Autonomous



Cloud Service



AR/VR

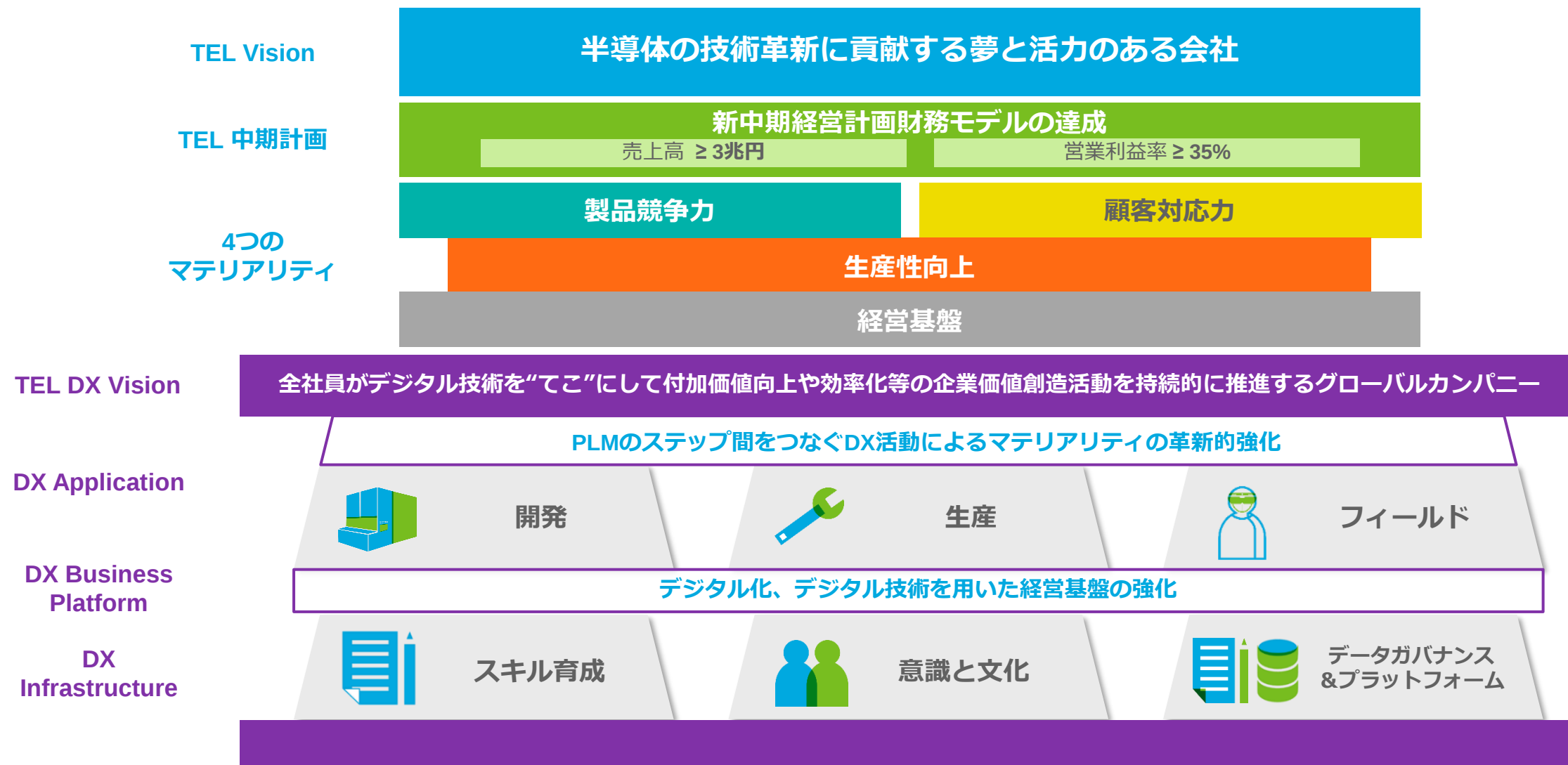
TEL DX Vision

全社員が**デジタル技術**を“てこ”にして付加価値向上や効率化等の**企業価値創造活動**を**持続的に**推進する**グローバルカンパニー**

A global company where all employees drive **enterprise value creation sustainably** through activities such as value addition and efficiency improvements by leveraging **digital technology**

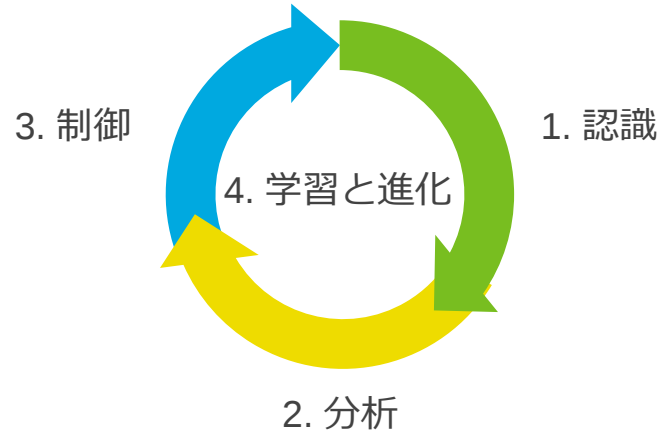
DXの活動は、あくまでも持続的企業価値創造の“手段”であり、“きっかけ”
変革（Transformation）を起こすために、必ずあるべき像（To-Be像）を定義

TEL DX グランドデザイン

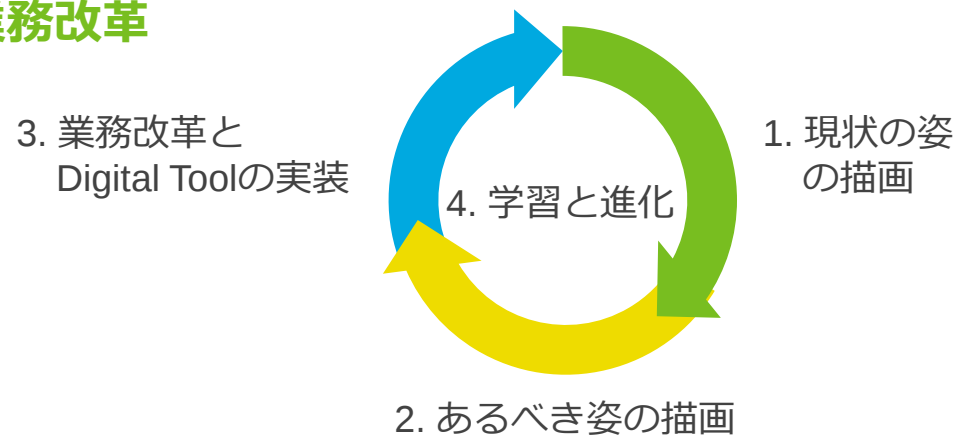


DX活動のステップ

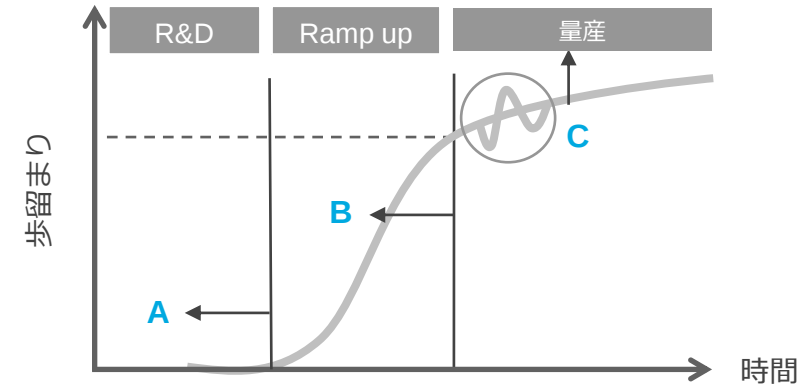
商品改革



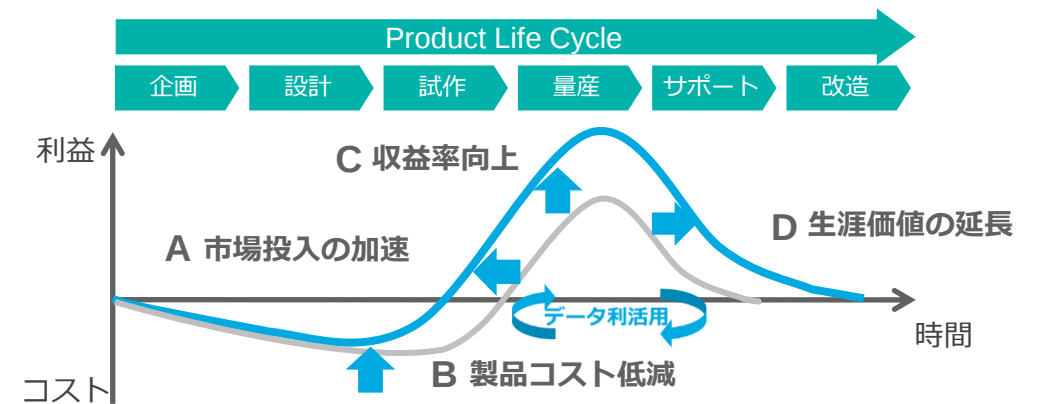
業務改革



DXによる顧客価値創造への貢献



DXによる自社資本効率向上への貢献



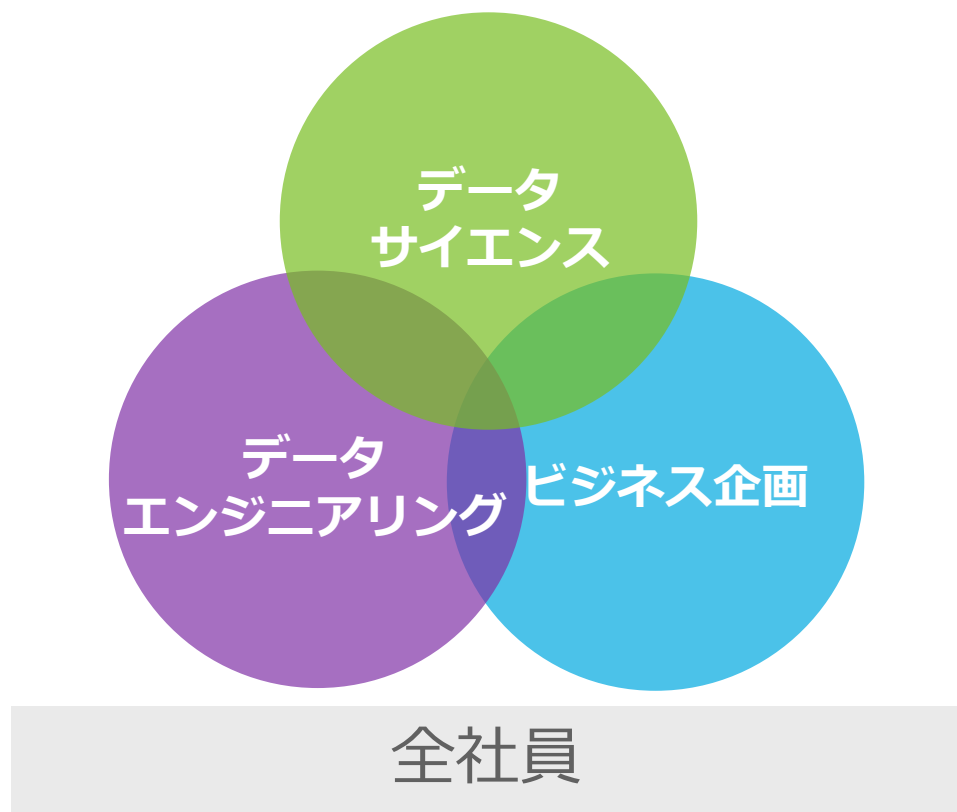
デジタルトランスフォーメーションで高次元の課題を解決

デジタル技術関連開発の関係性



DX基盤と資本効率向上DXで、仕事の質とスピードをあげ、
より高い価値を創造する時間にシフト

DXエンジニア育成計画



最先端の情報処理、人工知能、統計学などの情報科学系の知識を理解して、扱うことができる力

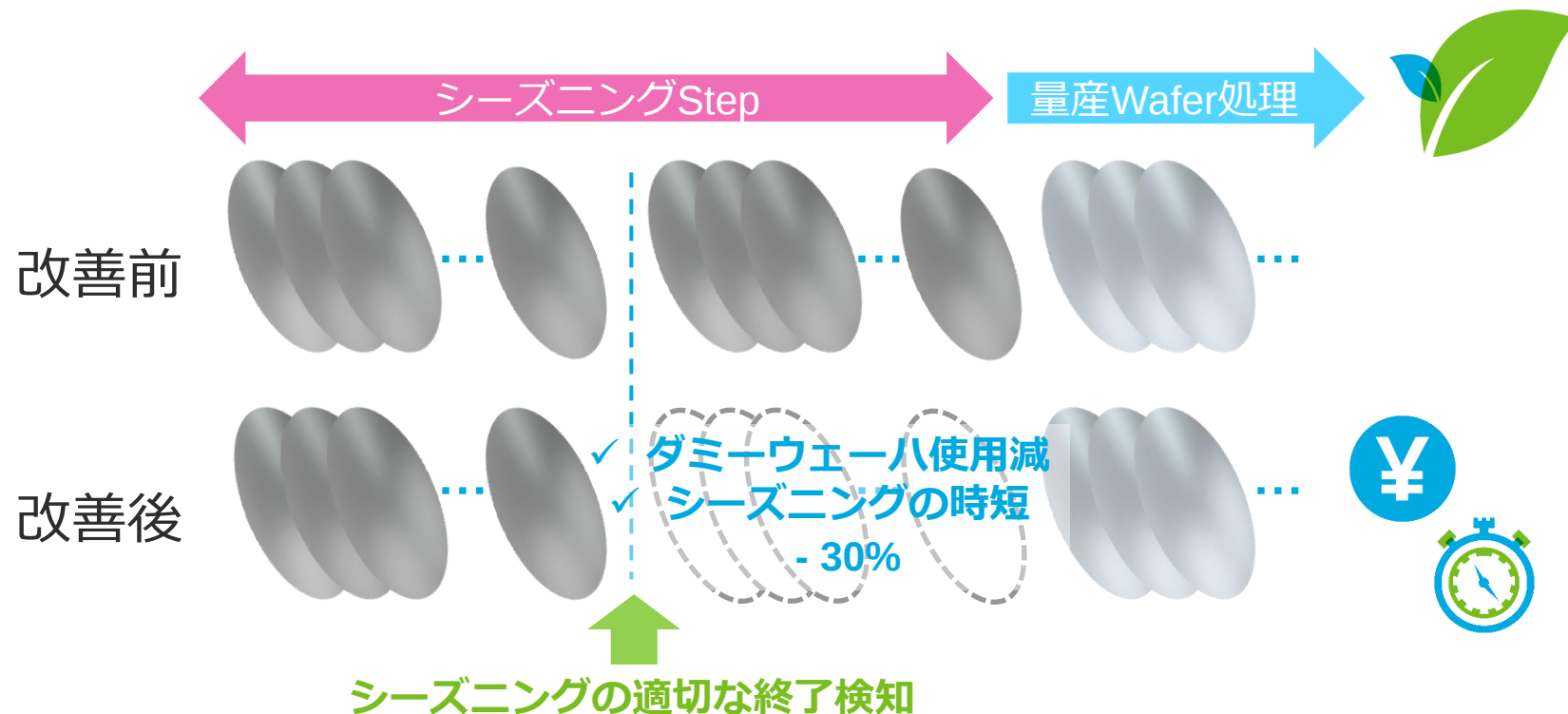
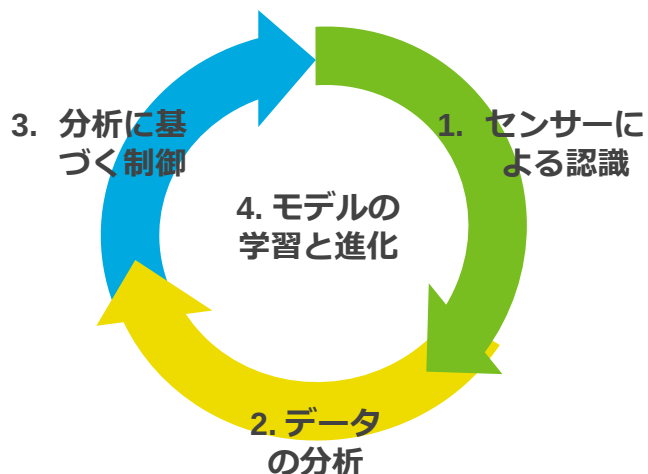
データサイエンスをTELの企業価値創造に意味のある形にし、目的に応じて実装、運用できるようにする力

課題とその背景を整理して、解決策を導き、ビジネスにつなげる力

日々の業務において、データ、デジタル技術を活用し業務効率化・付加価値創造ができるようになる

データサイエンスをTELのビジネスに生かす
そのための人材を計画的に育成していく

活用例① 装置の生産性向上： エッチング装置の稼働率改善

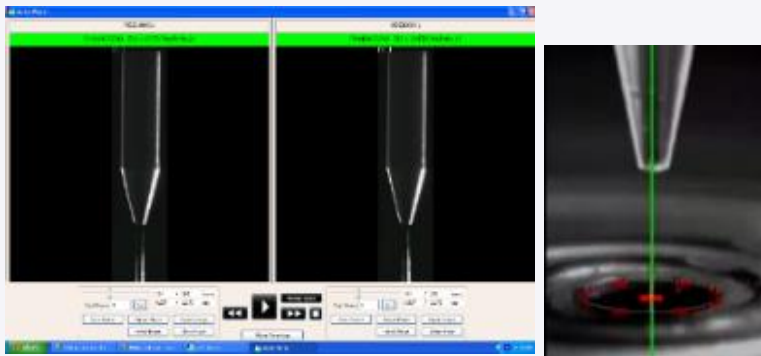


※ISSM 2020 当社発表“Seasoning Optimization by using Optical Emission Spectroscopy”より

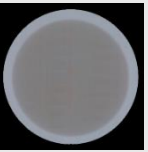
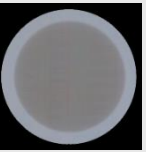
センサーによるチャンバーコンディションの適切な把握と
フィードバックにより、装置稼働率を改善

活用例② 装置のオペレーションコストの向上： コータ/デベロッパの省薬液

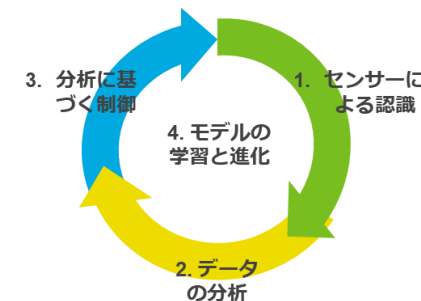
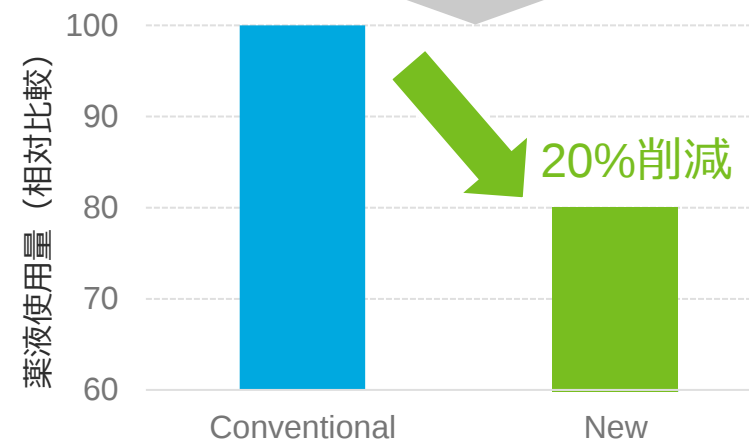
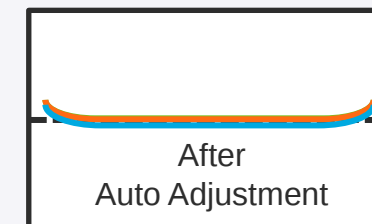
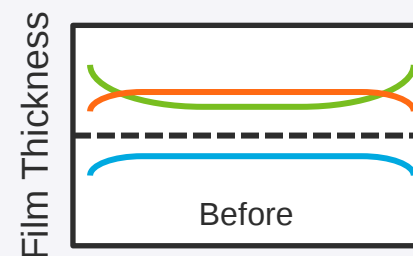
画像処理技術を使った薬液吐出状態のモニタリング



画像処理技術を使った薬液面内カバレッジの
モニタリング

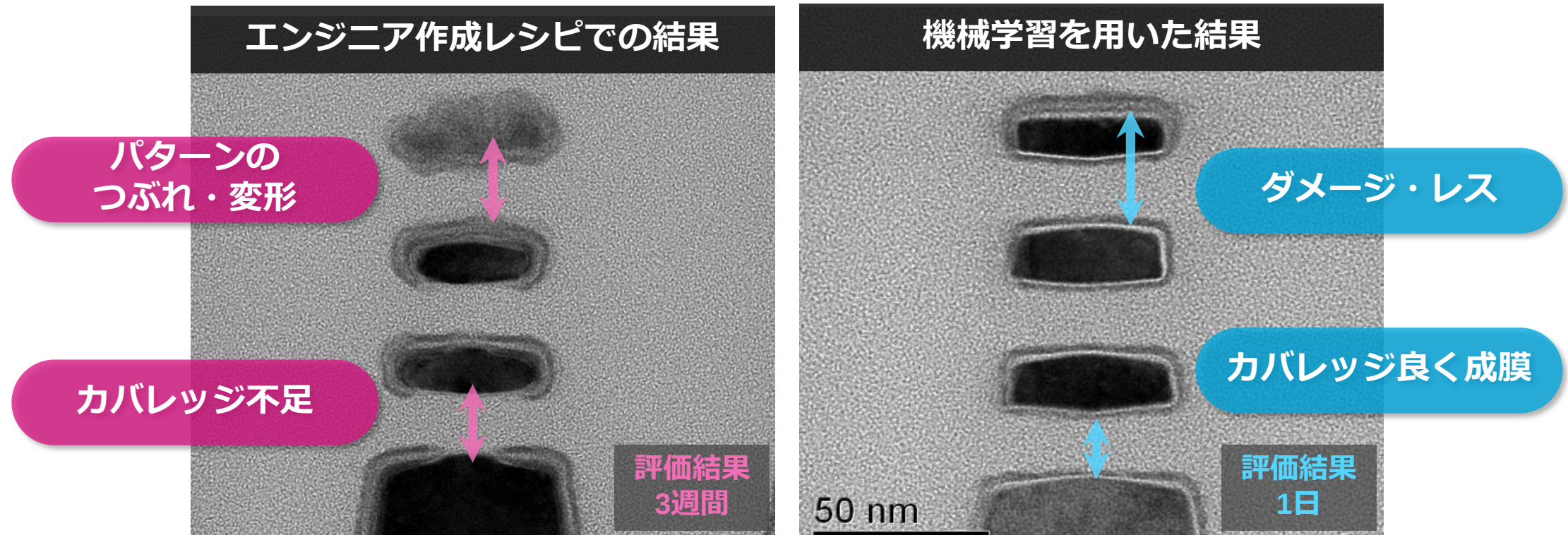
Dispense Volume	X ml	Y ml	Z ml	A ml
Judgement	Passed	Passed	Failed	Failed
Wafer image by WIS				

自動膜厚調整機能



機械学習を使って、顧客オペレーションコストと環境に貢献

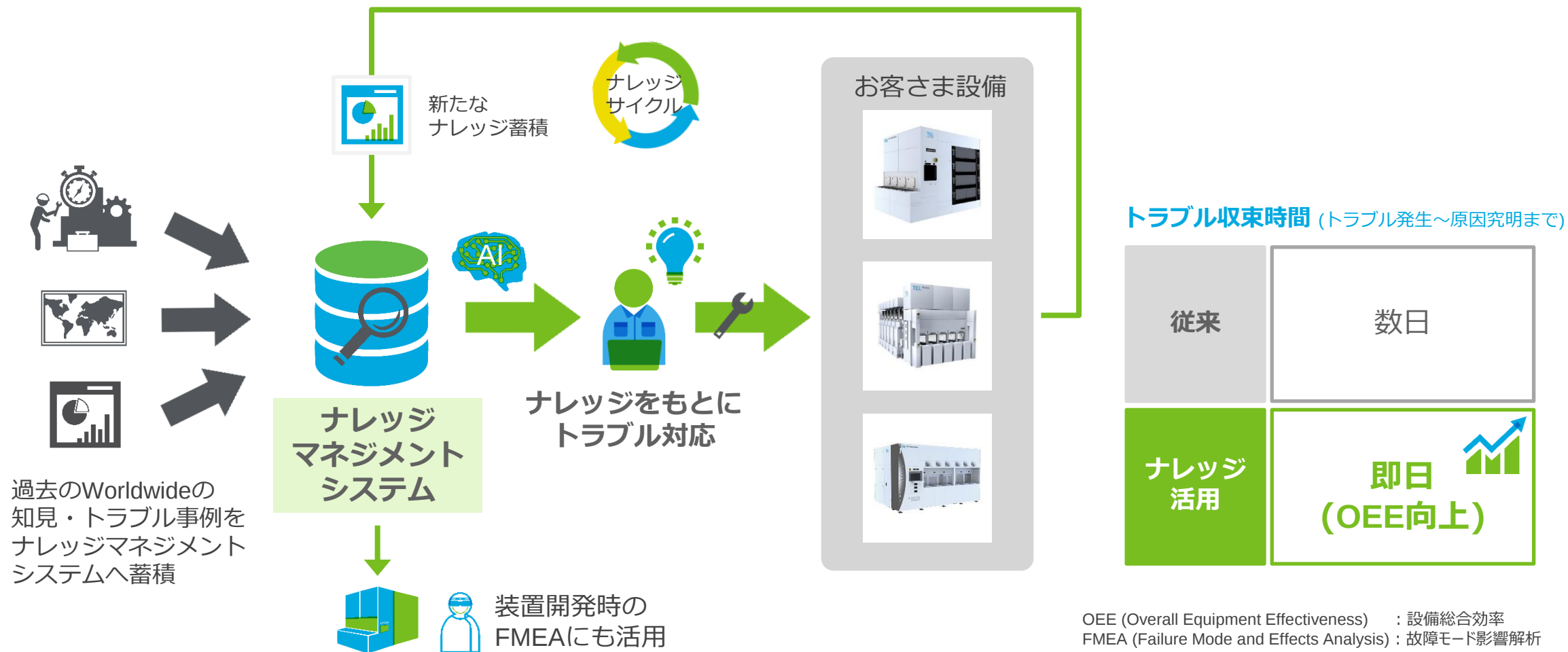
活用例③ 研究開発の生産性向上：Process Informatics



Source: Tokyo Electron Technology Solutions Limited / Tokyo Electron Limited

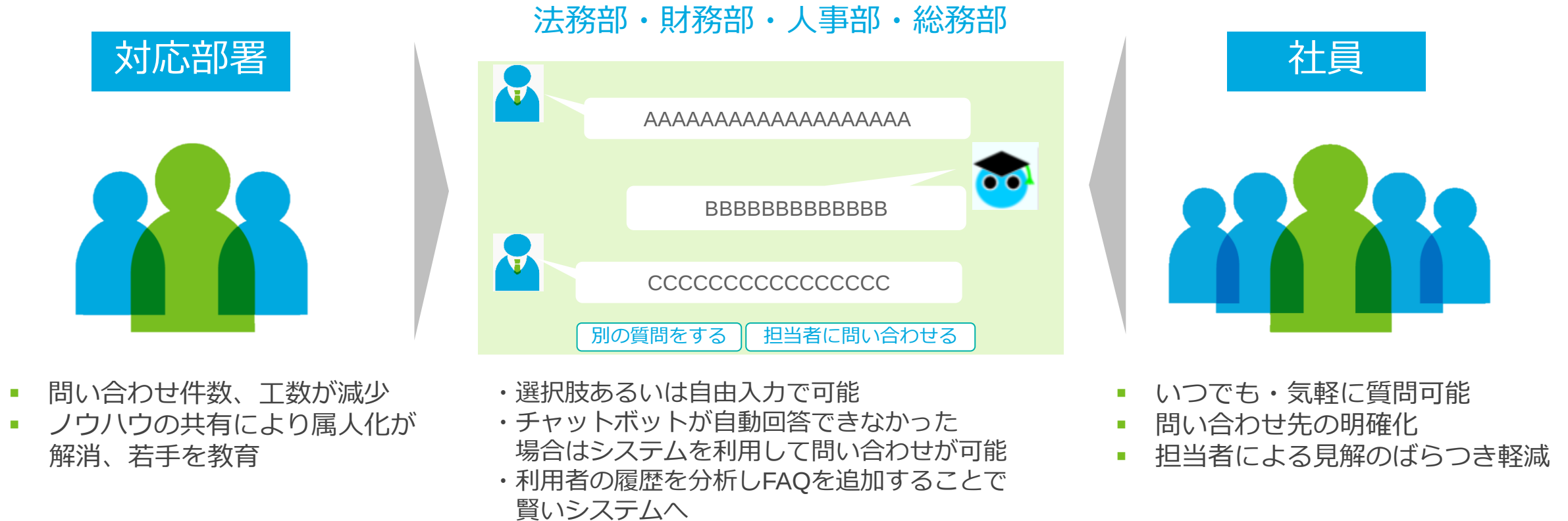
機械学習により、ALDプロセスにおいて、パターンの変形がない
良好なステップカバレッジを実現

活用例④ 装置OEEの向上：



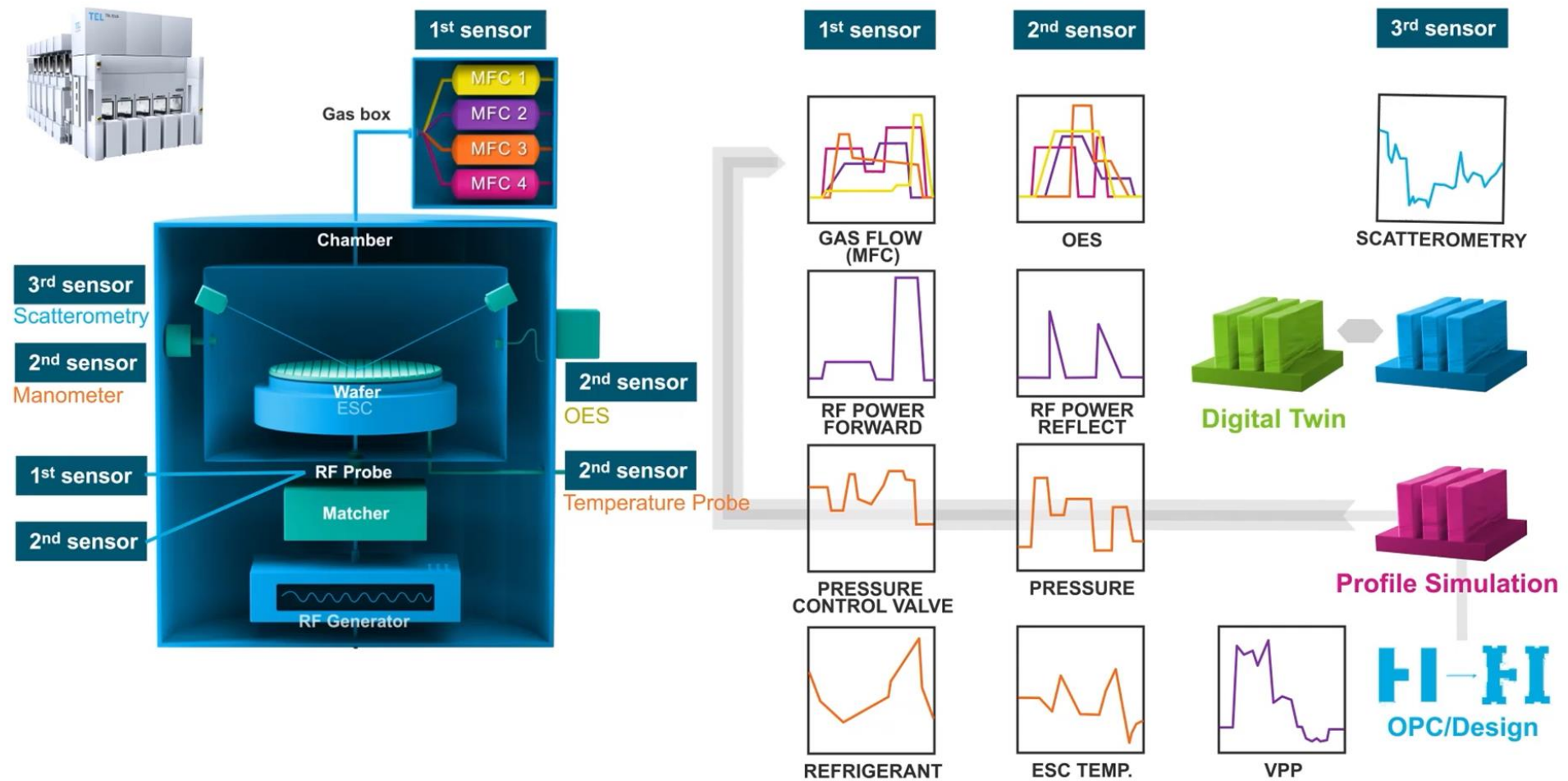
ナレッジマネジメントシステムによりトラブル収束時間を短縮し設備稼働率を向上

活用例⑤ オペレーションの生産性向上： バックオフィスへのチャットボットの導入による業務効率化



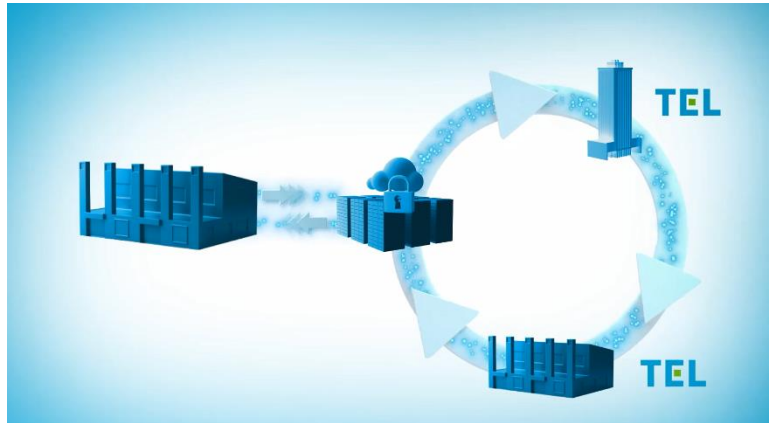
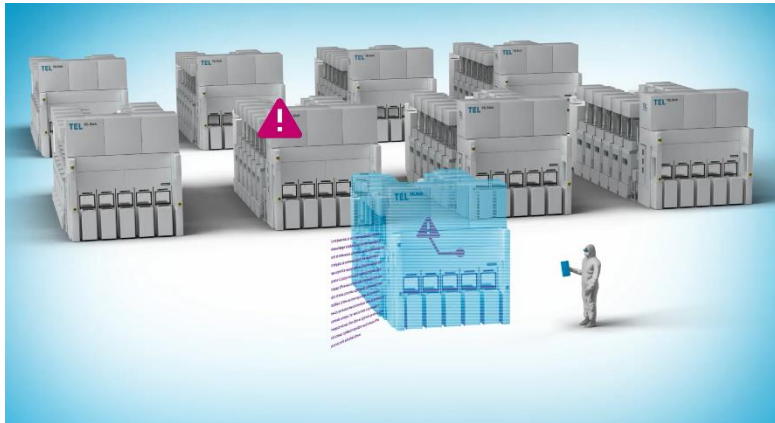
複数の部署へチャットボットを導入し、社員からの問合せへの応答工数を削減

顧客価値向上のためのデジタル技術（1）：エッチング装置における例



あらゆるデジタル技術を用いて、顧客価値の最大化を目指す

顧客価値向上のためのデジタル技術（2）：エッチング装置における例



あらゆるデジタル技術を用いて、顧客価値の最大化を目指す

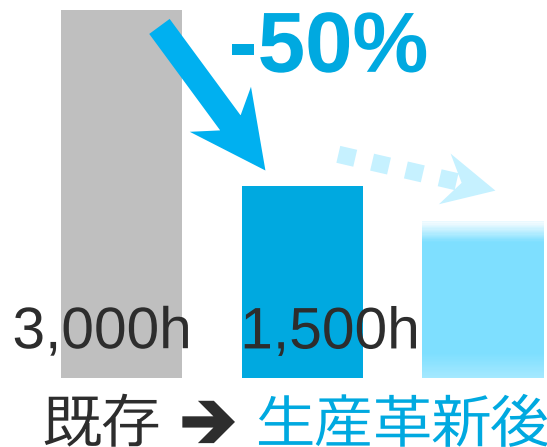
10. 調達・生産戦略

安全性・高品質・高信頼性を追求する継続的な生産革新

- 市場変動に迅速に対応できる生産システムの構築
- 新製品の開発から量産化までの移行時間の短縮
- 生産リードタイムの短縮：モジュール出荷100%実施
- 製造ライン DX・自動化、自動倉庫拡張/進化
- **立ち上げ工期の大幅削減（One-Touch立ち上げ）**
 - 工期削減▲～75%（1次目標），ワンタッチ（Goal）



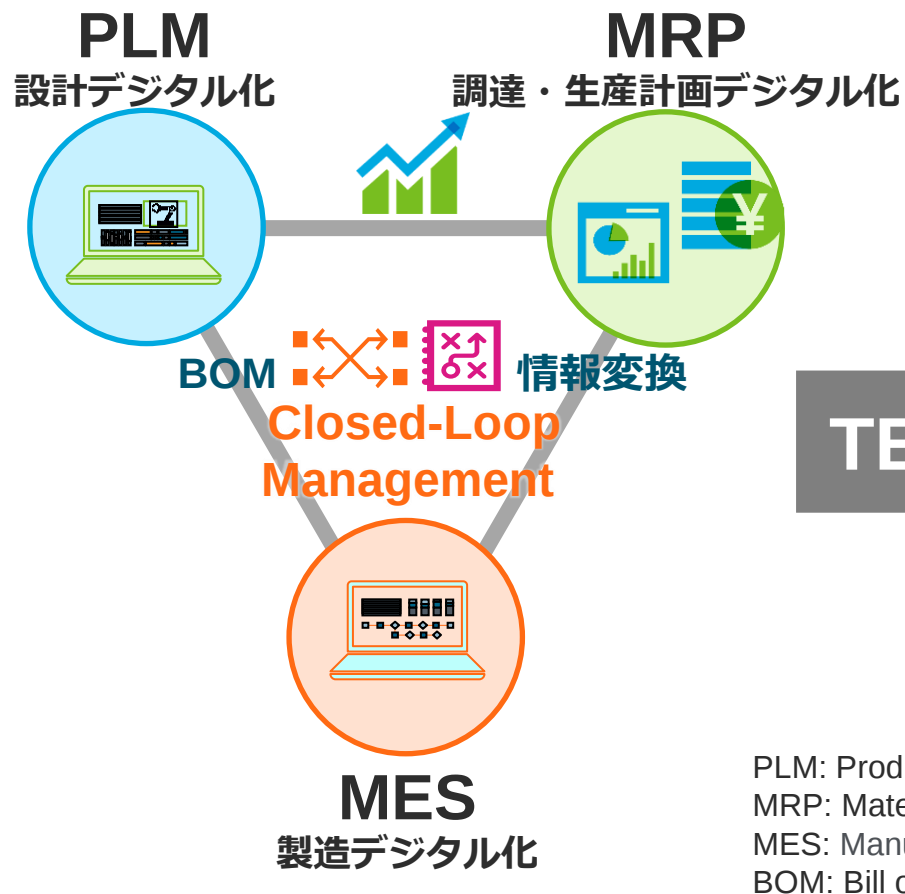
立ち上げ期間の短縮（例）



立ち上げ期間短縮による期待効果

- 生産性・スタートアップ品質向上
- 事故リスク低減
- リソースとワークライフバランスの適正化

TEL PLM-DXの活用と生産性・効率化の取り組み



- 基幹システム性能向上
 - 生産の平準化 <12カ月
 - 調達のMRP処理能力10倍化
- PLM-DX・BOM概念導入
 - 生産能力強化 ~2.0x (3年以内)
 - 製造リードタイム最短化
 - 設計効率3倍化
 - 新製品開発期間の短縮 1/2

1兆円調達時代を見据えた "Shift Left" の生産計画

持続可能なサプライチェーンの構築

- お取引先さまとの公正かつ透明なお付き合い、確かな信頼関係
 - 業界行動規範に基づいたCSR／BCPアセスメントの実施
 - 安全や品質、環境やコンプライアンスなどのナレッジ共有



E-COMPASS

アセスメントの調査項目に
環境関連を追加し
環境負荷低減活動を称賛

- ✓ CO₂排出量・エネルギー使用量削減
- ✓ 再生可能エネルギー導入
- ✓ 省資源の推進
- ✓ 廃棄物削減・リサイクルの推進
- ✓ 物流の環境負荷低減活動の推進



生産動向説明会
年2回

調達金額比率：90%

パートナーズデイ
年1回

調達金額比率：65%

調達BCP・プロアクティブな調達活動

中長期フォーキャスト
Shift Leftの調達戦略展開
調達難に強いBCP体制構築

サプライチェーンを上流から
下流まで一気通貫で把握
リスクの見える化

あらゆるリスクを想定した
サプライチェーン体制
(原材料・部品・加工・組立)
**強靱で信頼ができる
サプライチェーン**

**安全在庫
在庫流動性**

**サプライチェーン
可視化**

**取引先リスク管理
パートナーシップ強化**

調達BCP施策

部品の早期確保

- 長期先行手配
- 工場間の在庫融通性の確保
- トータル在庫削減

半導体の確保

- 装置用半導体供給の確約
- 商流の可視化・スリム化
- 半導体メーカーと密接な連携
=“TELの顧客はTELも顧客”

部品とサプライヤー

- リスク部品の特定と分析
- 生産国のマルチソース化
- 部品標準化・集約化・分散化
- アロケーション対策

東京エレクトロン宮城 生産新棟計画

生産新棟（2027年夏 竣工予定）

- 延床面積：約88,600m²（予定）
＊付帯設備エリア除く
- 構造：鉄骨造/全免震構造
地上5階建て
- 建設費用：約1,040億円
- 用途：エッチング装置の生産



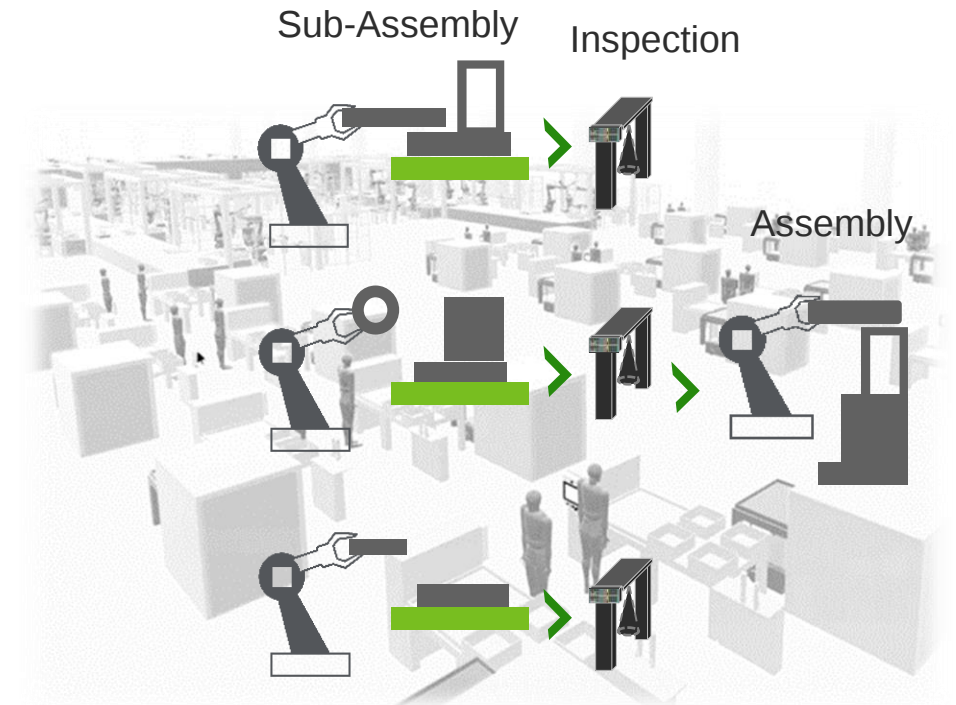
物流の自動化や製造工程の機械化を取り入れ、高い生産能力と高品質で
高効率な製造ラインを構築し、次世代生産（Smart-Production）を実現

高度な製品品質と高い生産性を両立するSmart Manufacturing

開発&設計



Smart Manufacturing



Feed Forward

Feedback

開発と生産の拠点であるTEL宮城を中心に
絶え間ないコンカレントエンジニアリング、高度な生産技術を実現する。

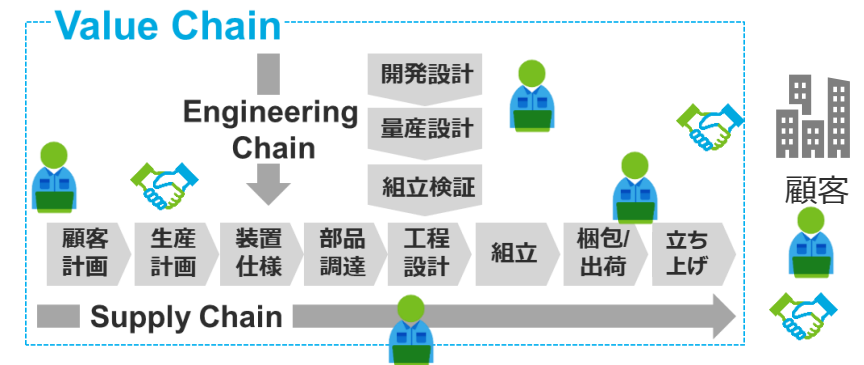
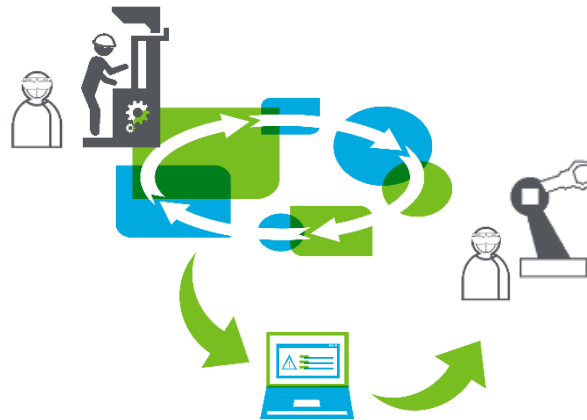
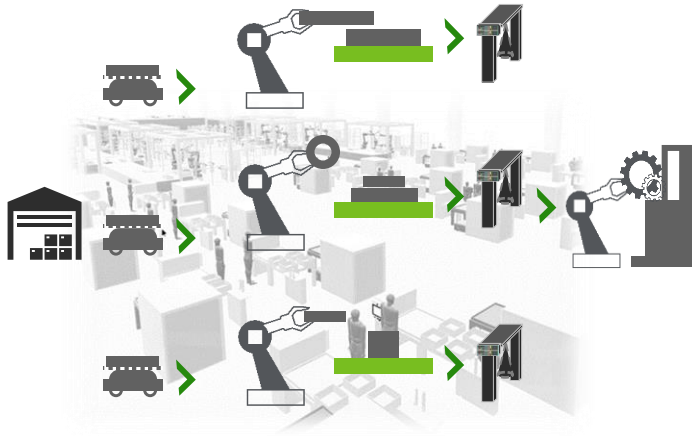
Smart Productionで目指す姿

- 将来にわたり持続可能なものづくりを実現

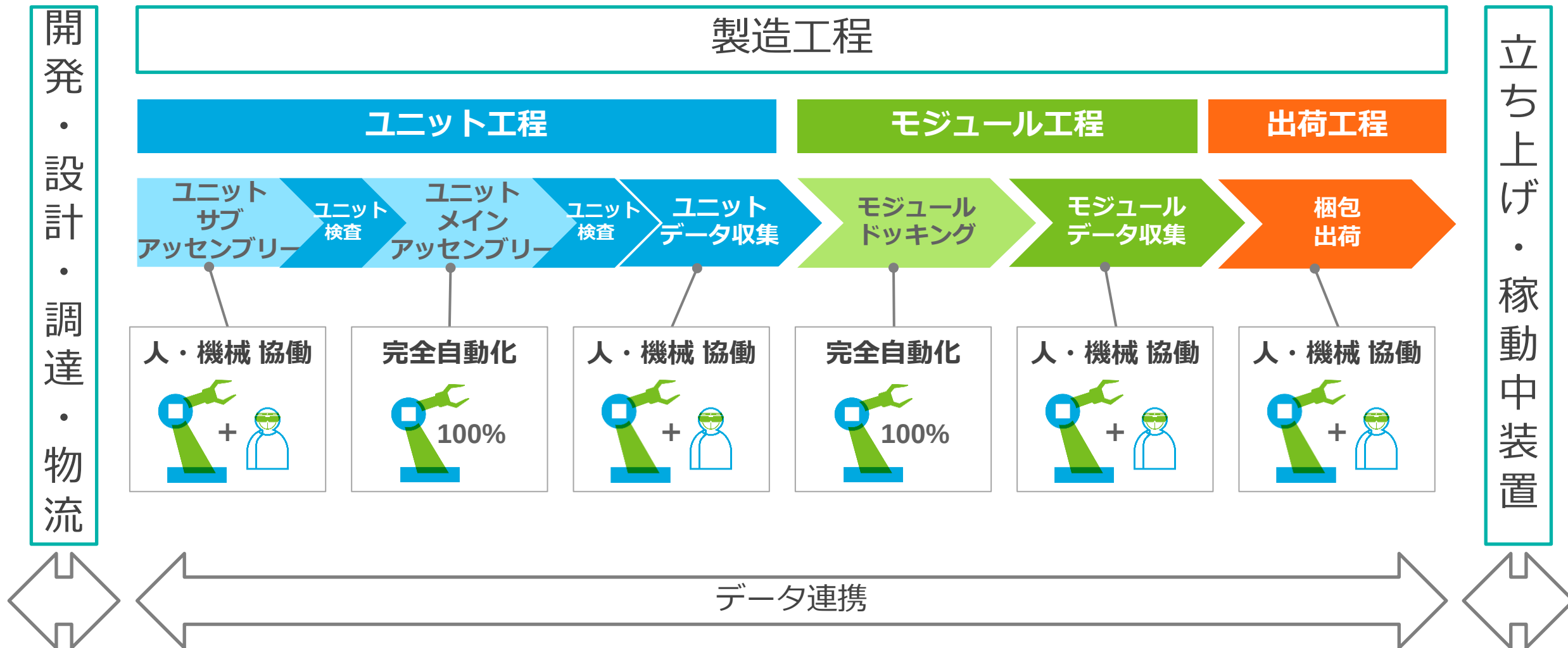
自動化・標準化による
圧倒的な効率化

社内外環境変化にむけた
対応力の強化

Value Chain強化による
製品品質・業務品質向上



Smart Productionのイメージ図



Appendix : データセクション

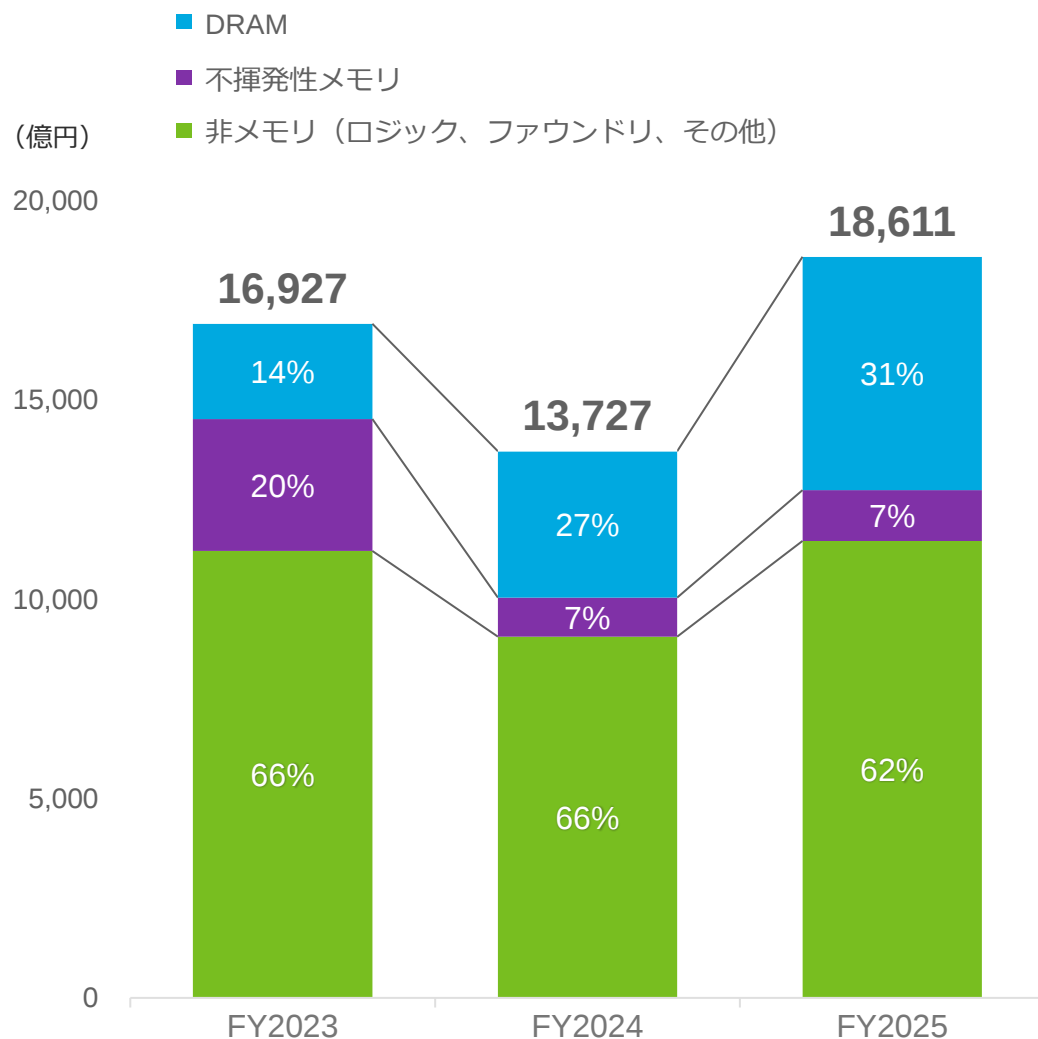
損益状況

(億円)

	FY2024	FY2025	対前期 増減	(ご参考) 2025年2月6日発表の FY2025予想
売上高	18,305	24,315	+32.8%	24,000
売上総利益	8,302	11,462	+38.1%	11,290
売上総利益率	45.4%	47.1%	+1.7pts	47.0%
販管費	3,740	4,489	+20.0%	4,490
営業利益	4,562	6,973	+52.8%	6,800
営業利益率	24.9%	28.7%	+3.8pts	28.3%
税金等調整前当期純利益	4,734	7,061	+49.1%	6,910
親会社株主に帰属する当期純利益	3,639	5,441	+49.5%	5,260
1株当たり当期純利益 (円)	783.75	1,182.40	+50.9%	1,142.47
研究開発費	2,028	2,500	+23.2%	2,540
設備投資額	1,218	1,621	+33.1%	1,700
減価償却費	523	621	+18.7%	630

1. 当社製品の輸出売上は、原則円建てでおこなわれます。一部に外貨建売上および費用計上もありますが、極端な為替レートの変動がない限りにおいては、利益への影響は軽微です。
2. 利益率および増減率は、1円単位の金額をもとに計算しています。

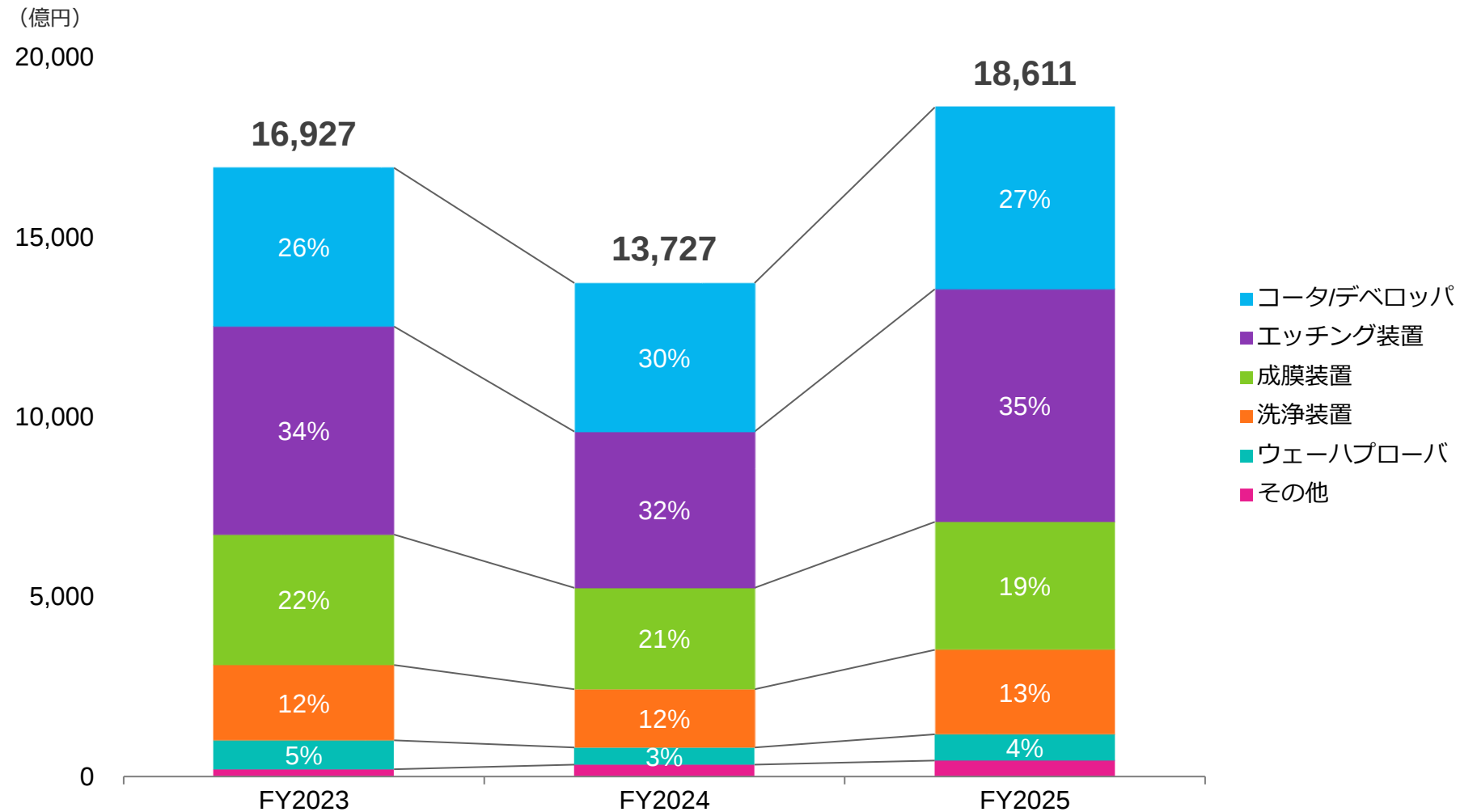
SPE新規装置 アプリケーション別売上構成比



- DRAM：HBM向けなど先端投資が売上・構成比の増加に大きく貢献
- 不揮発性メモリ：構成比は同水準も、顧客の投資は徐々に回復基調に転じ、売上は増加傾向
- 非メモリ：成熟向けの需要に加え、最先端設備投資が活発に行われ、売上は大きく増加

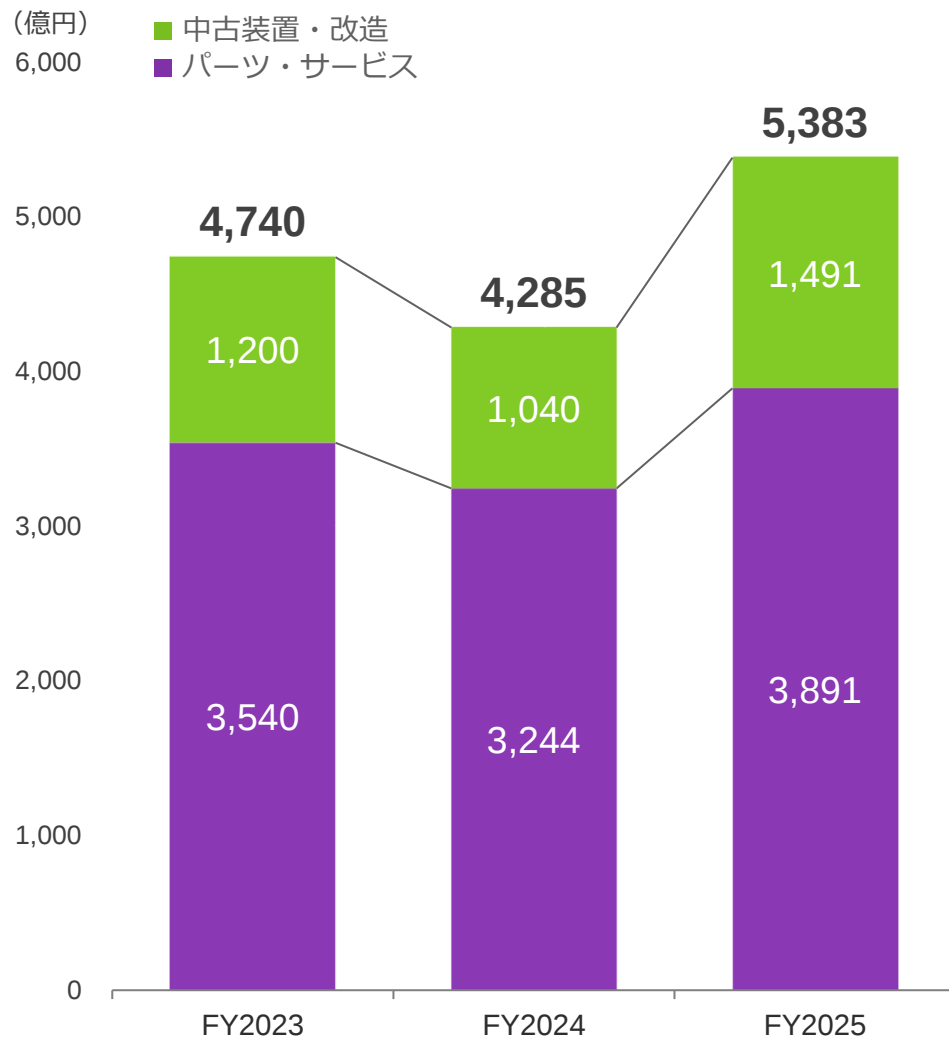
1. SPE（Semiconductor Production Equipment）：半導体製造装置
2. グラフは新規装置の売上高における構成比を示しています。フィールドソリューションの売上高は含まれておりません。

SPE新規装置 製品別売上構成比



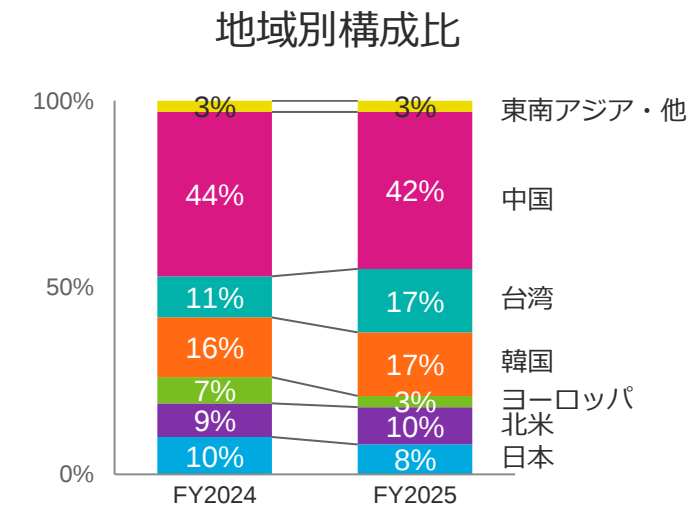
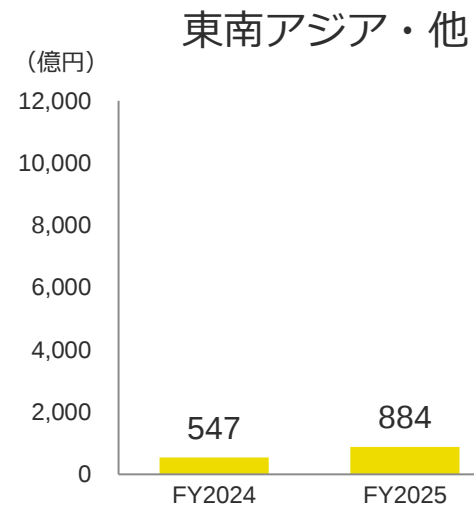
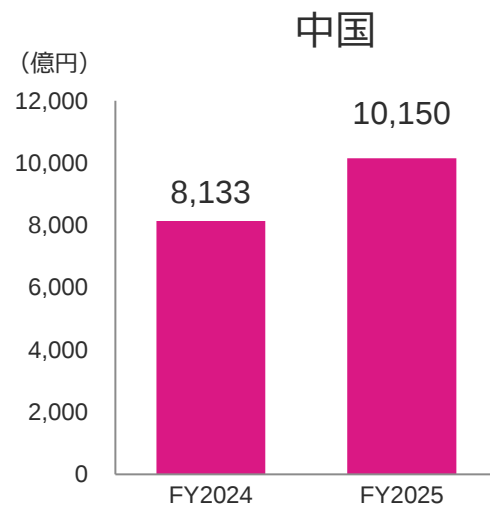
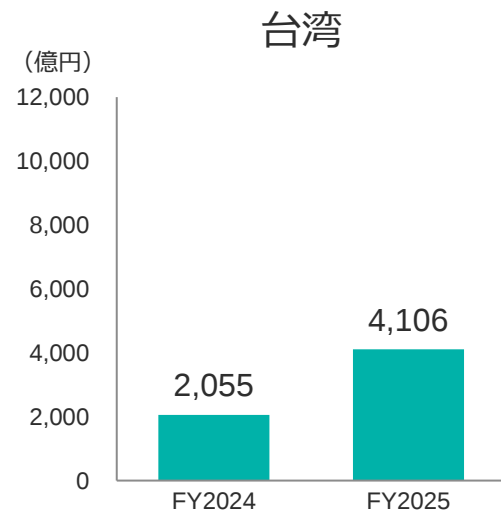
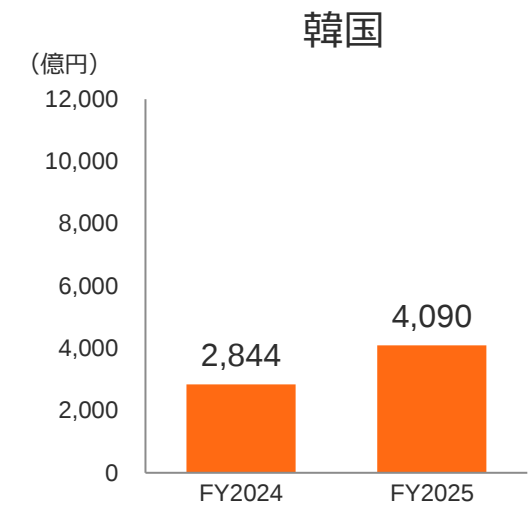
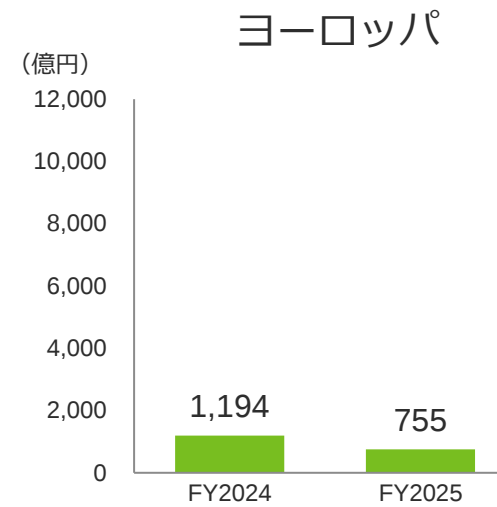
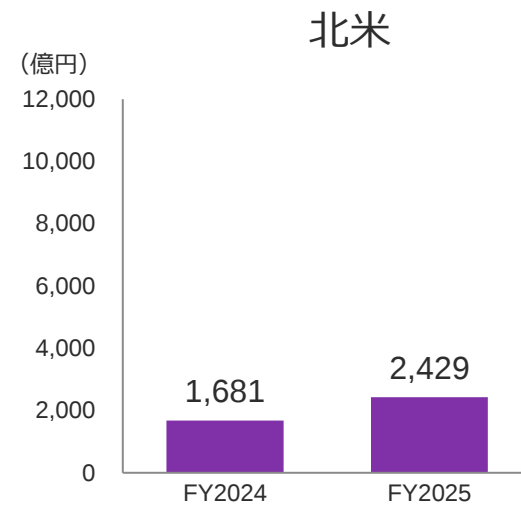
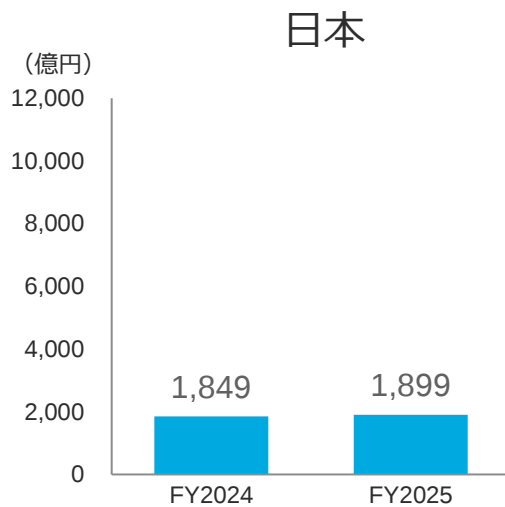
グラフは新規装置の売上高における構成比を示しています。フィールドソリューションの売上高は含まれておりません

フィールドソリューション売上

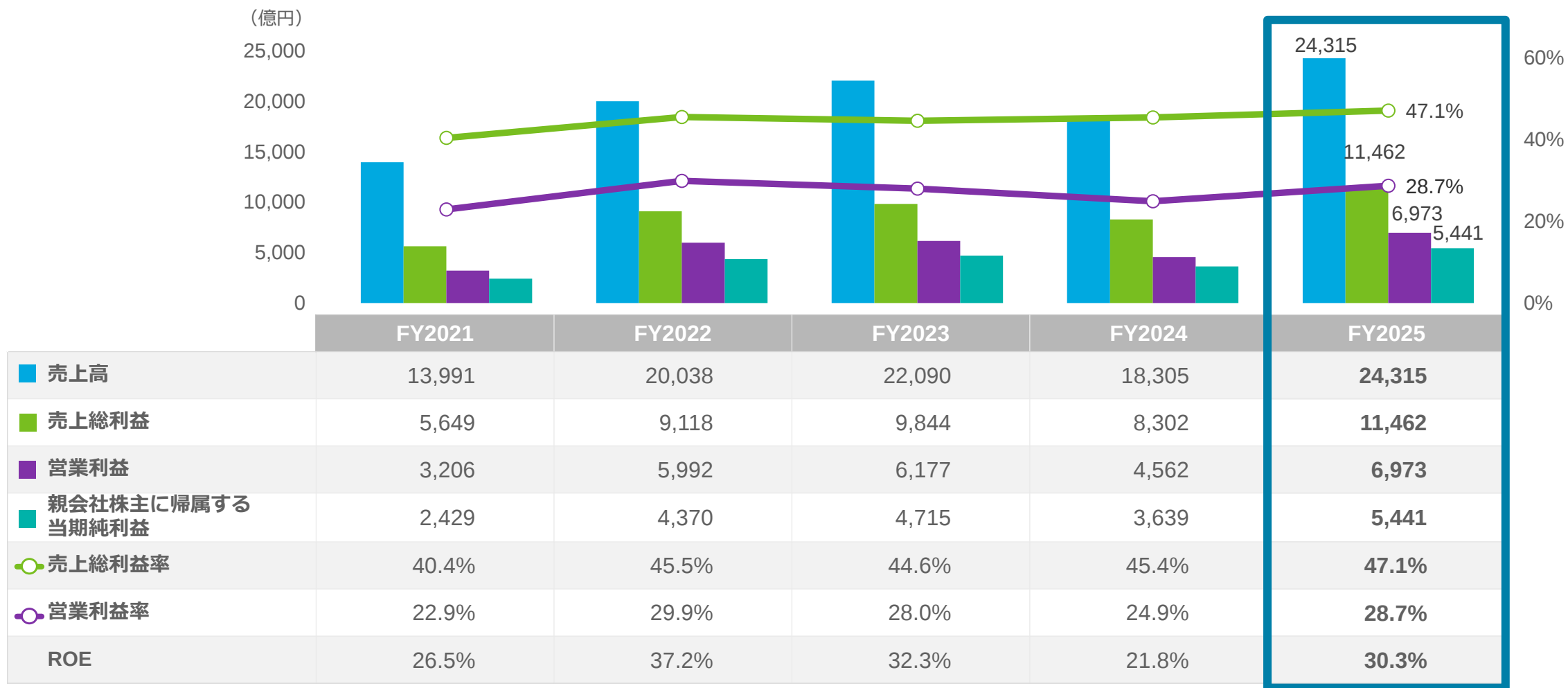


- FY2025の売上は、前期比25.6%増の5,383億円
- 顧客の工場稼働率の回復に伴い、パーツ・サービス、中古装置・改造ともに好調

地域別売上高



損益状況の推移（FY2021～FY2025）



FY2022の期首より「収益認識に関する会計基準」（企業会計基準第29号）等を適用しています。

売上高・売上総利益・営業利益・当期純利益すべてにおいて、
過去最高の業績を達成

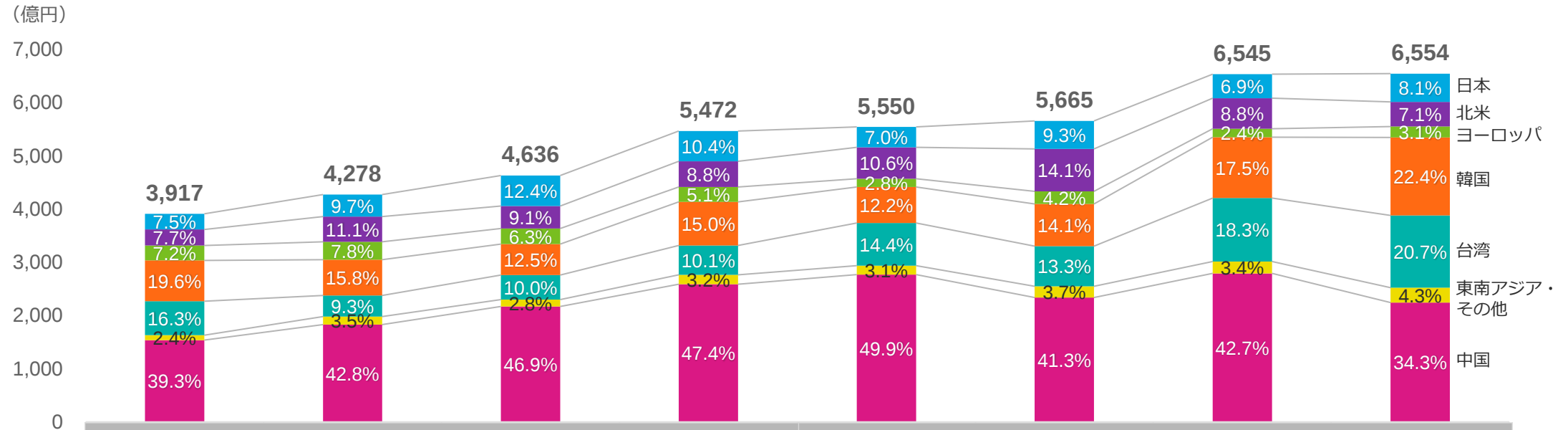
損益状況（四半期）

（億円）

	FY2024	FY2025				vs. FY2025 Q3	vs. FY2024 Q4
	Q4	Q1	Q2	Q3	Q4		
売上高	5,472	5,550	5,665	6,545	6,554	+0.1%	+19.8%
売上総利益	2,561	2,640	2,599	3,117	3,105	-0.4%	+21.3%
売上総利益率	46.8%	47.6%	45.9%	47.6%	47.4%	-0.2pts	+0.6pts
販管費	1,108	982	1,117	1,121	1,267	+13.1%	+14.3%
営業利益	1,452	1,657	1,481	1,996	1,837	-7.9%	+26.6%
営業利益率	26.5%	29.9%	26.2%	30.5%	28.0%	-2.5pts	+1.5pts
税金等調整前当期純利益	1,578	1,672	1,536	2,001	1,851	-7.5%	+17.3%
親会社株主に帰属する当期純利益	1,249	1,261	1,177	1,572	1,429	-9.1%	+14.4%
研究開発費	584	534	620	618	727	+17.7%	+24.5%
設備投資額	329	239	533	502	346	-31.1%	+4.9%
減価償却費	153	132	145	160	183	+14.4%	+19.7%

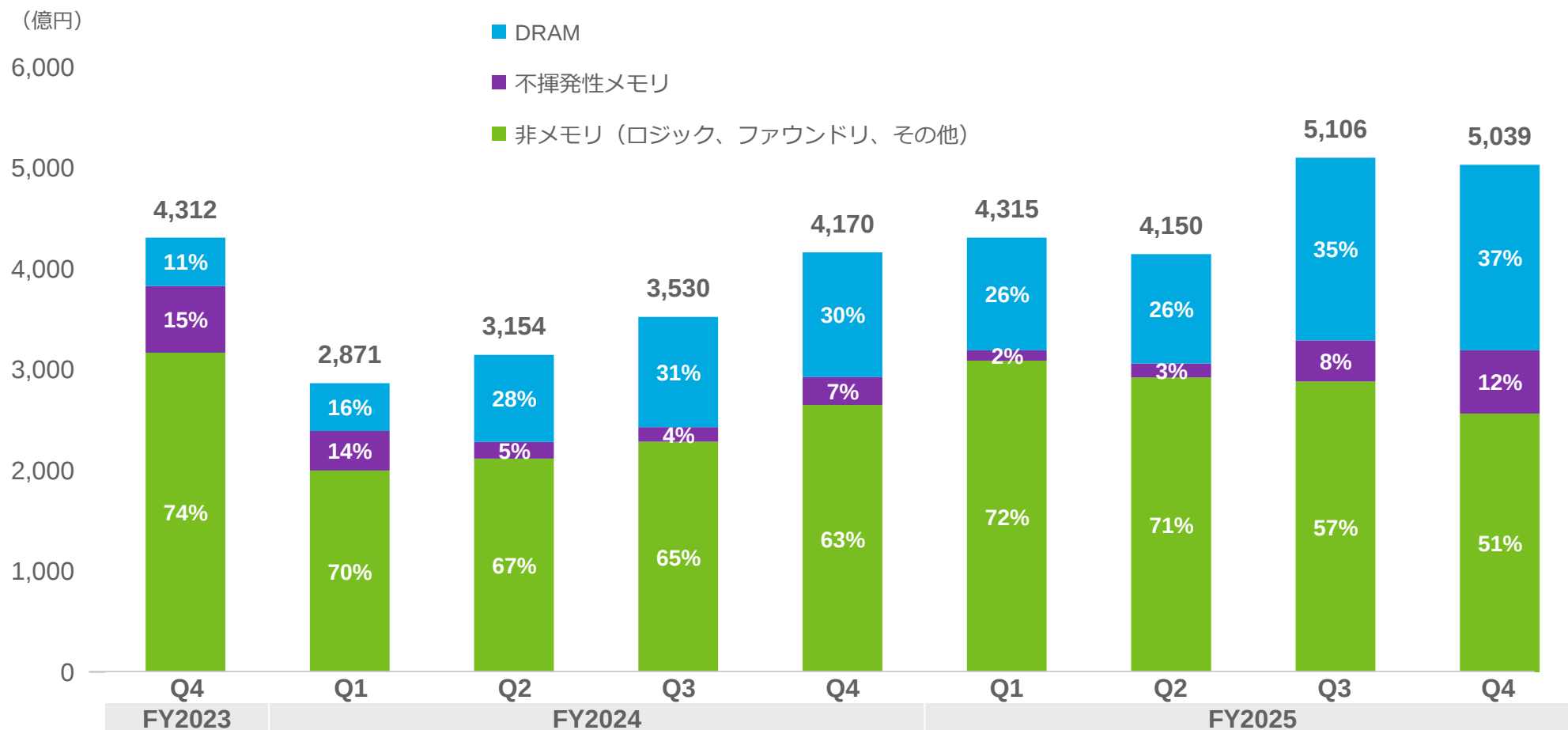
1. 当社製品の輸出売上は、原則円建てでおこなわれます。一部に外貨建売上および費用計上もありますが、極端な為替レートの変動がない限りにおいては、利益への影響は軽微です。
2. 利益率および増減率は、1円単位の金額をもとに計算しています。

地域別売上高構成比（FY2024 Q1～FY2025 Q4）



	FY2024				FY2025			
	Q1	Q2	Q3	Q4	Q1	Q2	Q3	Q4
日本	295	412	574	567	385	526	453	534
北米	301	474	421	483	590	799	577	462
ヨーロッパ	281	335	294	281	155	238	157	203
韓国	767	674	582	820	678	795	1,145	1,470
台湾	639	399	463	552	800	753	1,193	1,358
東南アジア・その他	92	151	127	175	170	212	223	278
中国	1,539	1,829	2,172	2,591	2,770	2,339	2,794	2,246

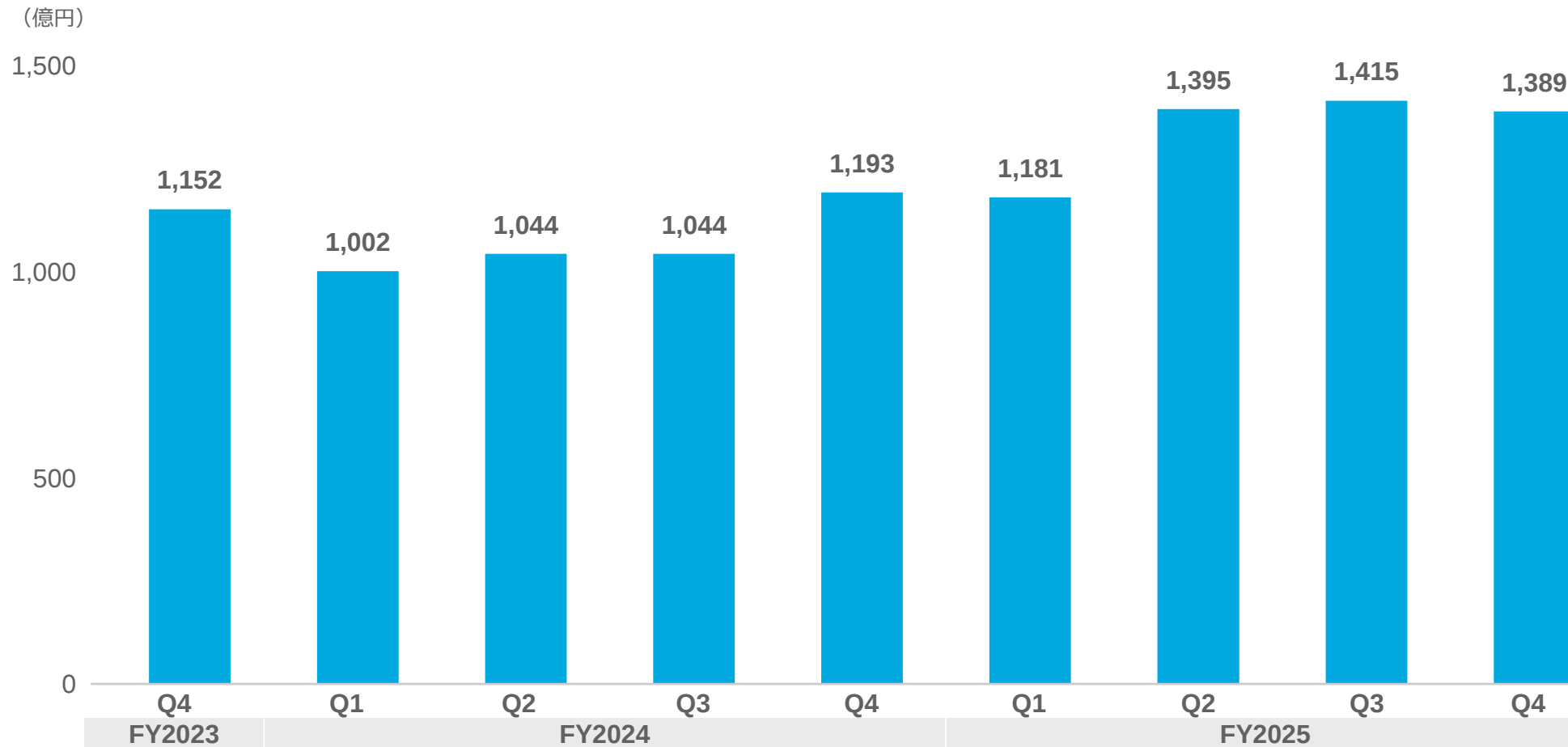
SPE新規装置 アプリケーション別売上構成比（四半期）



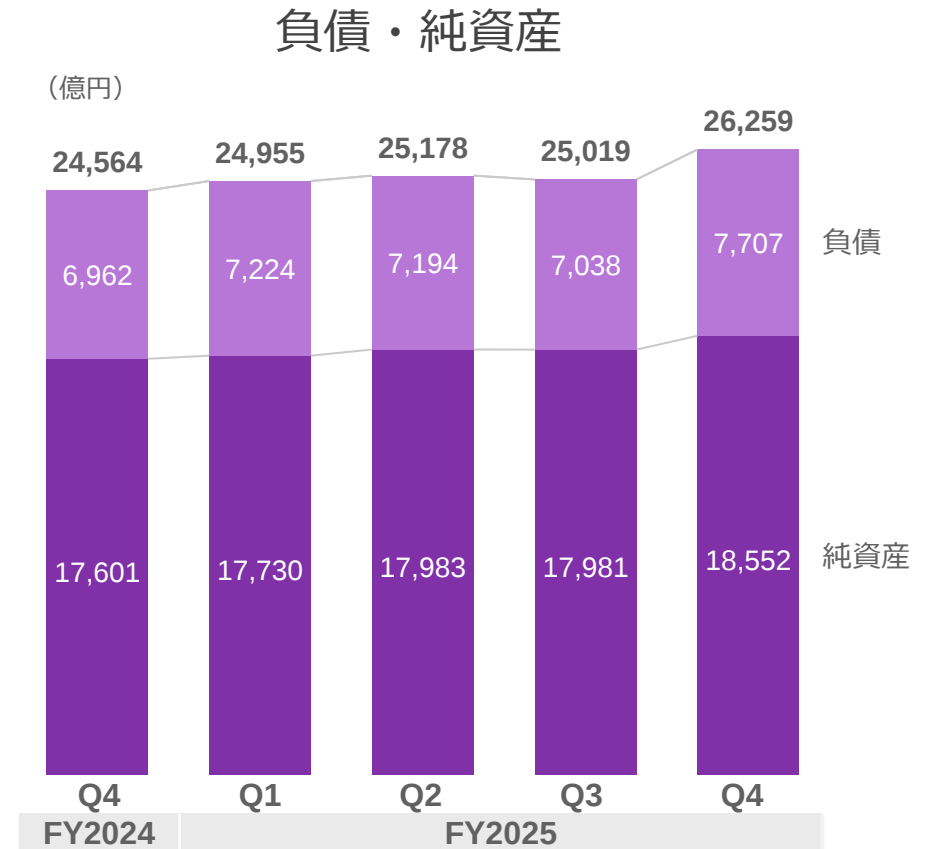
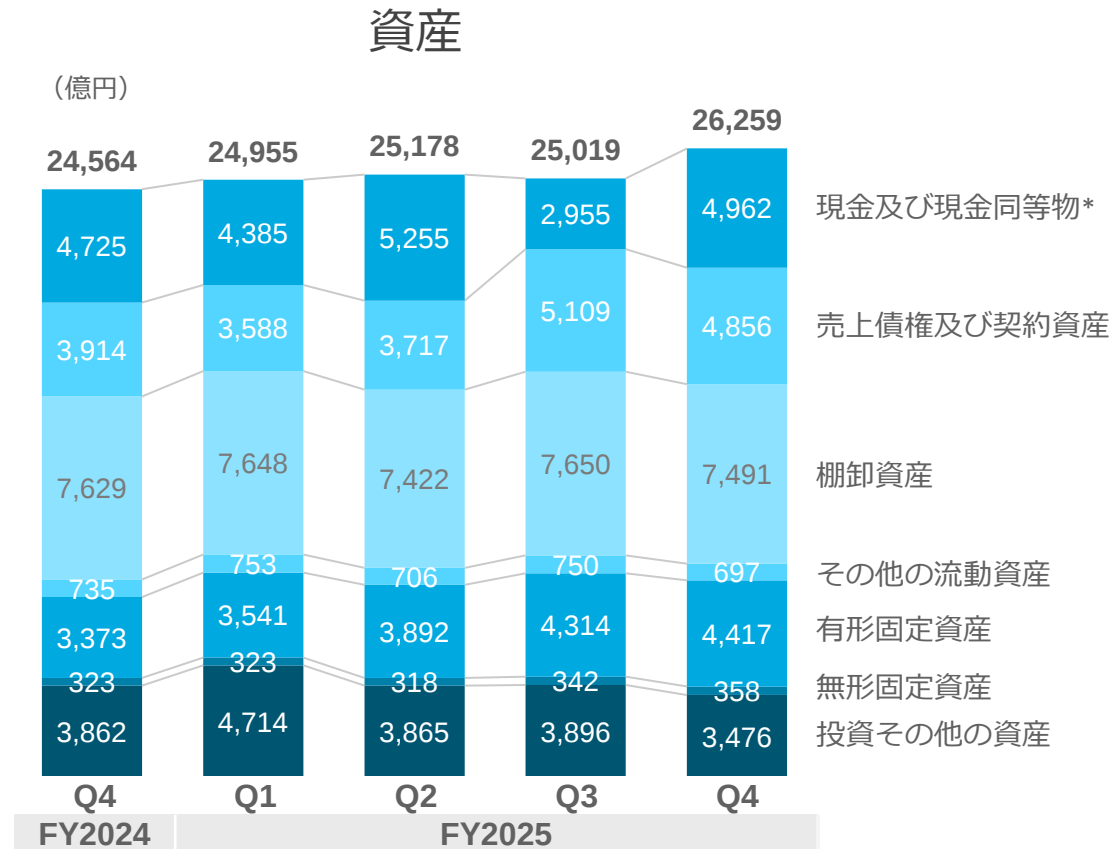
1. SPE（Semiconductor Production Equipment）：半導体製造装置

2. グラフは新規装置の売上高における構成比を示しています。フィールドソリューションの売上高は含まれていません。

フィールドソリューション売上高（四半期）

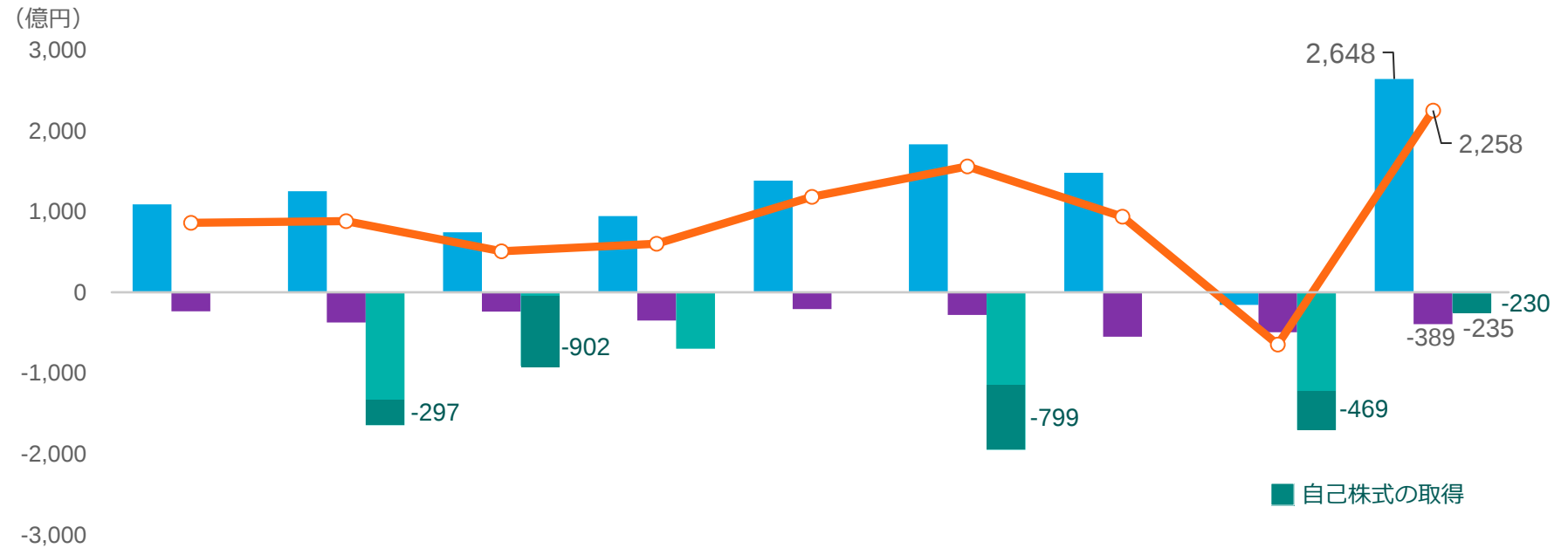


貸借対照表（四半期）



*現金及び現金同等物：現預金 + 短期投資等（貸借対照表上の表示は有価証券）

キャッシュ・フロー（四半期）



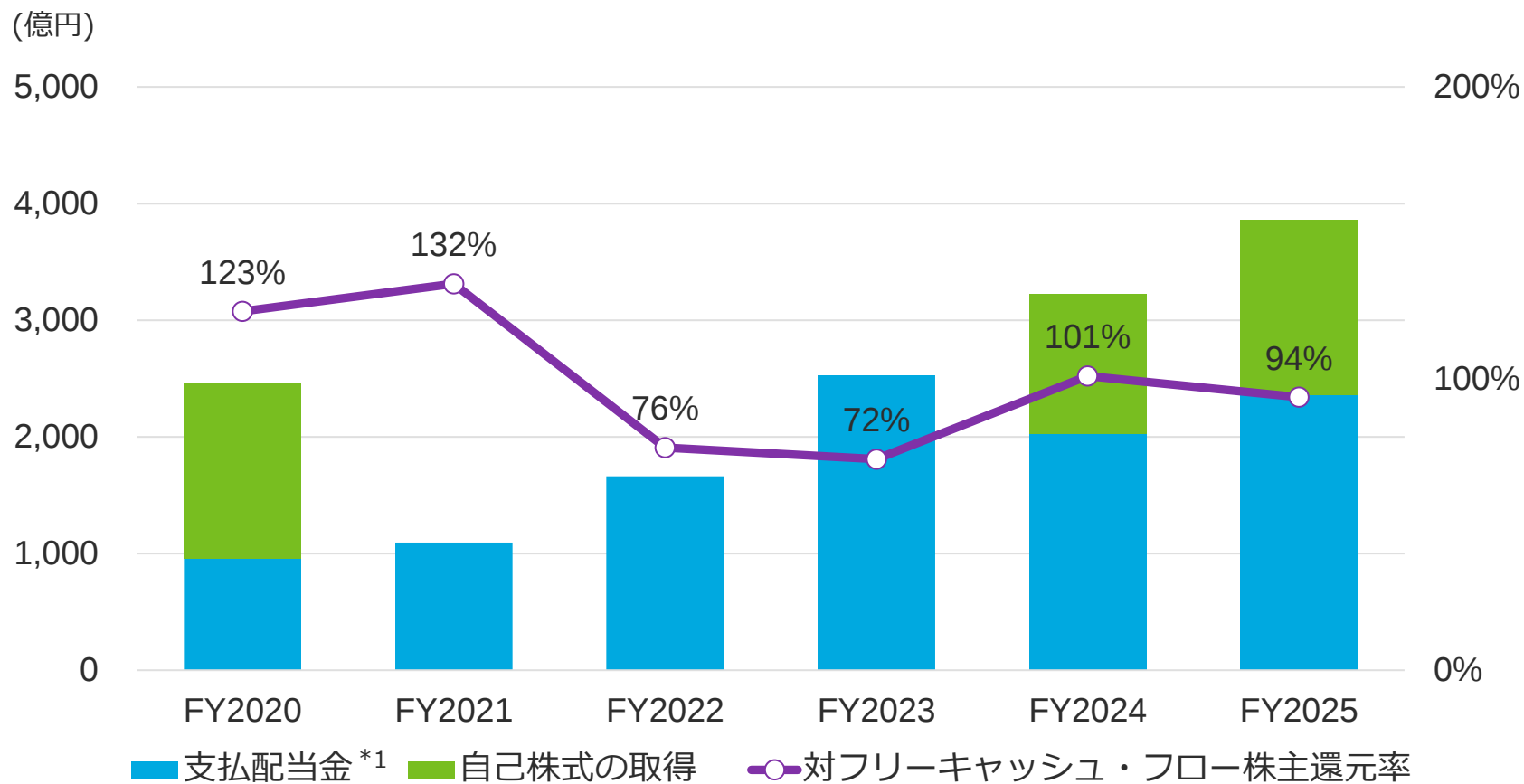
	FY2023	FY2024				FY2025			
	Q4	Q1	Q2	Q3	Q4	Q1	Q2	Q3	Q4
■ 営業キャッシュ・フロー	1,096	1,257	748	950	1,390	1,837	1,486	-150	2,648
■ 投資キャッシュ・フロー ^{*1}	-231	-368	-234	-344	-203	-273	-544	-490	-389
■ 財務キャッシュ・フロー	-5	-1,641	-908	-693	-6	-1,944	-6	-1,701	-235
○ フリーキャッシュ・フロー ^{*2}	865	888	514	606	1,187	1,564	941	-641	2,258
手元資金残高 ^{*3}	4,731	4,010	3,626	3,524	4,725	4,385	5,255	2,955	4,962

*1 投資キャッシュ・フローは、定期預金および短期投資の増減を除いた金額です。

*2 フリーキャッシュ・フロー＝営業キャッシュ・フロー＋投資キャッシュ・フロー（定期預金および短期投資の増減を除く）

*3 手元資金は、現金及び現金同等物と満期日または償還日までの期間が3カ月を超える定期預金および短期投資の合計額です。

株主還元の動向



^{*1} 支払配当金は効力発生日(支払日)をもとに表示しています。

継続的に高水準のキャッシュ創出と株主還元を目指す

過去10年間の主要財務データ

(百万円)

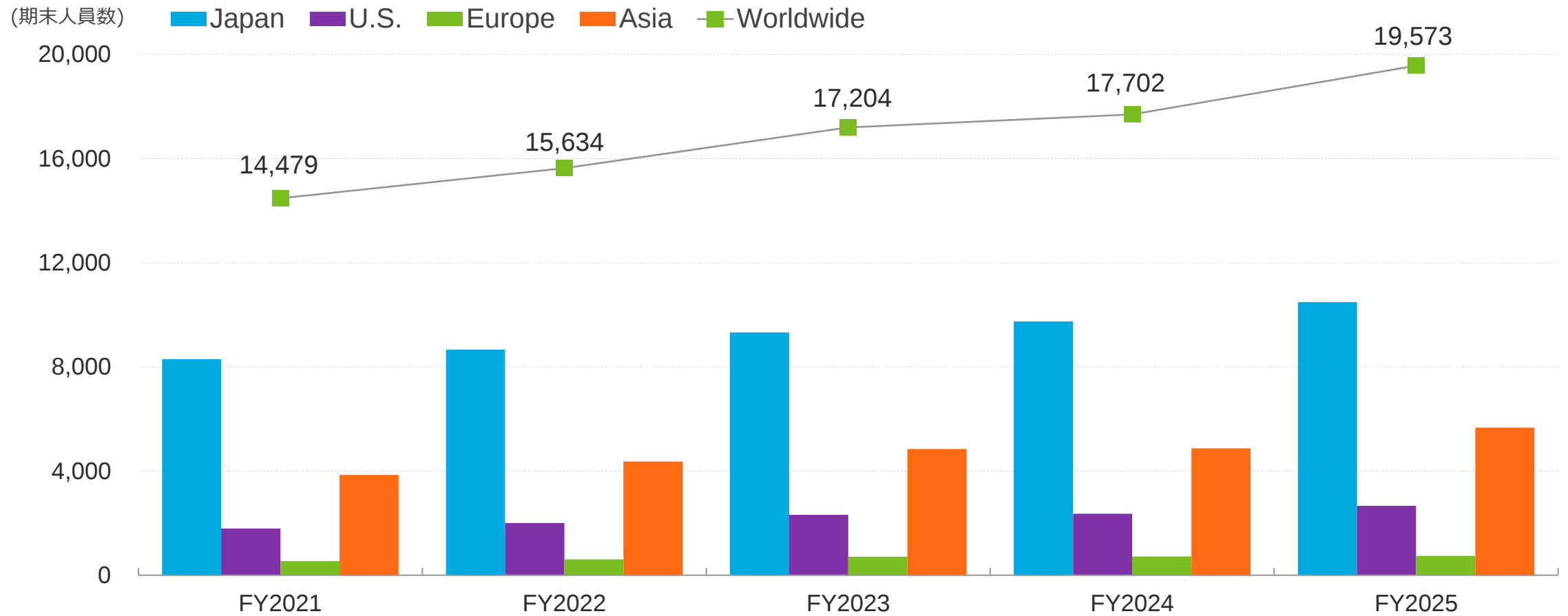
	2016年 3月期	2017年 3月期	2018年 3月期	2019年 3月期	2020年 3月期	2021年 3月期	2022年 3月期	2023年 3月期	2024年 3月期	2025年 3月期
売上高	663,949	799,719	1,130,728	1,278,240	1,127,286	1,399,102	2,003,805	2,209,025	1,830,527	2,431,568
売上総利益	267,209	322,291	475,032	526,183	451,941	564,945	911,822	984,408	830,269	1,146,287
売上総利益率	40.2%	40.3%	42.0%	41.2%	40.1%	40.4%	45.5%	44.6%	45.4%	47.1%
販売費及び一般管理費	150,420	166,594	193,860	215,612	214,649	244,259	312,551	366,684	374,006	448,967
営業利益	116,789	155,697	281,172	310,571	237,292	320,685	599,271	617,723	456,263	697,319
営業利益率	17.6%	19.5%	24.9%	24.3%	21.0%	22.9%	29.9%	28.0%	24.9%	28.7%
経常利益	119,399	157,549	280,737	321,662	244,979	322,103	601,724	625,185	463,185	707,727
税金等調整前当期純利益	106,467	149,116	275,242	321,508	244,626	317,038	596,698	624,856	473,439	706,114
親会社株主に帰属する当期純利益	77,892	115,208	204,371	248,228	185,206	242,941	437,076	471,584	363,963	544,133
研究開発費	76,287	83,800	97,103	113,980	120,268	136,648	158,256	191,196	202,873	250,017
設備投資額	13,341	20,697	45,603	49,754	54,666	53,868	57,288	74,432	121,841	162,171
減価償却費	19,257	17,872	20,619	24,323	29,107	33,843	36,727	42,927	52,339	62,148
有利子負債	-	-	-	-	-	-	-	-	-	-
自己資本	562,369	643,094	767,146	880,748	819,301	1,012,977	1,335,152	1,587,595	1,746,835	1,839,929
総資産	793,367	957,447	1,202,796	1,257,627	1,278,495	1,425,364	1,894,457	2,311,594	2,456,462	2,625,981
デット・エクイティ・レシオ	-	-	-	-	-	-	-	-	-	-
自己資本比率	70.9%	67.2%	63.8%	70.0%	64.1%	71.1%	70.5%	68.7%	71.1%	70.1%
ROE	13.0%	19.1%	29.0%	30.1%	21.8%	26.5%	37.2%	32.3%	21.8%	30.3%
営業キャッシュ・フロー	69,398	136,948	186,582	189,572	253,117	145,888	283,387	426,270	434,720	582,174
投資キャッシュ・フロー	-150,013	-28,893	-11,833	-84,033	15,951	-18,274	-55,632	-41,756	-125,148	-169,609
財務キャッシュ・フロー	-138,600	-39,380	-82,549	-129,761	-250,374	-114,525	-167,256	-256,534	-325,012	-388,836
1株当たり当期純利益	153.70	234.09	415.16	504.53	390.19	520.73	935.95	1,007.82	783.75	1,182.40
1株当たり配当金（円）	79.00	117.00	208.00	253.00	196.00	260.00	468.00	570.00	393.00	592.00
従業員数（人）	10,629	11,241	11,946	12,742	13,837	14,479	15,634	17,204	17,702	19,573

1. 2019年3月期より「『税効果会計に係る会計基準』の一部改正」（企業会計基準第28号 2018年2月16日）を適用しており、2018年3月期の「総資産」および「自己資本比率」は、当該会計基準を遡って適用した後の数値を記載しています。

2. 2022年3月期の期首より「収益認識に関する会計基準」（企業会計基準第29号）等を適用しています。

3. 2023年4月1日付で普通株式1株を3株に株式分割しております。1株当たり当期純利益、1株当たり配当金（円）は当該株式分割後の数値を記載しています。

従業員推移



*電子部品・情報通信機器事業をおこなっている東京エレクトロン デバイスは、2015年3月期より当社の連結子会社から持分法適用関連会社となりました

- 将来見通しについて

本資料に記述されている当社の事業計画、将来予測などは、当社が作成時点で入手可能な情報に基づいて判断したものであり、政治経済情勢、半導体市況、販売競争の激化、急速な技術革新への当社の対応力、安全・品質管理、知的財産権、感染症の影響など、さまざまな外部要因・内部要因の変化により、実際の業績、成果はこれら見通しと大きく異なる結果となる可能性があります。

- 数字の処理について

記載された金額は単位未満を切り捨て処理、比率は1円単位の金額で計算した結果を四捨五入処理しているため、内訳の計が合計と一致しない場合があります。

- 為替リスクについて

当社製品の輸出売上は、原則円建てでおこなわれます。一部に外貨建売上および費用計上もありますが、極端な為替レートの変動がない限りにおいては、利益への影響は軽微です。

- Gartnerのデータについて（6、11ページ）

本プレゼンテーションにおいてガートナーに帰属するすべての記述は、ガートナーの顧客向けに発行された配信購読サービスの一部として発行されたデータ、リサーチ・オピニオン、または見解に関する東京エレクトロンによる解釈であり、ガートナーによる本プレゼンテーションのレビューは行われておりません。ガートナーの発行物は、その発行時点における見解であり、本プレゼンテーション発行時点のものではありません。ガートナーの発行物で述べられた意見は、事実を表現したものではなく、事前の予告なしに変更されることがあります。

本資料の取扱上の注意

当社の書面による承諾なしに複写、または第三者への開示はできません。

東京エレクトロン

TEL および“TEL”は、東京エレクトロン株式会社の商標です。



TOKYO ELECTRON