

Investors' Guide

2026年8月6日

東京エレクトロン株式会社
IR室



内容

1.	<u>会社概要</u>	4
2.	<u>半導体および半導体製造装置市場の見通し</u>	18
3.	<u>企業理念体系と中期経営計画</u>	27
4.	<u>事業環境と業績予想</u>	35
5.	<u>サステナビリティ</u>	48
6.	<u>多様化する半導体技術、～技術ロードマップ～</u>	60
7.	<u>新規装置事業の取り組み</u>	66
7-1	前工程 パターニング	70
7-2	前工程 ユニットプロセス	78
7-2-1	エッチング装置	79
7-2-2	成膜装置	88
7-2-3	洗浄装置	95
7-3	後工程事業戦略	102
8.	<u>MAGIC市場とフィールドソリューションの取り組み</u>	118
9.	<u>デジタルトランスフォーメーション（DX）の取り組み</u>	125
10.	<u>調達・生産戦略</u>	130
	Appendix： <u>データセクション</u>	137

更新内容

スライド名	更新内容
TELの強み	最新データを反映
世界主要拠点 グローバル開発拠点	2026年7月1日時点の情報に更新
電子機器関連産業 市場構造 半導体市場の展望	外部データソースの最新データを反映
事業環境と業績予想	FY2027Q1決算説明会資料に差し替え
コーポレート・ガバナンス体制（監査役会設置会社）	最新データを反映
Logic技術ロードマップ(Generic) DRAM技術ロードマップ(Generic) NAND 技術ロードマップ(Generic) ロジック技術のロードマップとEUVリソグラフィ技術の推移	最新データを反映
成膜装置 後工程 事業戦略	最新データを反映
Appendix：データセクション	FY2027Q1決算説明会資料に差し替え

1. 会社概要

会社概要

設立

1963年 (昭和38年) 11月11日

主要事業

半導体製造装置事業

資本金

549億 6,119万円

売上/利益

売上高 2兆4,435億円／営業利益 6,249億円／営業利益率 25.6% (2026年3月期)

従業員数

2,436人 (単独) 20,812人 (連結)

(2026年4月1日現在)

拠点数

国内 6社・30拠点
海外 20社・17の国と地域・72拠点
合計 26社・18の国と地域・102拠点 (連結)

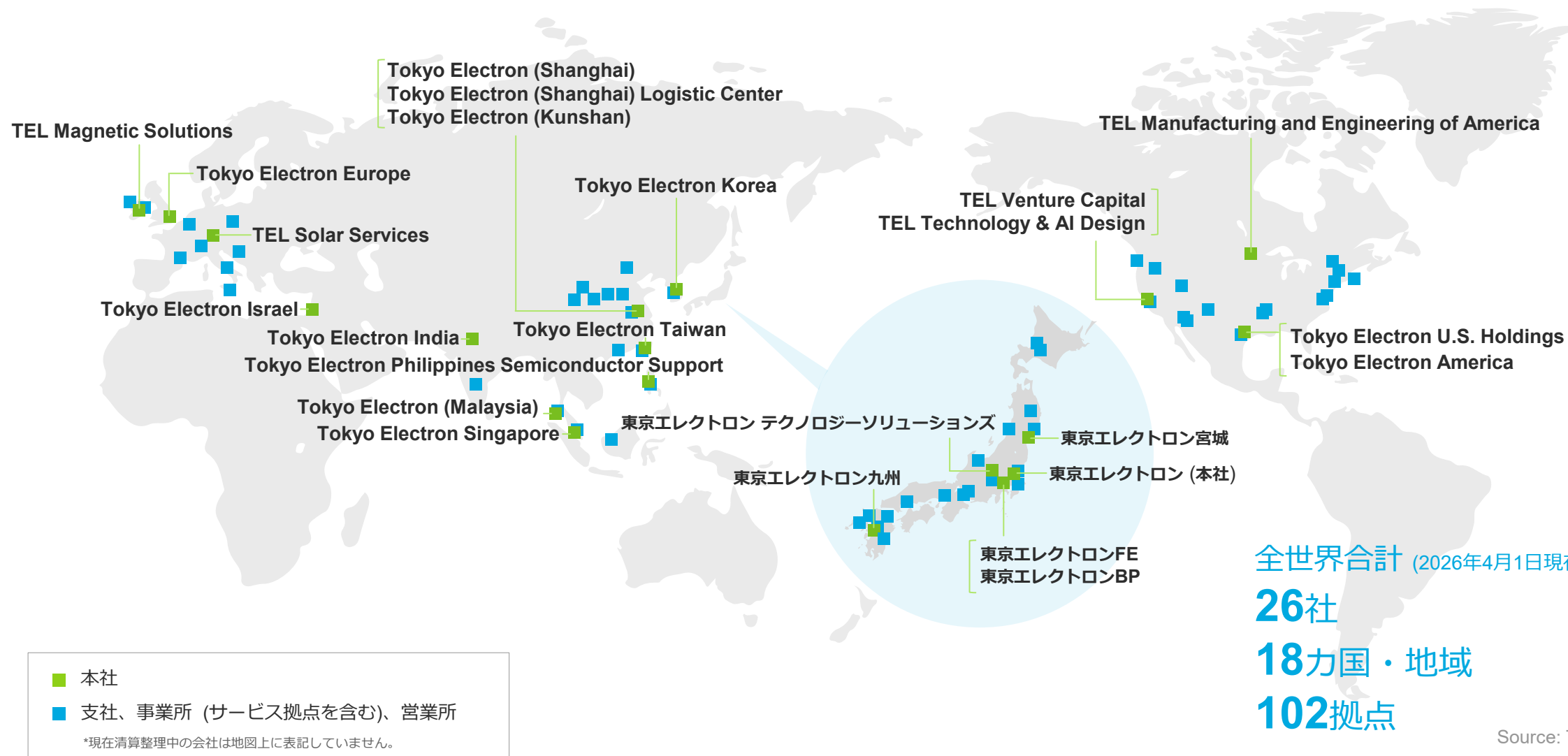
(2026年4月1日現在)



Source: TEL

世界主要拠点

(2026年7月1日現在)



電子機器関連産業 市場構造

CY2025 世界市場

電子機器

US\$ 2,911B

半導体

US\$ 809B

TELの参入市場

半導体前工程製造装置

US\$ 124B

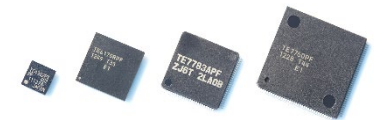
チャートはガートナーリサーチに基づき、東京エレクトロンが作成

出所： Gartner®, "Forecast: Semiconductor Capital Spending, Wafer Fab Equipment and Capacity, Worldwide, 2Q26", Bob Johnson et al., 8 July 2026

電子機器 = Electronic Equipment Production/半導体 = Semiconductor Revenue/ 半導体前工程製造装置 = Total Wafer Fab Equipment. Revenue basis.

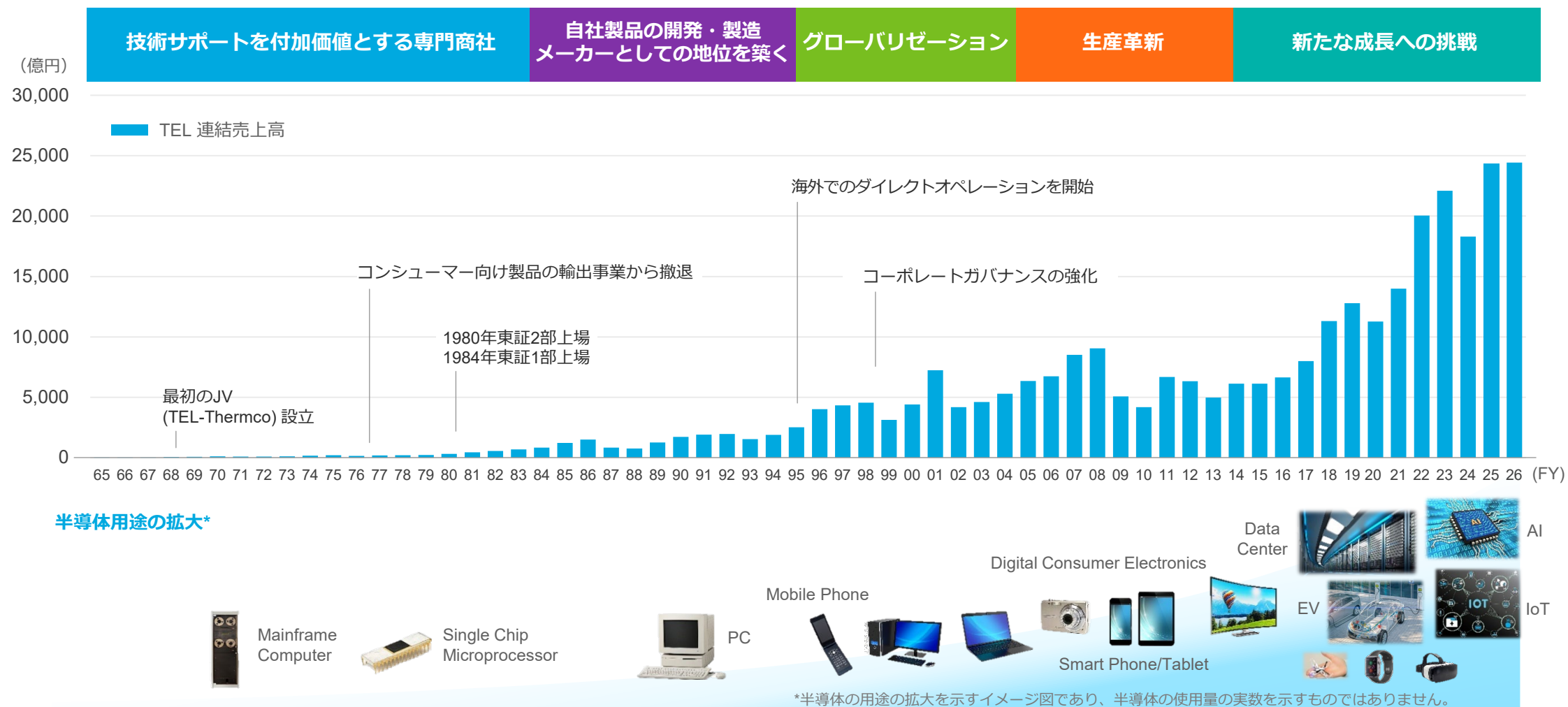
GARTNERは、Gartner Inc.または関連会社の米国およびその他の国における登録商標およびサービスマークであり、同社の許可に基づいて使用しています。All rights reserved.

本書に記載するGartnerのコンテンツ(以下「Gartnerコンテンツ」)は、Gartnerシンジケート・サブスクリプション・サービスの一部としてGartner, Inc.(以下「Gartner」)が発行したリサーチ・オピニオンまたは見解を表すものであり、事実を述べているものではありません。Gartnerコンテンツの内容はいずれも、そのコンテンツが発行された当時の内容であり、本書が発行された日の内容ではありません。また、Gartnerコンテンツに記載されている見解は予告なく変更されることがあります。



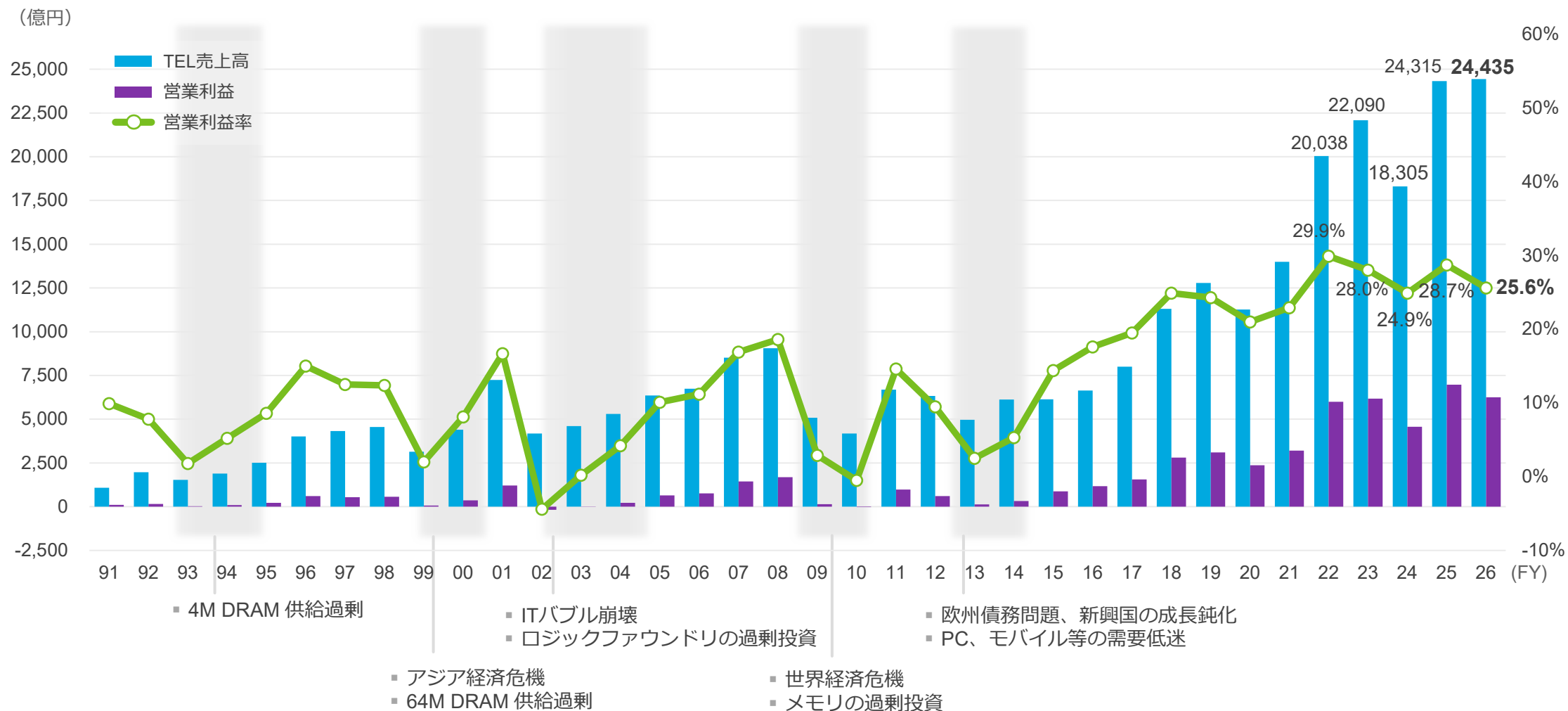
Source: Licensed Image

TELの成長の軌跡



Source: Licensed Image

売上高と営業利益の推移



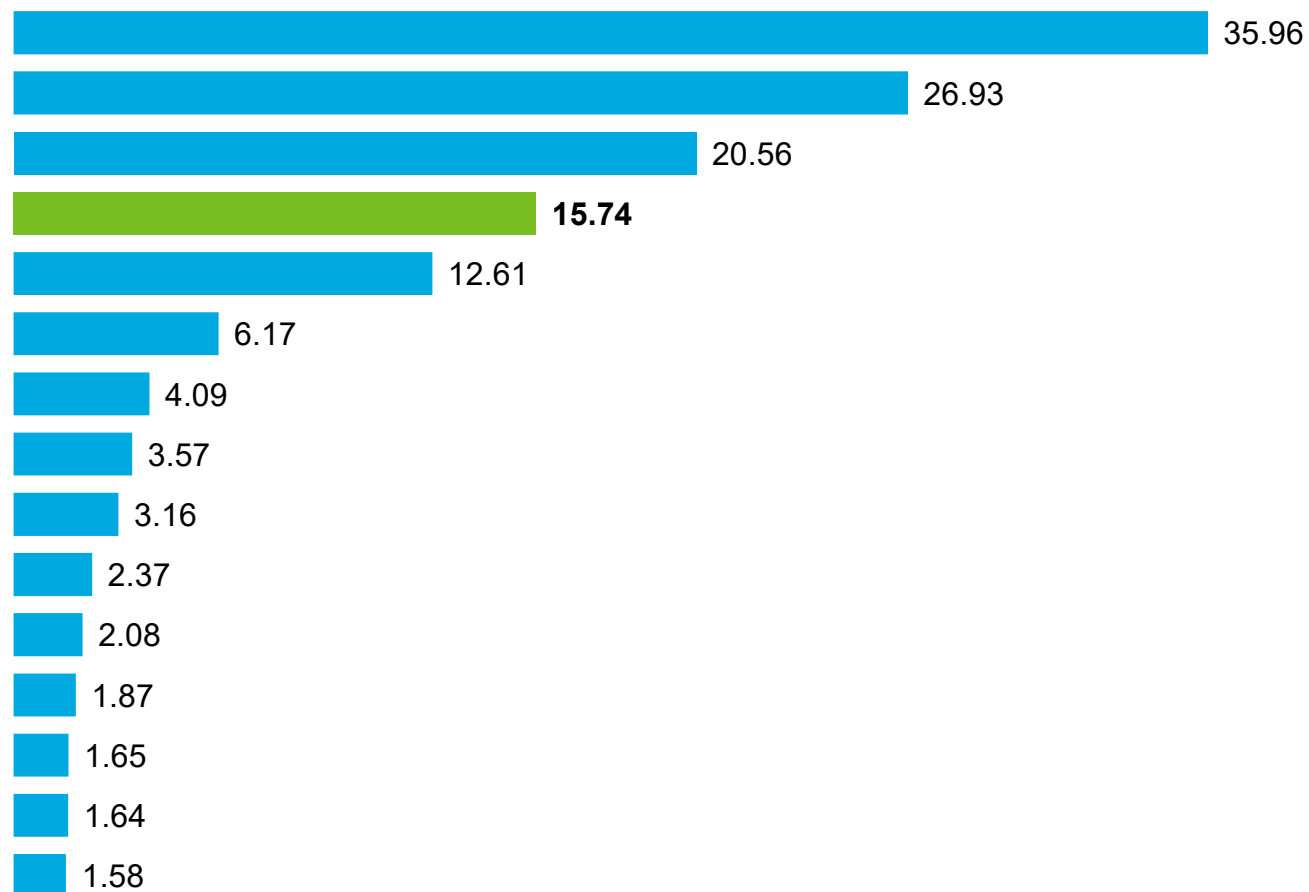
CY2025 半導体製造装置メーカー トップ15

CY2025 売上

(Billions of US\$)

- | | |
|---|---------------------|
|  | 1 ASML |
|  | 2 Applied Materials |
|  | 3 Lam Research |
|  | 4 東京エレクトロン |
|  | 5 KLA |
|  | 6 アドバンテスト |
|  | 7 NAURA |
|  | 8 ASM International |
|  | 9 SCREEN |
|  | 10 Teradyne |
|  | 11 ディスコ |
|  | 12 日立ハイテク |
|  | 13 AMEC |
|  | 14 SEMES |
|  | 15 KOKUSAI ELECTRIC |

Source: Licensed Image

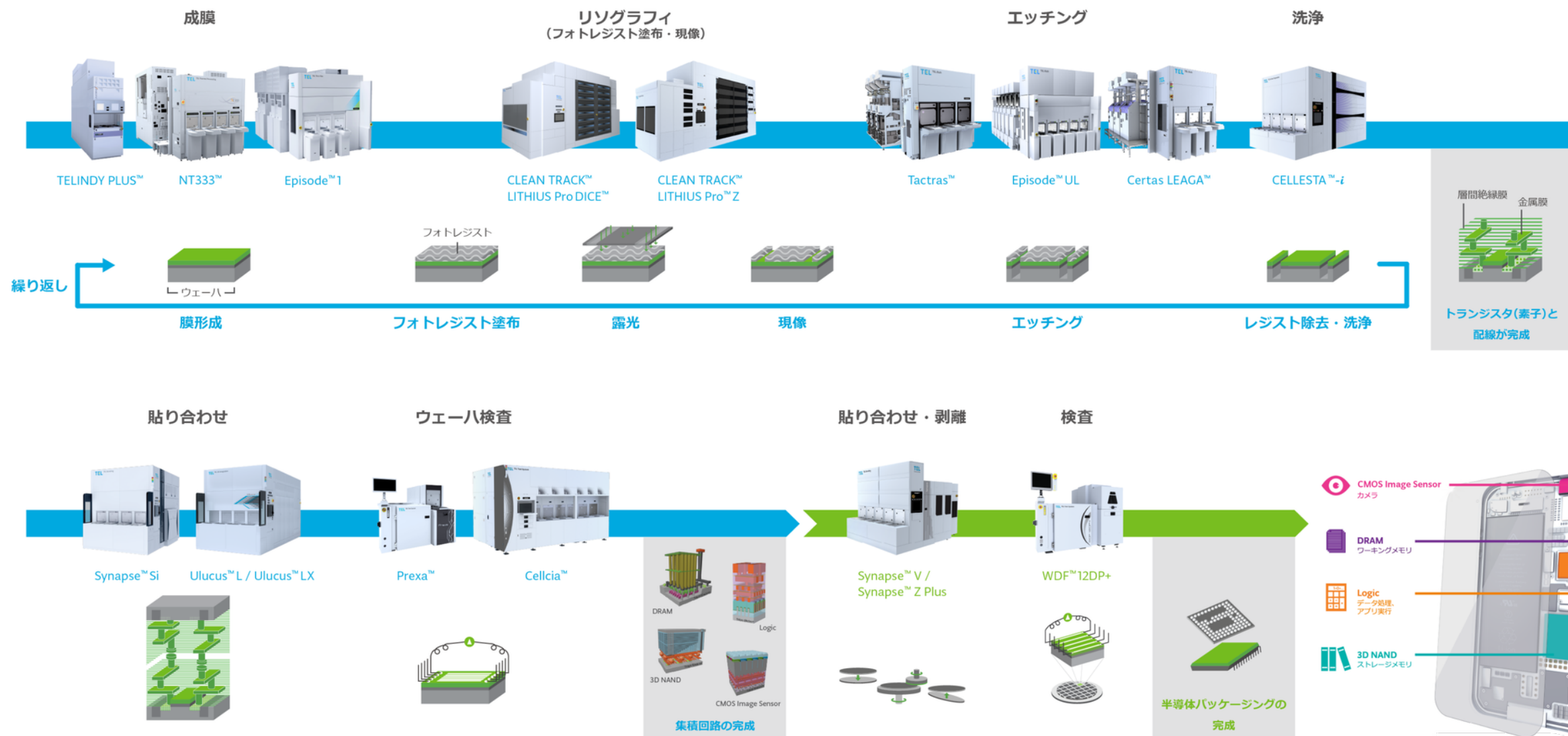


Source : TechInsights Inc., May 2026

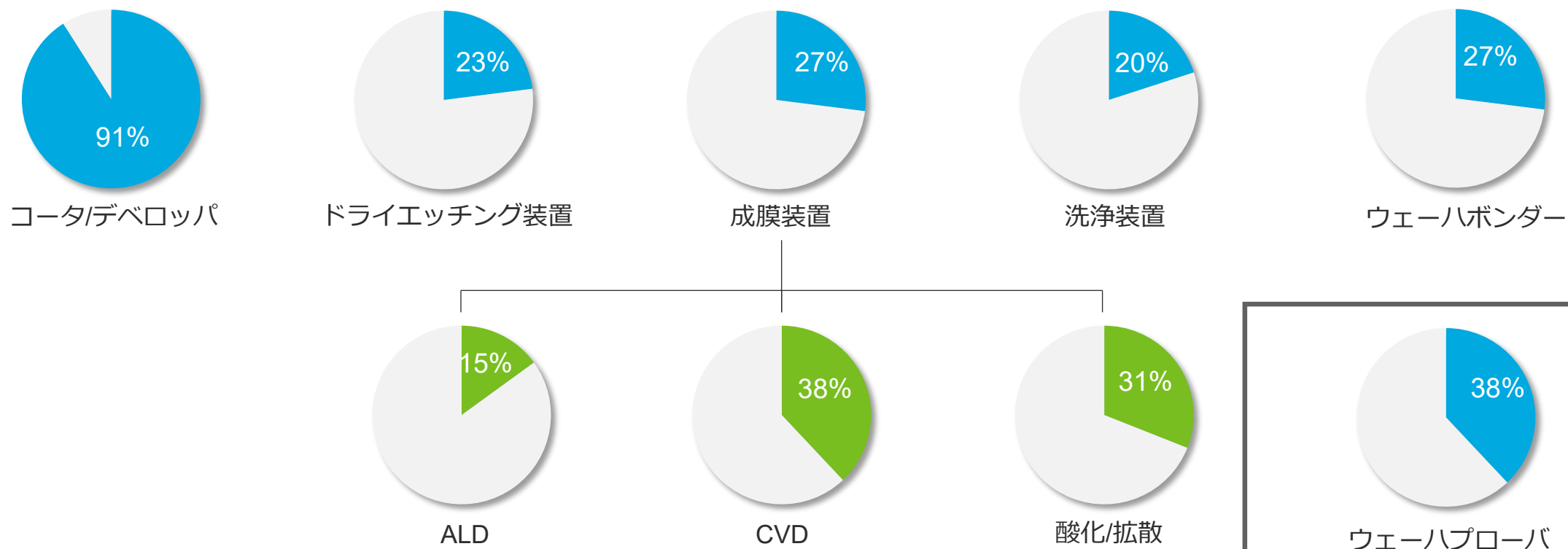
半導体製造プロセス

Source: TEL TELCBC-SMP-001

■ ウェーハ処理プロセス(前工程) ■ 検査・組み立てプロセス(後工程)



主要プロダクト 世界市場シェア (CY2025)



出所

Gartner®, Market Share: Semiconductor Wafer Fab Equipment, Worldwide, 2025, Bob Johnson and Menglin Cao, 2 April 2026, Revenue from Shipments basis.

チャートはガートナーリサーチに基づき、東京エレクトロンが作成。ここに記載のある数値は、東京エレクトロンにより算出されたものです。

コータ/デベロッパ: Photoresist Processing (Track), ドライエッチング装置: Dry Etch, 成膜装置: Tube CVD + Atomic Layer Deposition Tools + Oxidation/ Diffusion Furnaces + Nontube LPCVD, ALD: Atomic Layer Deposition Tools, CVD: Tube CVD + Nontube LPCVD, 酸化/拡散: Oxidation/Diffusion Furnaces, 洗浄装置: Single Wafer Processors + Wet Stations + Batch Spray Processors + Scrubbers + Other Clean Equipment ウェーハボンダー: Wafer Bonder GARTNERは、Gartner Inc.または関連会社の米国およびその他の国における登録商標およびサービスマークであり、同社の許可に基づいて使用しています。All rights reserved. Gartnerは、Gartnerリサーチの発行物に掲載された特定のベンダー、製品またはサービスを推奨するものではありません。また、最高のレーティング又はその他の評価を得たベンダーのみを選択するようにテクノロジーユーザーに助言するものではありません。Gartnerリサーチの発行物は、Gartnerリサーチの見解を表したものであり、事実を表現したものではありません。Gartnerは、明示または黙示を問わず、本リサーチの商品性や特定目的への適合性を含め、一切の責任を負うものではありません。本書に記載するGartnerのコンテンツ(以下「Gartnerコンテンツ」)は、Gartnerシンジケート・サブスクリプション・サービスの一部としてGartner, Inc.(以下「Gartner」)が発行したリサーチ・オピニオンまたは見解を表すものであり、事実を述べているものではありません。Gartnerコンテンツの内容はいずれも、そのコンテンツが発行された当時の内容であり、本書が発行された日の内容ではありません。また、Gartnerコンテンツに記載されている見解は予告なく変更されることがあります。

出所

半導体製造装置(ウェーハプローバ): Auto Probers,:

TechnInsights Inc., April 2026

図はTechnInsights Inc.に基づき、東京エレクトロンが作成。

TELの強み

4つのキープロセス
に先端装置をもつ



世界シェア
上位

主要製品と世界シェア*



*当社推定

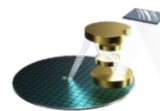
100%

EUV露光用
塗布/現像装置シェア

*当社推定



塗布/現像



EUV露光

No.1

世界装置出荷台数

年間装置出荷台数

約4,000～6,000台*

世界装置出荷台数 業界最大の

100,000台～*



* 2026年3月末

Source: Licensed Image

グローバル開発拠点

(2026年7月1日現在)



Source: TEL

開発体制のさらなる強化

山梨開発棟

成膜、ガスケミカルエッチ、コーポレート開発
(2023年7月 竣工)



宮城開発棟

エッチング装置
(2025年4月 竣工)



熊本開発棟

コータ/デベロッパ、洗浄装置、ボンディング装置
(2025年10月 竣工)



宮城技術革新センター

エッチング装置
(2021年9月 竣工)



TEL デジタル デザイン スクエア

DX、ソフトウェア開発
(2020年11月 開設)



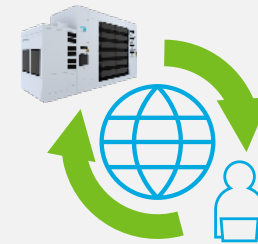
Source: TEL

Best Products、Best Serviceの継続的追求のために

Front-loading



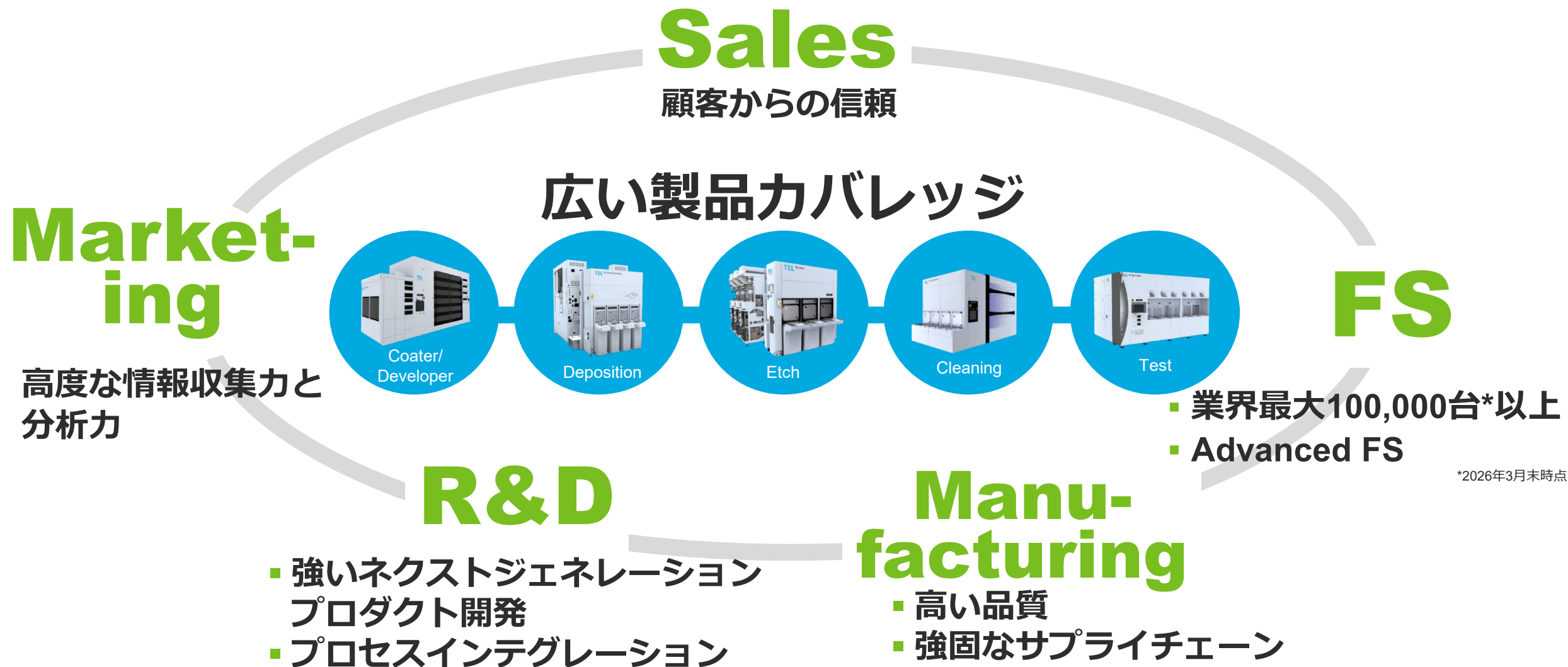
Advanced field solutions



- 顧客との複数世代にわたる技術ロードマップ共有
 - Early engagementの推進
 - 量産初期より顧客製品デバイスの歩留まりと装置稼働率の最大化を実現、また環境負荷も低減
 - 仕事の効率化と1人当たりの生産性向上を推進し、人材・開発への投資をさらに増加
- 業界最大の出荷済装置**100,000台**～*を生かしたビジネス展開
 - 遠隔保守 TELeMetrics™
 - Machine learningによる予知保全

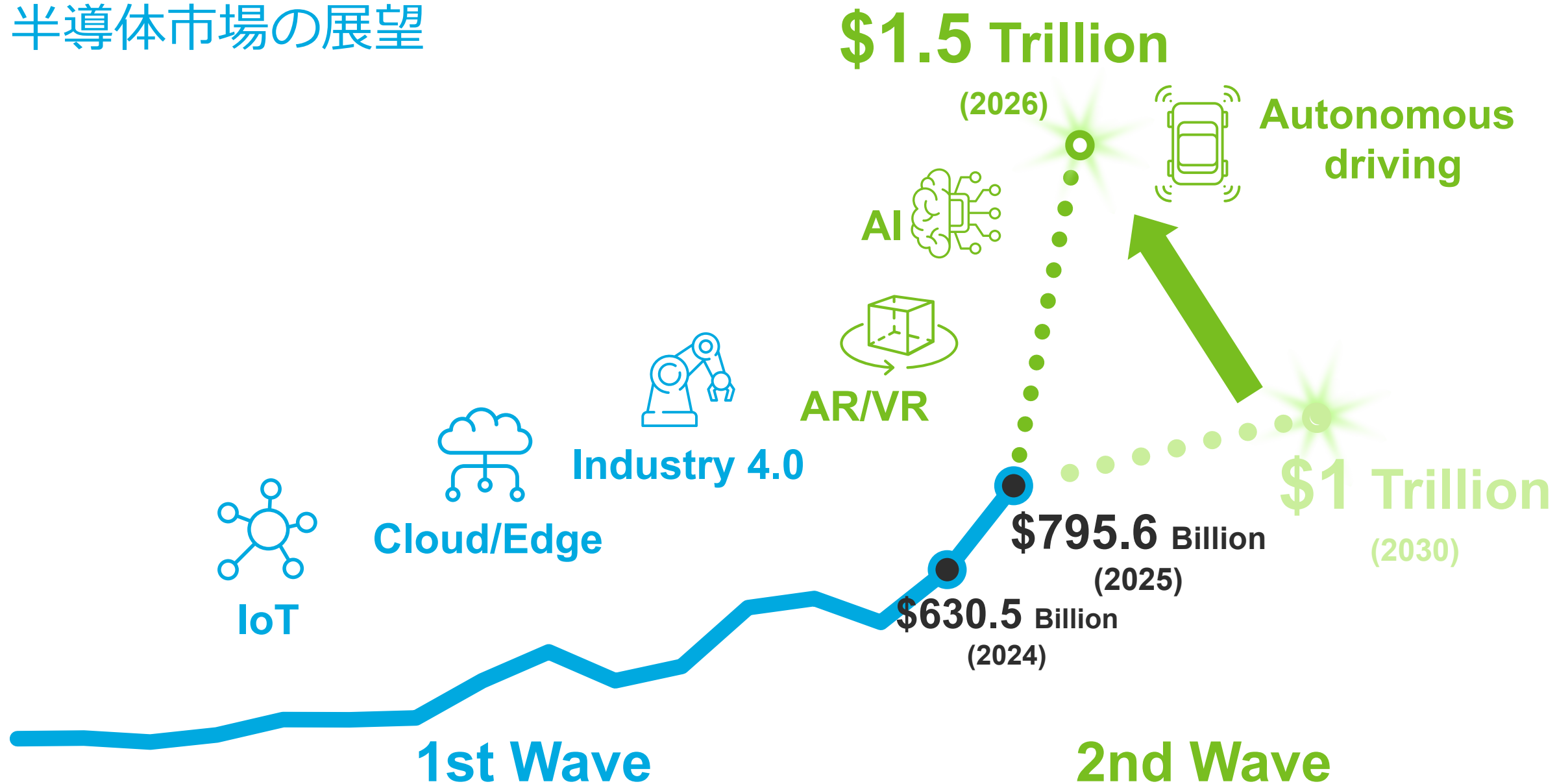
*2026年3月末時点

TELの総合力を最大限に生かす

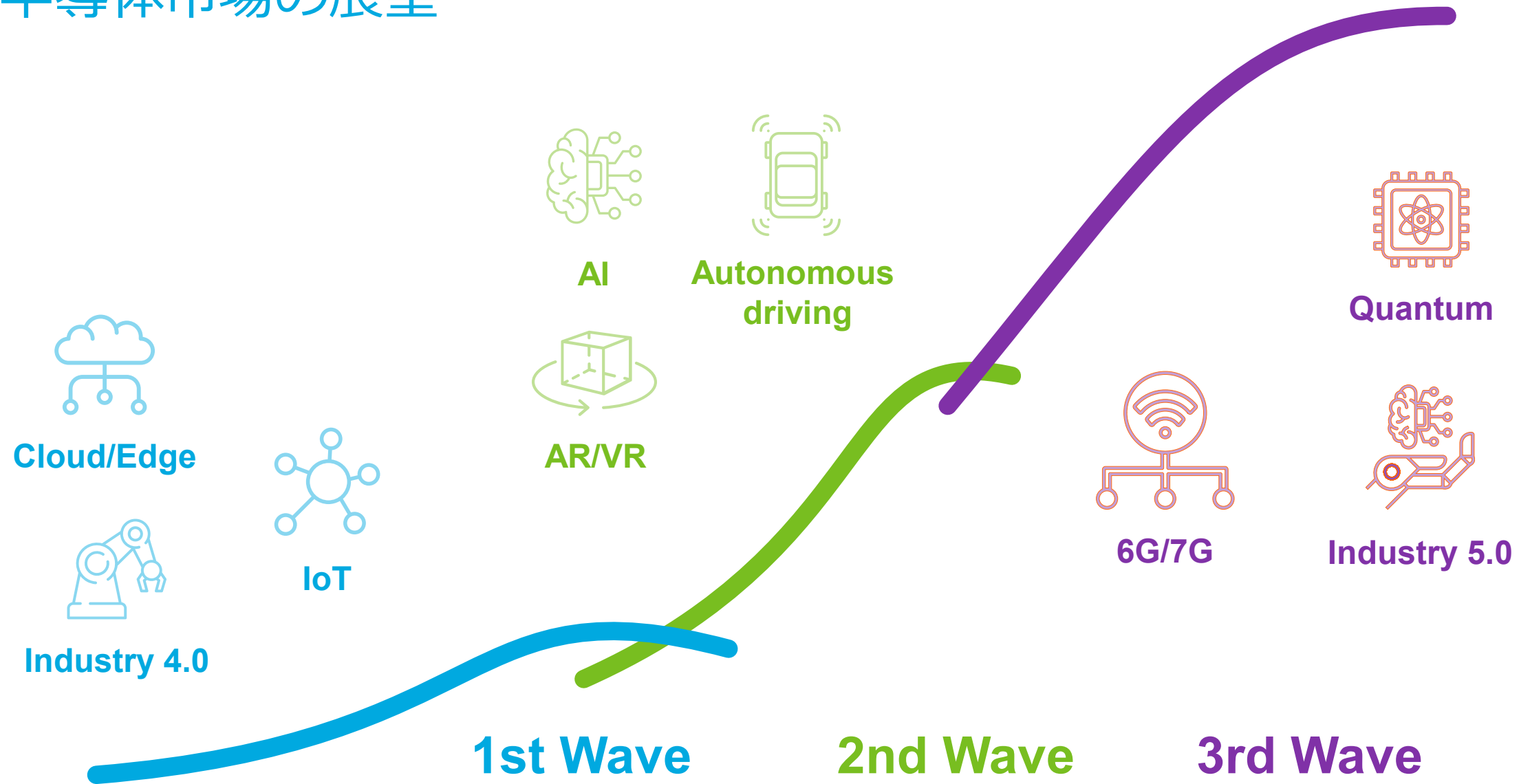


2. 半導体および半導体製造装置市場の見通し

半導体市場の展望

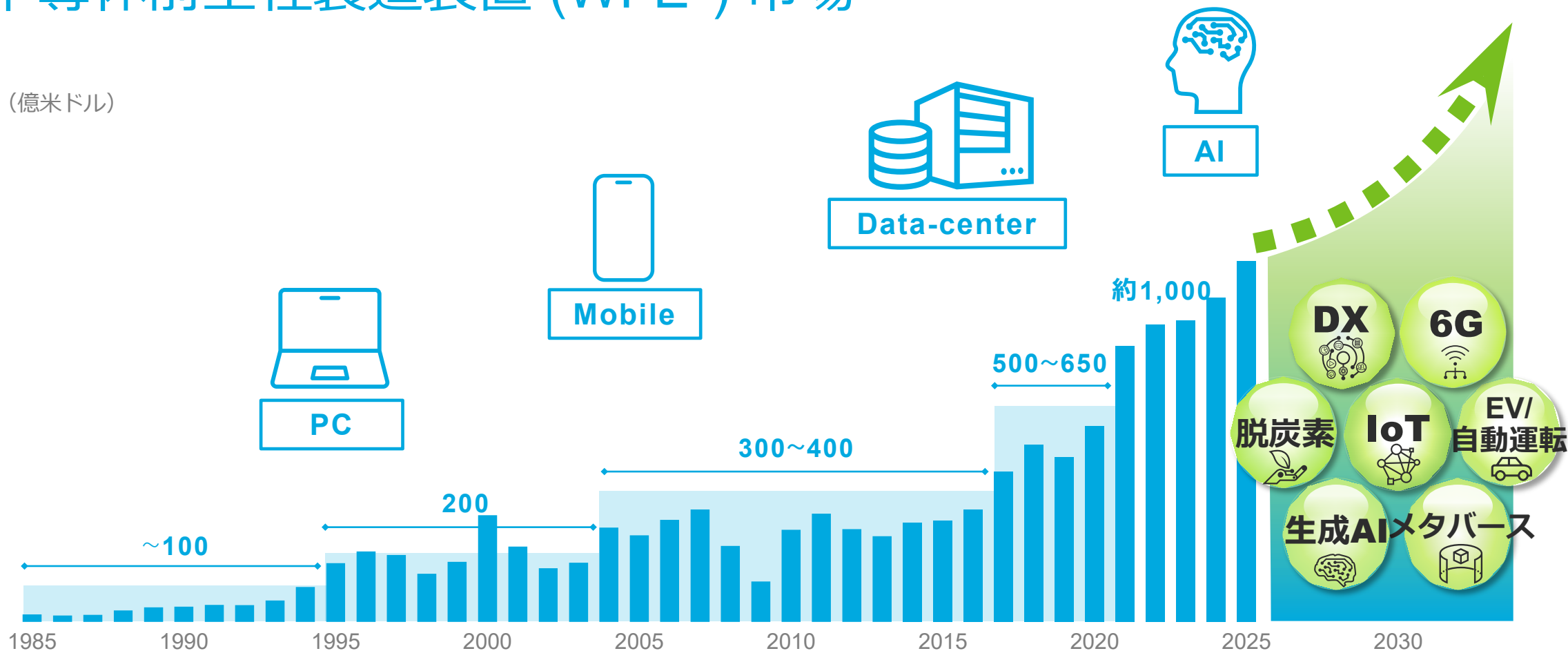


半導体市場の展望



半導体前工程製造装置 (WFE*) 市場

(億米ドル)



* WFE (Wafer Fab Equipment) : 半導体前工程製造装置。半導体製造工程には、ウェーハ状態で回路形成・検査をする前工程と、そのウェーハをチップごとに切断し、組み立て・検査をする後工程がある。半導体前工程製造装置は、この前工程で使用する製造装置。また半導体前工程製造装置は、ウェーハレベルパッケージング用の装置を含む

Source : TechInsights Inc. (1985~2025)

デジタル化の一層の進展とさらなる半導体の進化で 製造装置市場は一段と成長

Green Future Through Semiconductor Evolution

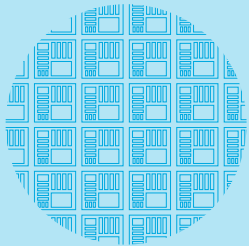
Digital & Green

Higher
Speed

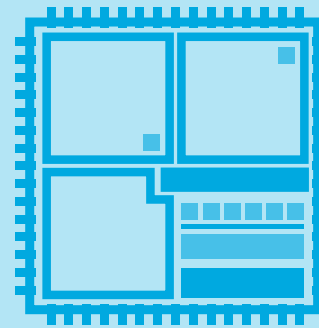
Larger
Capacity

Superior
Reliability

Lower Power
Consumption



Physical Scaling



Heterogeneous
Integration

Physical Scaling x Heterogeneous Integration

Frontend

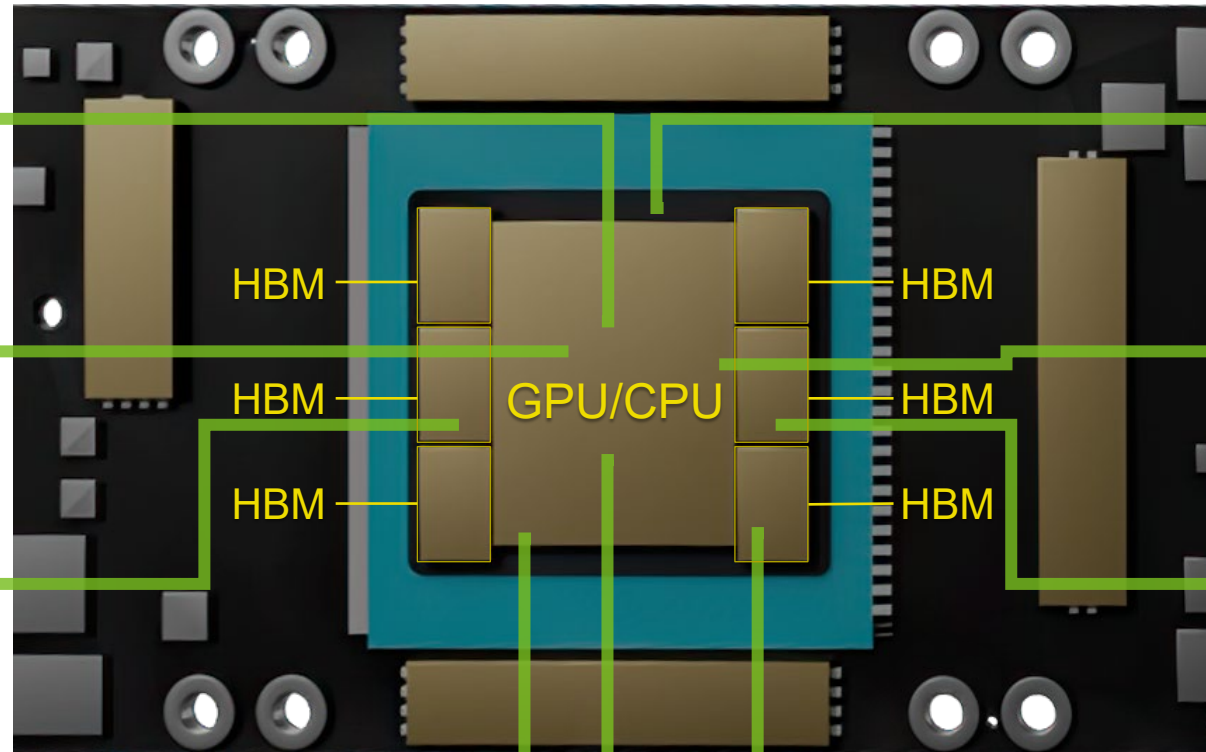
Logic
GAA * / CFET

Logic
Backside PDN *

DRAM
4F² VCT * / 3D DRAM

Super Flat Wafer

AI半導体



Source: TEL

* GAA : Gate All Around
* Backside PDN : Backside Power Delivery Network
* VCT : Vertical Channel Transistor

Advanced
Packaging

Heat Spreader

3DIC
Chiplet Integration

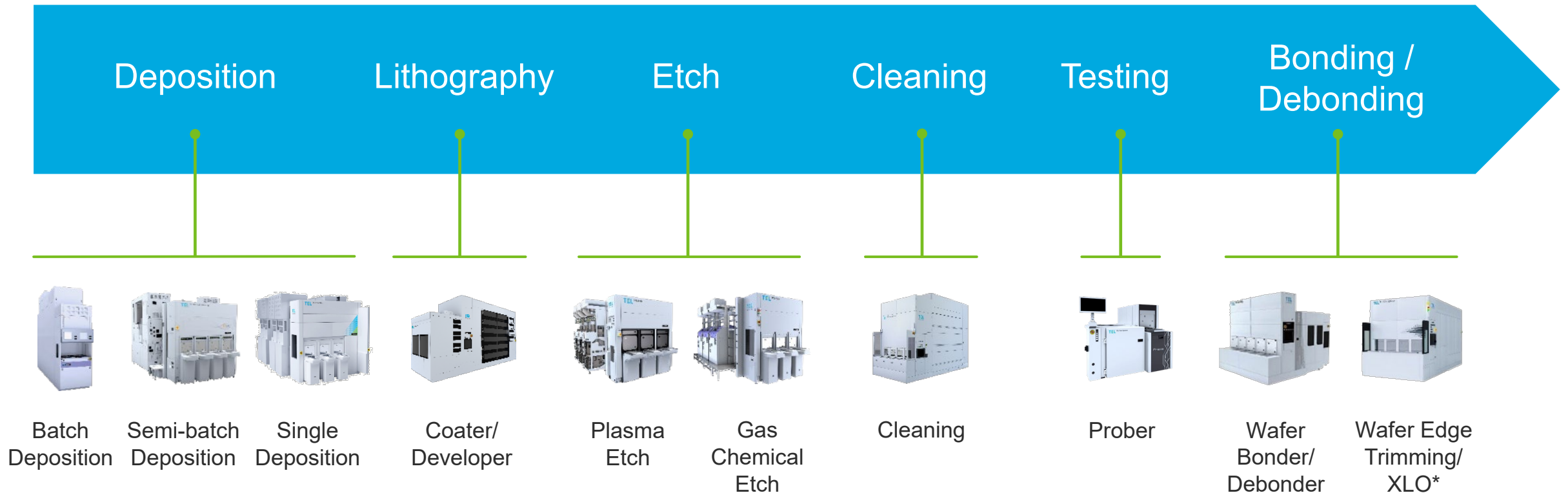
Stack Memory
HBM, etc.

Known Good Die

拡大する事業機会：豊富な製品ラインアップ

Frontend

Advanced Packaging



*XLO: Extreme Laser Lift Off

拡大するTELの事業機会

微細化×異種デバイス集積

Etch

>5,000億円

- DRAM配線工程エッチング装置：
特に配線層数の多いHBM向け投資増加により事業機会が拡大。
2030年までに累計5,000億円以上の売上を見込む

**Bonder
Laser**

>5,000億円

- ボンダーをはじめとした3次元実装装置：
すべてのアプリケーションにおいて急拡大。
2030年までに累計5,000億円以上の売上を見込む

Prober

**CAGR
>15%**

- AI・HPC向けプローバ：
さらなるテスト時間や工程数増加に伴いCAGR15%以上の成長を見込む（CY2025～CY2030）

**Die Prober
PECVD**

**SAM
+10%**

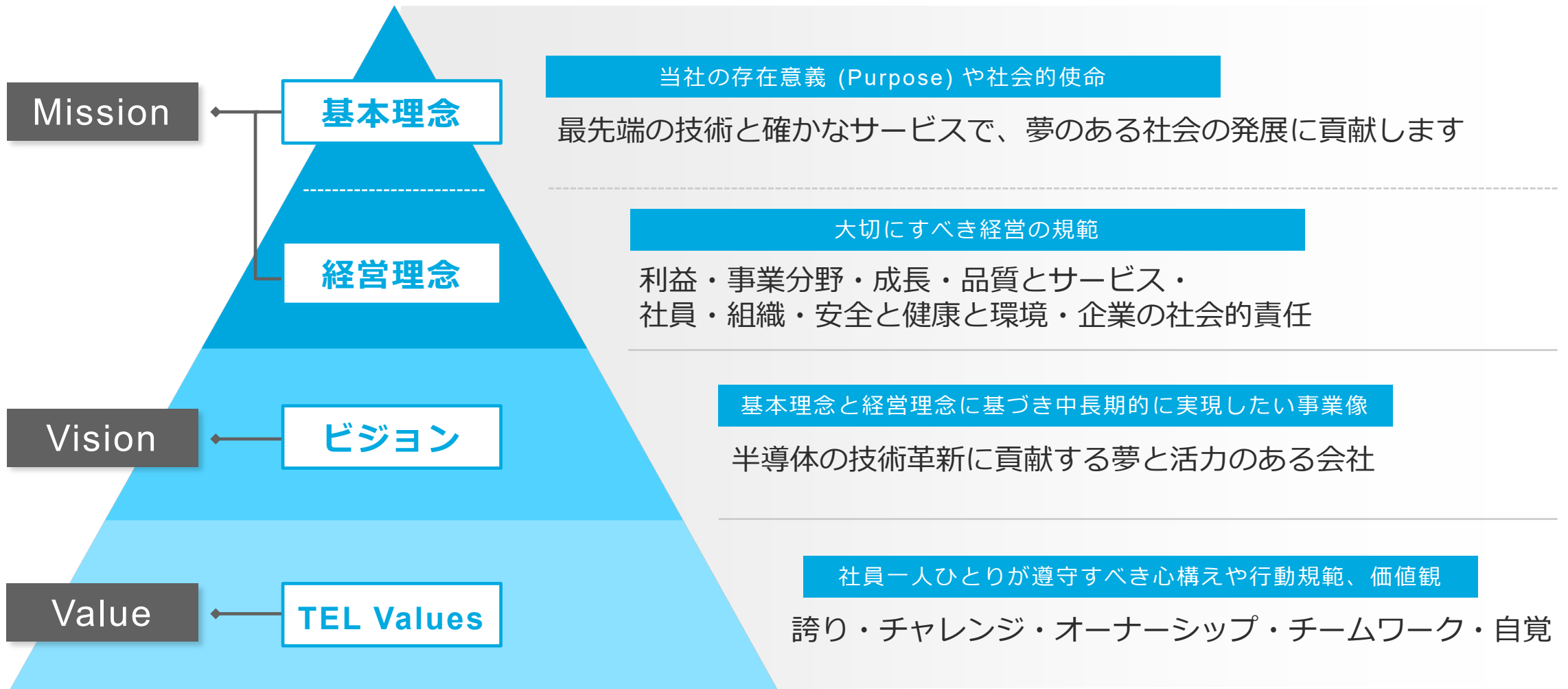
- ダイプローバ：
顧客との開発評価合意。プローバ市場の10～15%のSAM創出
- 埋め込み膜用 枚葉プラズマCVD：
PECVD市場の約10%。複数顧客にて評価進捗中

今後の成長を見据えた注力技術

Frontend		
Logic : GAA, BSPDN ▪ EUV Coater/Developer ▪ Gas Chemical Etch ▪ Conductor Etch ▪ PVD Metal Overburden ▪ CFET/Inner Spacer Plasma CVD for filling film ▪ Double-sided scrubber ▪ Backside/bevel cleaning ▪ Pattern Shaping ▪ Wafer Bonder ▪ Laser Tool	DRAM: 2D & 3D DRAM ▪ EUV Coater/Developer ▪ Capacitor Mold Etch ▪ Batch High-k Capacitor deposition ▪ PVD Metal Hardmask ▪ Supercritical Cleaning ▪ Backside/bevel Cleaning ▪ Wafer Bonder ▪ Laser Tool	NAND: Beyond 4xx ▪ Slit Etch ▪ Channel Hole Etch (Plug) ▪ Batch low-resistance metallization ▪ Batch Cleaning WL Separation ▪ Wafer Bonder ▪ Laser Tool
Advanced Packaging		
Logic Packaging ▪ Interposer, Polyimide & PR Coater/Developer ▪ TDV Etch ▪ Batch High-k Capacitor depo ▪ Wafer Bonder ▪ Laser Tool	HBM Packaging ▪ Polyimide & PR Coater/Developer ▪ Metal Etch for HBM ▪ Aerosol Cleaning ▪ Temporary Bonder/Debonder	Advanced Logic / Memory Test ▪ Prober

3. 企業理念体系と中期経営計画

企業理念体系



ビジョン

半導体の技術革新に貢献する夢と活力のある会社

東京エレクトロンは、世の中の持続的な発展を支える半導体の技術革新を追求します。

当社の専門性を生かし、付加価値の高い最先端の装置と技術サービスを継続的に創出することで、中長期的な利益の拡大と継続的な企業価値の向上を目指していきます。

そして、企業の成長は人、社員は価値創出の源泉と位置づけ、ステークホルダーとのエンゲージメントを通じて、このビジョンの実現に向けて活動してまいります。

Technology Enabling Life

Technology Enabling Lifeは
企業理念(基本理念、経営理念、ビジョン、TEL Values)を
表現したコーポレートメッセージです。

CSV

(Creating Shared Value : 共有価値の創造)

企業の専門性を活用して社会課題を解決する
ことで社会的価値と経済的価値を創出
それにより企業価値の向上と持続的な成長を
実現するという考え



TSV

TEL's Shared Value



- 世の中の持続的な発展を支える半導体の技術革新を追求
- 付加価値の高い最先端の装置と技術サービスを継続的に創出
- 中長期的な利益の拡大と継続的な企業価値の向上
- ステークホルダーとのエンゲージメント

ビジョンの実現 = TELにおける共有価値の創造

社会課題に対する当社のアプローチ

世の中の持続的な発展 / 価値観や幸せの多様化

ソリューション

オンライン化/メタバース



AI診断/予防/ロボット



Smart化



EV/自動運転/MaaS



テクノロジー

高速通信
(5G/6G)

Cloud/Edge
Computing

AI

IoT

AR/VR/MR

半導体

Logic

Memory

Power

Analog

Sensor

Display

TEL

半導体の技術革新の追求：大容量・高速・高信頼性・低消費電力

高精細・フレキシブル
・低消費電力

Source: Licensed Image

ビジョンと中期経営計画のつながり

FY2023

FY2027

FY2031 (CY2030)

■ 2030年に向けた目標

- ・ 世の中の持続的な発展を支える
① 半導体市場を技術革新により牽引 / ② 持続可能な地球環境に貢献
- ・ 中長期的な利益の拡大と継続的な企業価値の向上
- ・ ステークホルダーとのエンゲージメント

■ 中期経営計画 (FY2023~2027)

- ・ 財務目標の達成
(2030年を見据えた5年間の目標)

“ビジョンの実現”

半導体の技術革新に貢献する
夢と活力のある会社

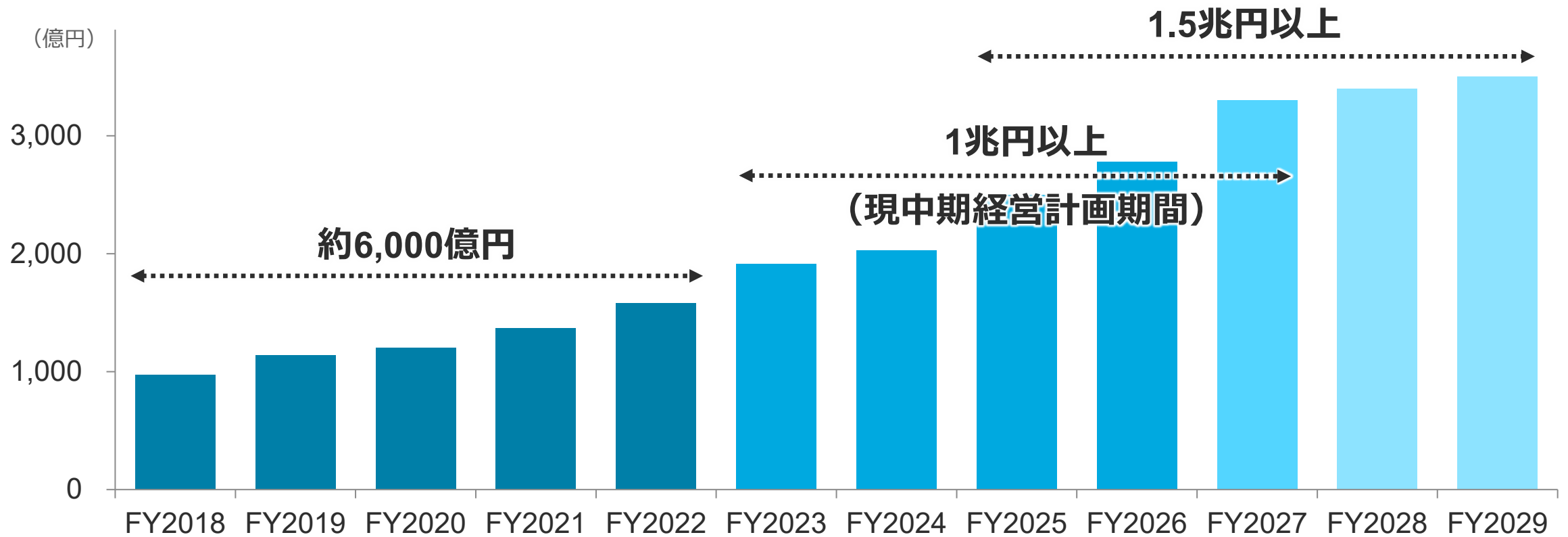


2030年でのビジョンの実現を視野に
FY2027までに中期経営計画の達成を目指す

中期経営計画 財務目標

財務目標（FY2023~FY2027）	
売上高	≥ 3兆円
営業利益率	≥ 35%
ROE	≥ 30%

積極的な研究開発投資

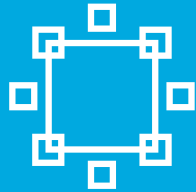


付加価値の高いnext-generation productsの創出へ
さらなる成長投資を実施

未来に向けた成長投資（FY2025～FY2029）

研究開発費

1.5兆円



設備投資

7,000億円



人材採用

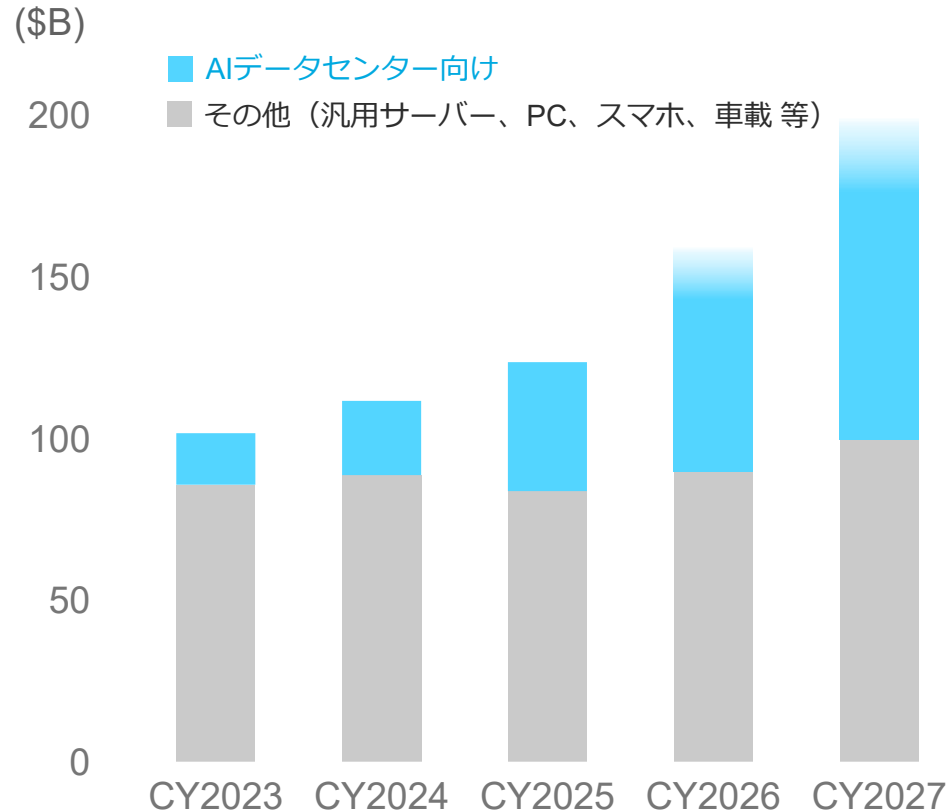
10,000人
毎年2,000人



4. 事業環境と業績予想

事業環境（2026年7月時点でのWFE市場の見方）

WFE市場の推移

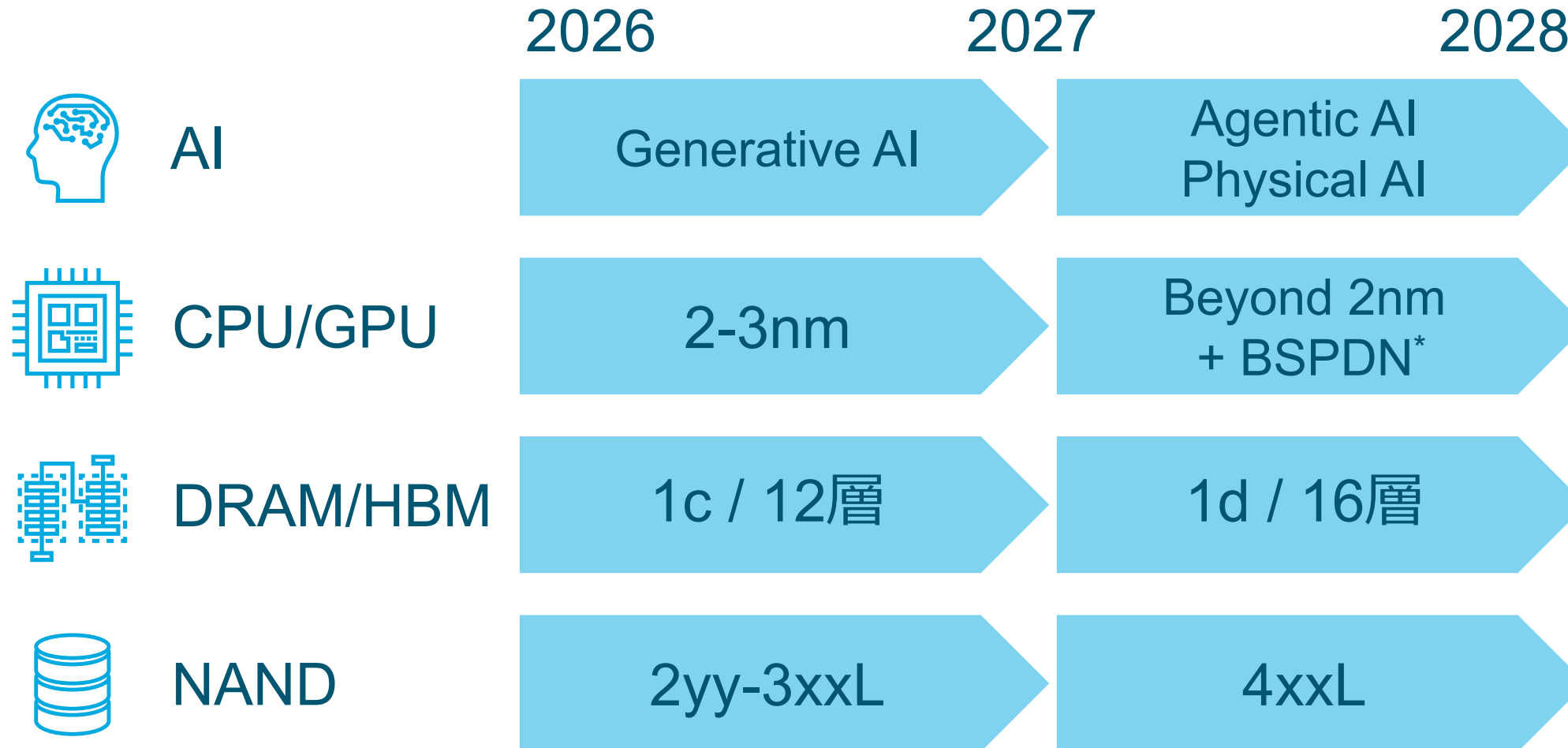


WFE市場の見通し

- CY2026：\$150B以上
- CY2027：\$190B以上
- GPU・HBMに加え、汎用メモリ・CPUの需要が拡大
- 先端デバイス向けの投資計画が加速

AIデータセンター向けが、WFE全体の50%に達する勢いで成長
先端領域に注力する当社の事業機会は一層拡大

AIの進化と半導体の技術トレンド



*BSPDN (Backside Power Delivery Network) : 電源供給配線をシリコンの裏面に配置する構造

AIの進化とともに、各デバイスで大きな技術革新が実現する

中期経営計画 財務目標達成に向けた進捗

財務目標（～2027年3月）		
売上高	≥ 3兆円	On Track
営業利益率	≥ 35%	In Progress
ROE	≥ 30%	On Track

営業利益率の目標達成はチャレンジングだが、
これまでの着実な進捗により、1兆円の営業利益が視野に

収益性改善に向けた取り組み

1. 付加価値の高い次世代装置の創出
2. 生産性向上に寄与するアップグレード
3. AIやロボティクスを利用したサービスの展開 + *Epsira*
4. スタートアップの効率化・短縮
5. 価格設定の適正化

稼ぐ力を究明・追求し、市場の変化に適切に対応する

2027年3月期の事業進捗と今後の事業機会

事業進捗

(FY2027売上成長ドライバー)

塗布現像	売上成長率 50%+ YoY	■ 新製品CLEAN TRACK™ LITHIUS Pro DICE™ 順調に展開中 ■ 先端ロジック・DRAMの複数工程でPOR*1
------	-----------------------------	---

エッチング	売上成長率 25%+ YoY	■ 先端ロジック/メモリの投資加速で通期売上1兆円が視野に ■ DRAM向けHARCエッチングで新モデルでの評価が順調に進捗
-------	-----------------------------	---

Advanced Packaging	売上成長率 70%+ YoY	■ 特にプローバは、ハイエンドロジックで圧倒的なポジション。通期1,000億円を大きく超える見通し。新モデルの評価も順調
--------------------	-----------------------------	---

今後の事業機会

(ハイライト)

POR→ 量産展開へ	■ 極低温エッチング ■ 新低抵抗メタル成膜 ■ ハイブリッドボンディング
---------------	---

累積売上 ～2030年	■ DRAM配線工程エッチング装置 : 1兆円 ■ ボンディング関連装置 : 5,000億円
----------------	---

新規参入 SAM拡大	■ 埋め込み膜用 枚葉プラズマCVD : PECVD市場の約10% ■ デバイスプローバ : プローバ市場の 約10～15% Prexa™ SDP*2をリリース
---------------	---

*1 POR (Process of Record) : 顧客の半導体製造プロセスにおける装置採用の認定

*2 SDP : Singulated Device Prober

2027年3月期上期 業績予想

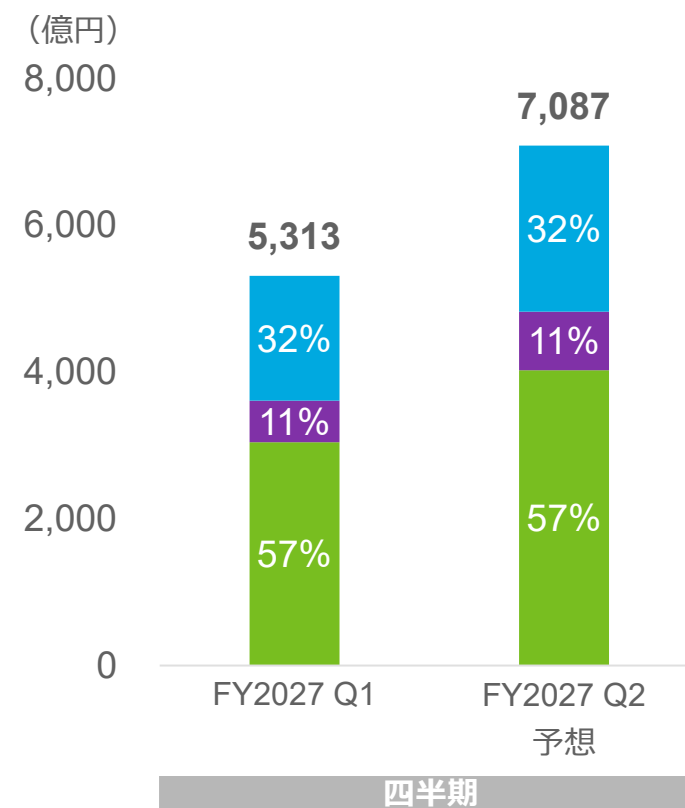
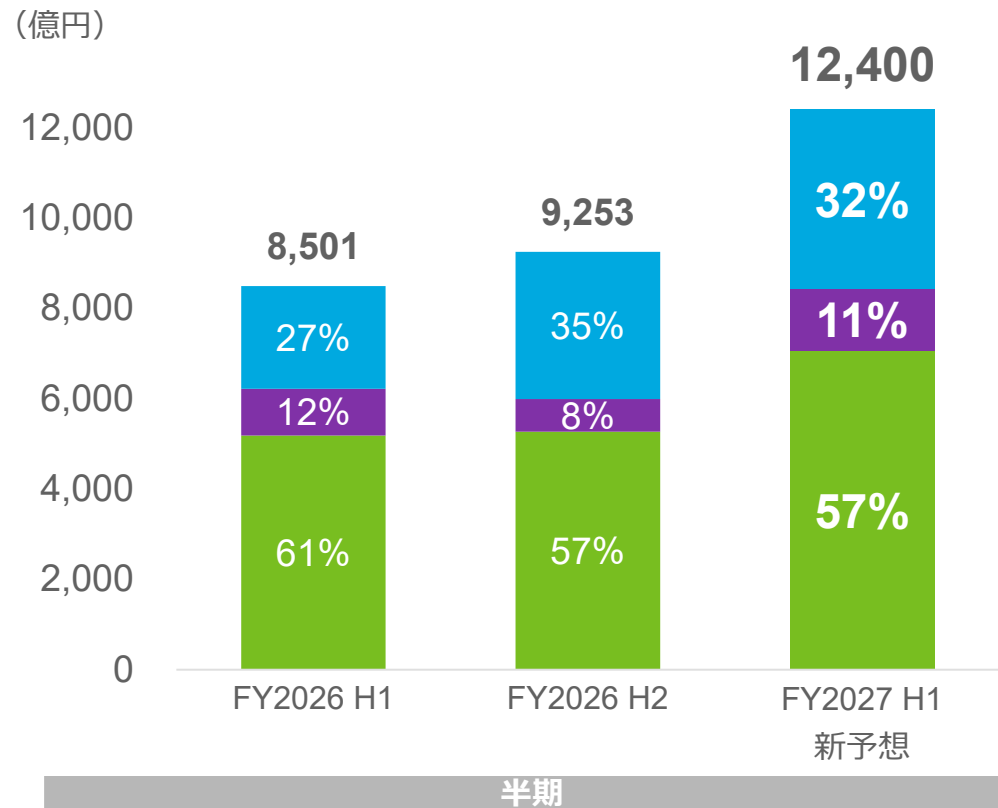
	FY2026 (実績)			FY2027 (新予想)	(億円)
	H1	H2	通期	H1	FY2027 4/30時点 (予想)
売上高	11,796	12,638	24,435	16,200	15,700
売上総利益 売上総利益率	5,388 45.7%	5,690 45.0%	11,078 45.3%	7,480 46.2%	7,150 45.5%
販管費	2,357	2,472	4,829	2,900	2,840
研究開発費	1,348	1,430	2,778	1,600	1,600
研究開発費以外の販管費	1,008	1,041	2,050	1,300	1,240
営業利益 営業利益率	3,031 25.7%	3,217 25.5%	6,249 25.6%	4,580 28.3%	4,310 27.5%
税金等調整前 当期純利益	3,129	4,351	7,481	4,640	4,370
親会社株主に帰属する 当期純利益	2,416	3,328	5,744	3,490	3,280
1株当たり当期純利益（円）	527.31		1,254.57	767.51	721.12

- FY2027 上期：
活況な先端投資を背景に、
売上高を1兆6,200億円へ上方修正
- FY2027下期：
需要拡大の勢いは一段と加速。
上期を大きく上回る成長を想定
 - － 中東情勢の影響、サプライチェーンの動向は要注視

2027年3月期上期 SPE新規装置売上予想

アプリケーション別売上構成比

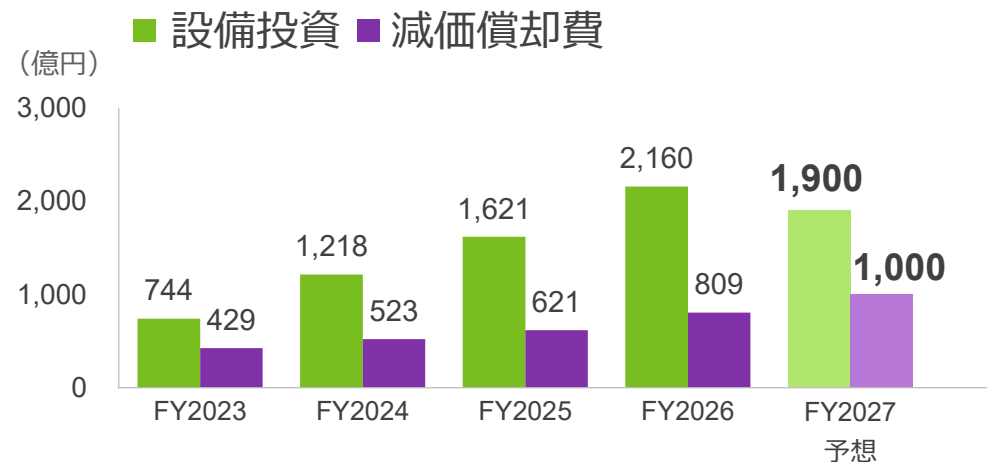
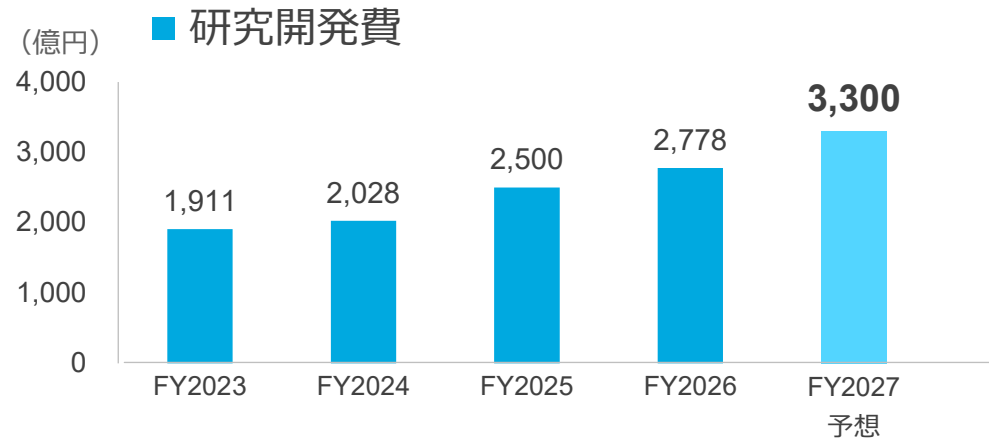
■ DRAM ■ 不揮発性メモリ ■ 非メモリ(ロジック、ファウンドリ、その他)



* グラフは新規装置の売上高における構成比を示しています。フィールドソリューション売上高は含まれていません。

上期の新規装置売上を1兆2,400億円に上方修正
Q2は四半期最高の7,087億円（前四半期比 +33%）を見込む

2027年3月期 研究開発費・設備投資計画



宮城県黒川郡
2027年夏竣工予定

スマートプロダクション構想の目標

労働生産性

4倍

スペース効率

3倍

生産リードタイム

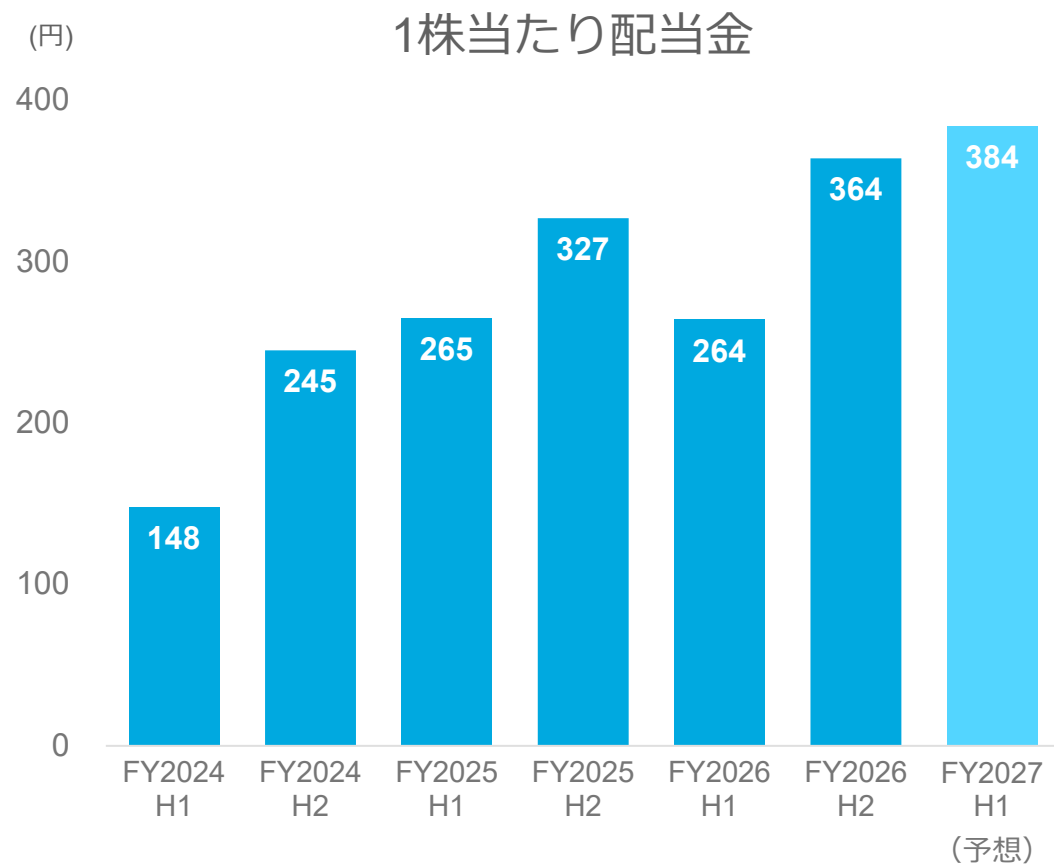
1/3

生産キャパシティ

3倍

研究開発投資を主軸に競争力の強化を継続
強固なインフラを活用し、今後の収益機会を着実に捉える

配当予想



当社の株主還元策

連結配当性向：50%

但し、1株当たり年間配当金50円を下回らない

2期連続して当期利益を生まなかった場合は、配当金の見直しを検討する

自己株式の取得：機動的に実施を検討

FY2027 H1（中間配当）の1株当たり配当金は384円に上方修正

自己株式の取得状況

■ 2026年6月30日現在

- 取得した株式の総数 207,100 株
- 株式の取得価額の総額 11,474,246,000 円

ご参考

■ 2026年7月31日現在（取得終了）

- 取得した株式の総数 2,443,900 株
- 株式の取得価額の総額 149,999,015,000 円

（2026年5月29日開催の取締役会における決議の内容）

- 取得対象株式の種類 当社普通株式
- 取得し得る株式の総数 750 万株（上限） ※自己株式を除く発行済み株式総数に対する割合 1.6%
- 株式の取得価額の総額 1,500 億円（上限）
- 取得する期間 2026年6月1日～2027年3月31日

株式分割

-
- | | |
|------|--|
| ■ 目的 | 投資単位当たりの金額を引き下げることにより、
より投資しやすい環境を整え、投資家層の拡大を図る |
|------|--|
-
- | | |
|---------|--|
| ■ 分割の方法 | 2026年9月30日を基準日として、同日付の株主の所有する
当社普通株式を1株につき5株の割合をもって分割 |
|---------|--|
-
- | | |
|------|--|
| ■ 日程 | 基準日公告日 2026年9月15日(火)
基準日 2026年9月30日(水)
効力発生日 2026年10月1日(木) |
|------|--|
-
- | | |
|------|--|
| ■ 配当 | 2026年9月30日を基準日とする2027年3月期の間配当は、
株式分割前の株式数を基準に実施 |
|------|--|
-

新体制のご紹介

■ コーポレートオフィサー

河合 利樹^{*1}
CEO（最高経営責任者）

林 伸一^{*1 *2}
開発生産担当

多田 新吾^{*2}
顧客戦略担当、Global Customer Engineering担当

堂 和寛^{*2}
コーポレート戦略企画担当

石田 博之^{*1}
COO（最高執行責任者）

秋山 啓一
製品事業担当

阿曾 達也^{*2}
Global Business Platform担当

^{*1} 取締役を兼務
^{*2} 新任

■ 新体制におけるCxO（抜粋）

CEO
河合 利樹



COO
石田 博之



CFO
川本 弘



機能別・事業領域における執行責任者を明確化し、
経営執行のスピードと実効性を高める

5. サステナビリティ

サステナビリティの取り組み

重要かつ優先的に取り組むべき14のマテリアリティ(重要分野)を特定し、事業を通じたサステナビリティ活動を展開して産業や社会の課題解決と発展に貢献します。



Source: TEL

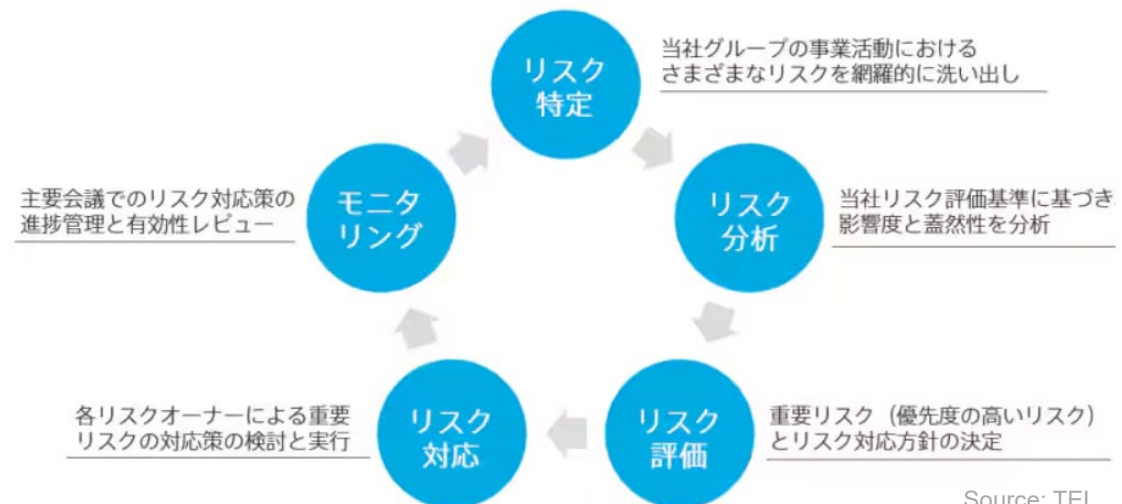
リスクマネジメントの体制と実行

体制

- グループ全体としてより実効的な活動を推進するため、コーポレートリスクマネジメント推進室を本社のコーポレート企画本部に設置。エンタープライズ・リスクマネジメント^{*1}の推進を強化
- 当社グループにおけるリスクマネジメントに関する活動については定期的に取り締役会に報告。取締役会はさまざまな取り組みについての監督をおこなう
- リスクマネジメントの意識向上と基礎知識の習得を目的として、当社グループの社員を対象としたリスクマネジメントに関するウェブトレーニングや管理職向け研修などを定期的実施

PDCAサイクルの展開

事業活動における重要なリスク^{*2}については、右記のようなPDCAサイクルを展開。レビューと見直しのサイクルを回すことで、各リスクに対する取り組みを強化。



Source: TEL

^{*1} エンタープライズ・リスクマネジメント：リスクマネジメント活動に関する全社的な仕組みやプロセス

^{*2} 重要なリスク：リスク項目の特定 及び 各リスク項目の詳細については、当社ウェブサイト「リスクマネジメント」ご参照

<https://www.tel.co.jp/sustainability/management-foundation/risk-management/index.html>

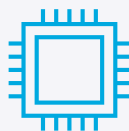
環境へのアプローチ

E-COMPASS

Environmental Co-Creation by Material, Process and Subcomponent Solutions

半導体

デバイスの高性能化と
低消費電力化



製造装置

装置のプロセス性能と
環境性能の両立



事業活動

事業活動全体における
CO₂排出量削減



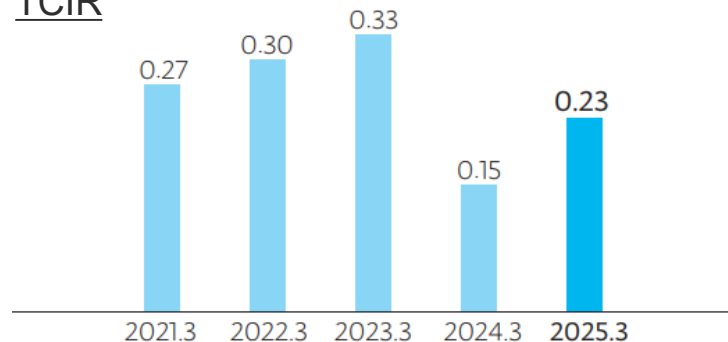
サプライチェーン全体で半導体の技術革新と環境負荷低減を推進

安全・品質

安全

当社では「Safety First」のスローガンのもと、開発・製造・輸送・据付・メンテナンスなどの各種業務遂行において、トップマネジメントから現場担当者まで、全ての人が安全と健康を最優先とし、安全性向上および健康推進に向けて、積極的かつ継続的な改善に努めています。

TCIR



2025年3月期は、安全教育の強化や装置安全設計への継続的な取り組みにより、半導体製造装置業界トップクラスの0.23を維持。

安全に関する目標
(~FY2027)
TCIR ≤ 0.1

TCIR: Total Case Incident Rate (労働時間20万時間当たりの人身事故発生率)

事故防止への取り組み

- ・体感教育とVR (Virtual Reality)
- ・安全総点検
- ・安全使用のフィードバック
- ・お取引様に対する安全活動



Source: TEL

品質

当社は、提供する製品およびサービスが高い品質であることを目指します。それは開発に始まり製造・据付・保守すべての工程を含む、また営業活動の顧客対応業務も品質とみなします。わたしたちは、お客さまの成功を支える高品質の製品とサービスおよび革新的なソリューションを提供し続けます。

品質方針

1 「品質優先」

2 フロントローディングと自工程保証

3 品質と信頼

4 継続的改善活動

5 ステークホルダーとのコミュニケーション

行動規範としての
TEL Values



エンゲージメント



キャリア



企業の成長は人 社員は価値創出の源泉

リテンション



ワークライフバランス



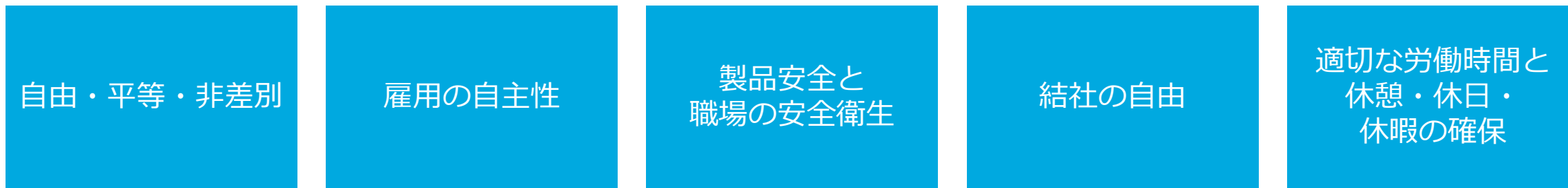
ダイバーシティ
エクイティ&インクルージョン



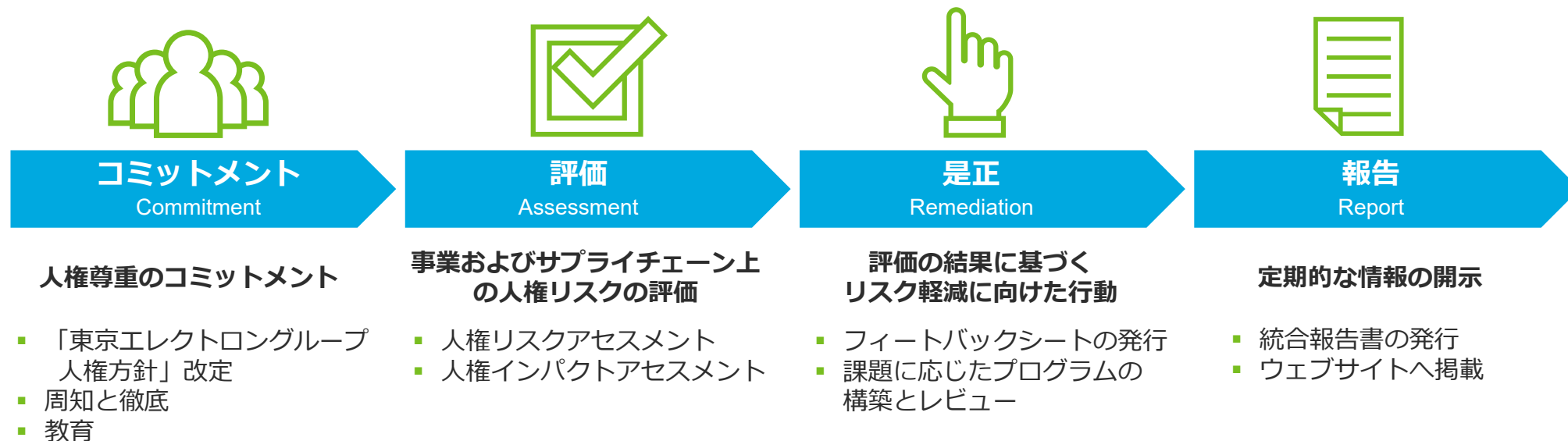
3G
Global • Generation • Gender

人権への取り組み

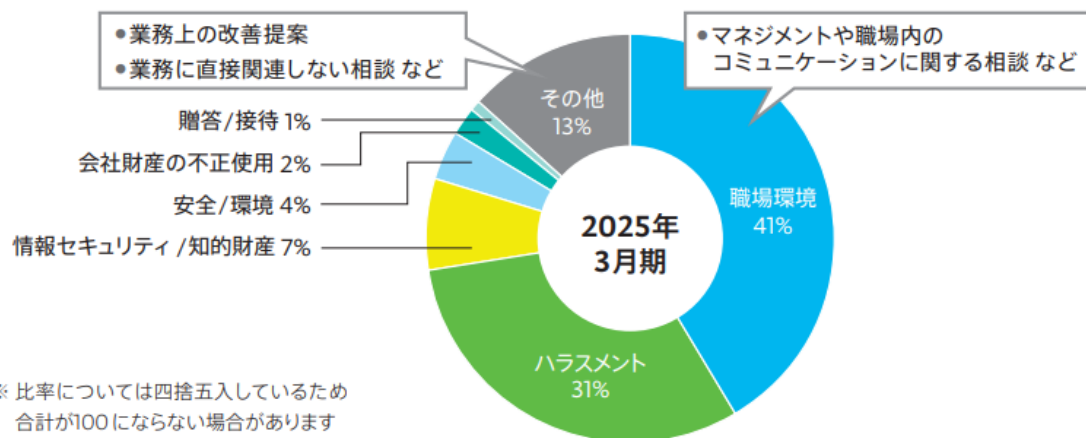
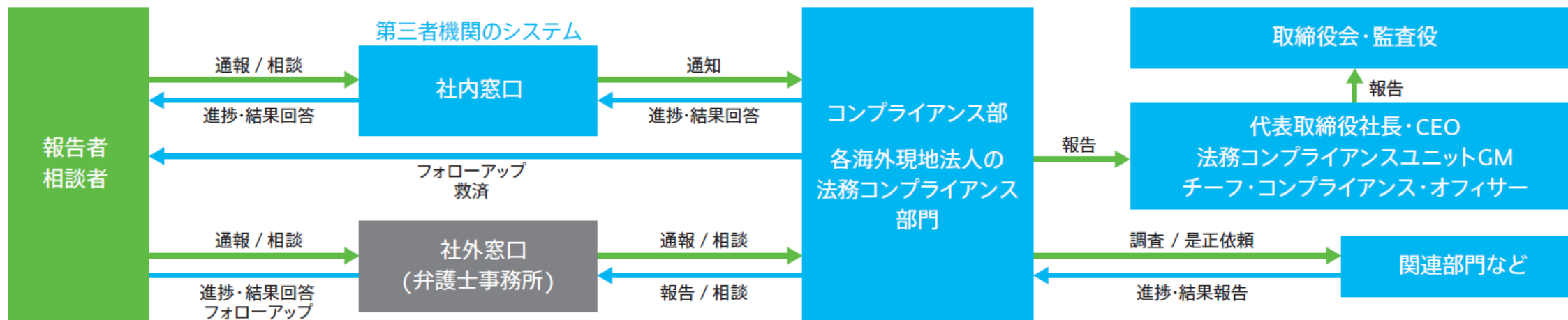
人権に関する5つの重要項目（東京エレクトロングループ人権方針）



人権デューデリジェンス



内部通報制度

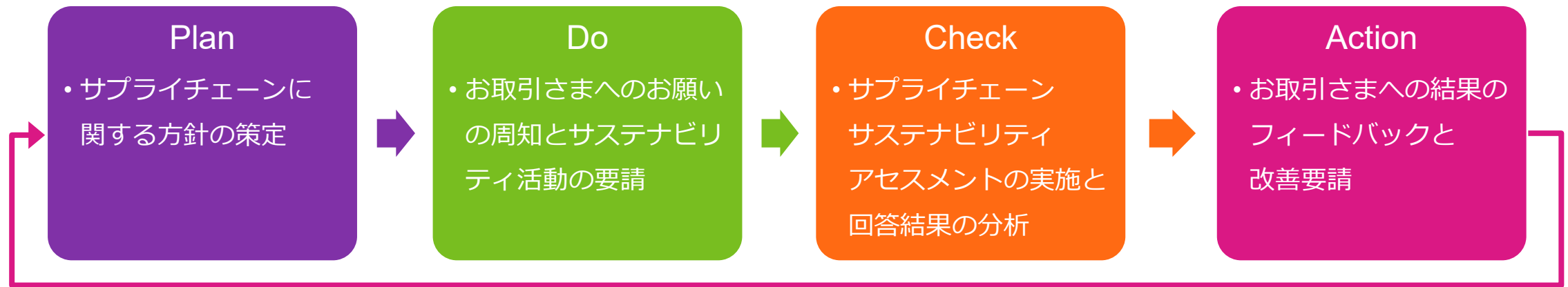


Source: TEL

人権を尊重し、真摯な姿勢で対応

サプライチェーンマネジメント

サプライチェーンサステナビリティのプロセス

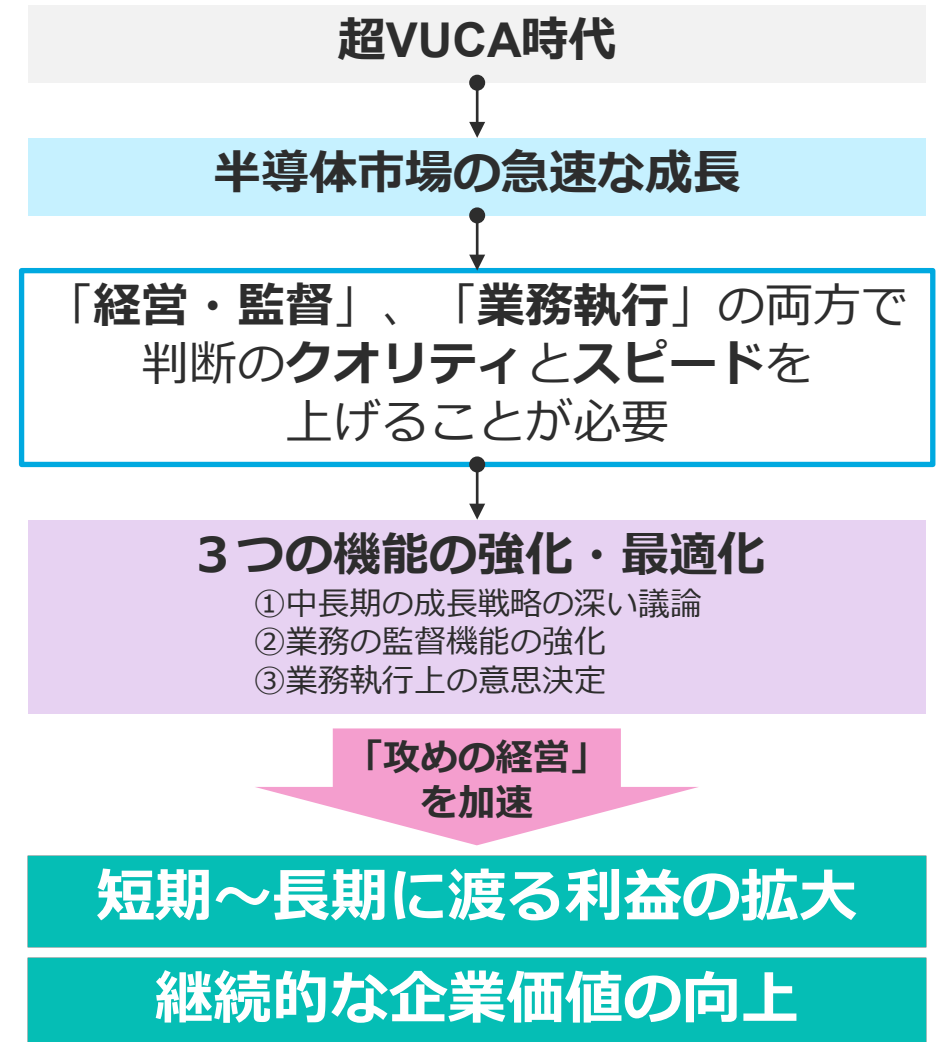
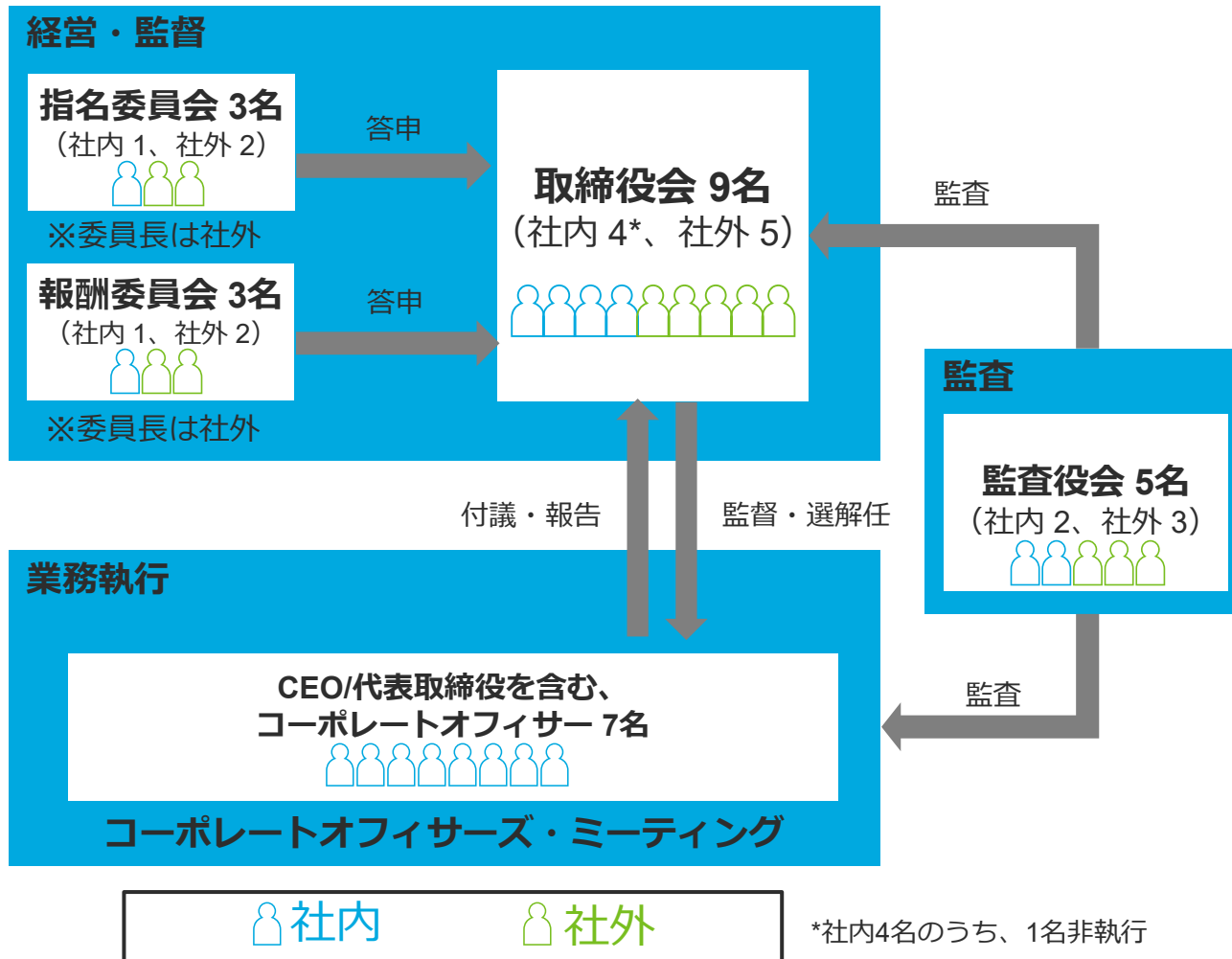


- 年次サステナビリティアセスメント
 - － RBAの行動規範に基づく評価
 - － 是正措置計画
- RBAが定める監査基準で調査内容を改定
 - － 主要な生産拠点で実施
 - － 各業務の継続的な改善

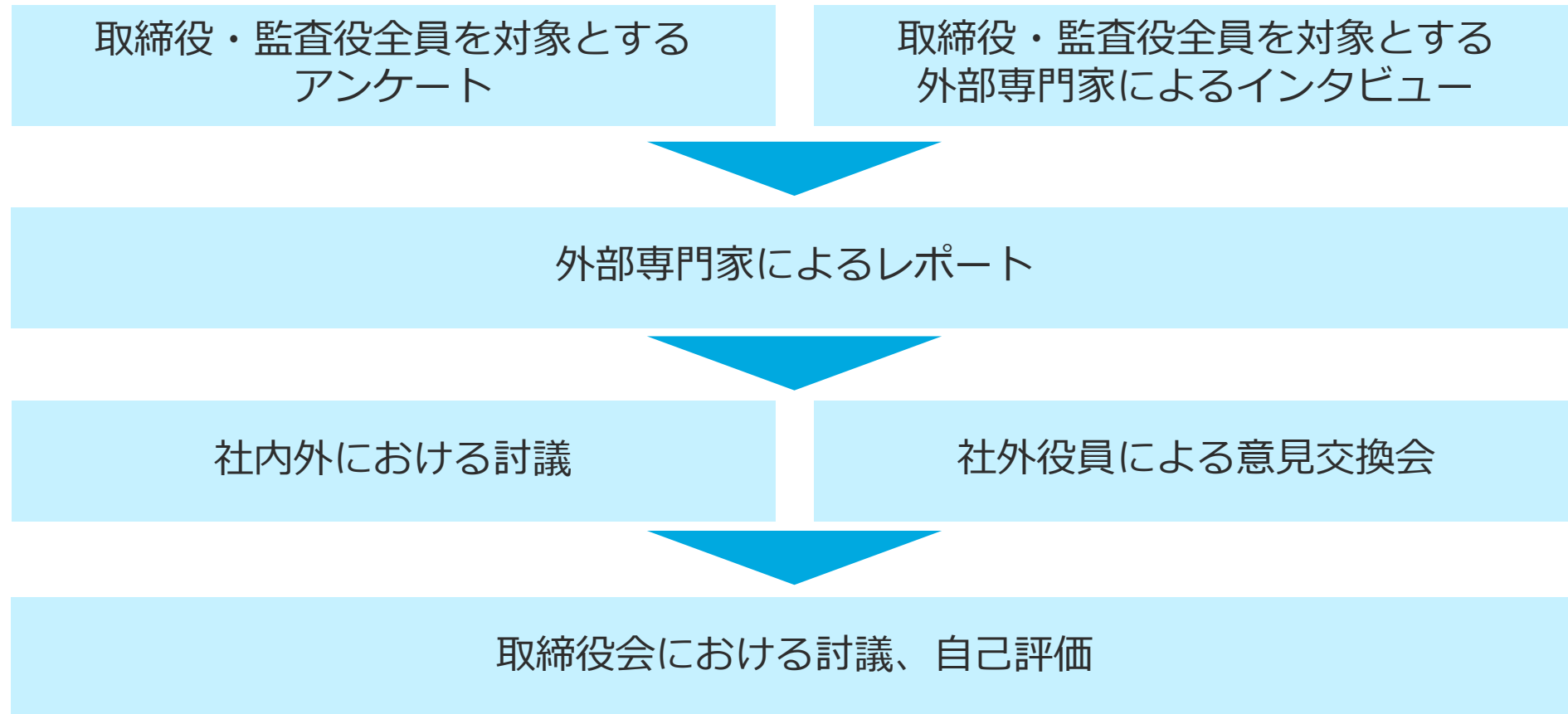
サプライチェーン全体でサステナビリティを意識したオペレーションを追求

コーポレート・ガバナンス体制（監査役会設置会社）

<体制図一部抜粋>



取締役会の実効性評価



社内および外部専門家が分析し、取締役会の実効性を評価

グローバル・イニシアティブ

SDGs(持続可能な開発目標)

事業を通じた取り組みをマテリアリティごとに明確にし、グループ全体に展開



Source: 国際連合広報センター (<https://www.un.org/ja/>)

東京エレクトロンはSDGsを支援しています

国際的なイニシアティブへの参画

国連グローバル・コンパクトに署名、Responsible Business Alliance (RBA)に参画、SBTiに認定



当社のESGに関する外部評価

世界各国の評価機関より高い評価を獲得

Dow Jones Best-in-Class
Asia Pacific Index



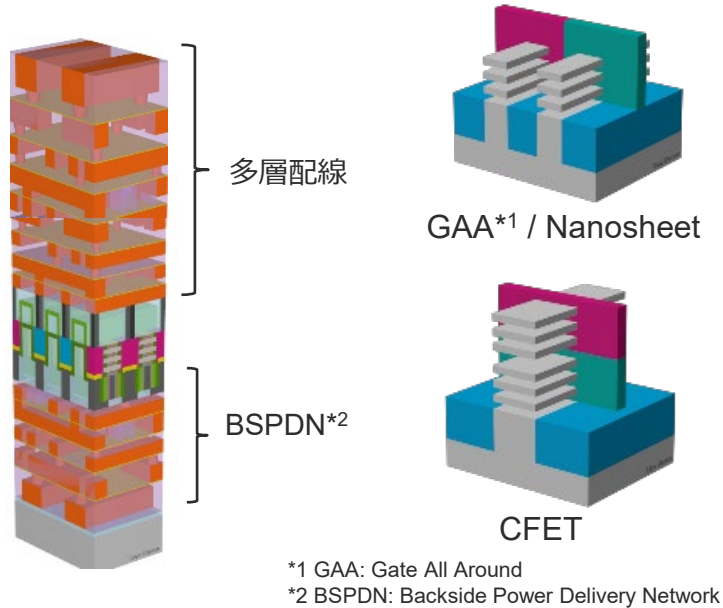
Source:
<https://www.iiseg.com/en/fts-e-russell/indices/ftse4good>

Source: <https://www.msci.com/indexes/group/selection-indexes>
東京エレクトロン株式会社のMSCI指数への組み入れ、およびMSCIのロゴ、商標、サービスマークまたは指数名の使用は、MSCIまたはその関係者による東京エレクトロン株式会社の後援、推薦またはプロモーションではありません。MSCI指数はMSCIの独占的財産です。MSCI指数の名前およびロゴはMSCIまたはその関係会社の商標またはサービスマークです。

6. 多様化する半導体技術 ～技術ロードマップ～

半導体デバイス：開発の方向

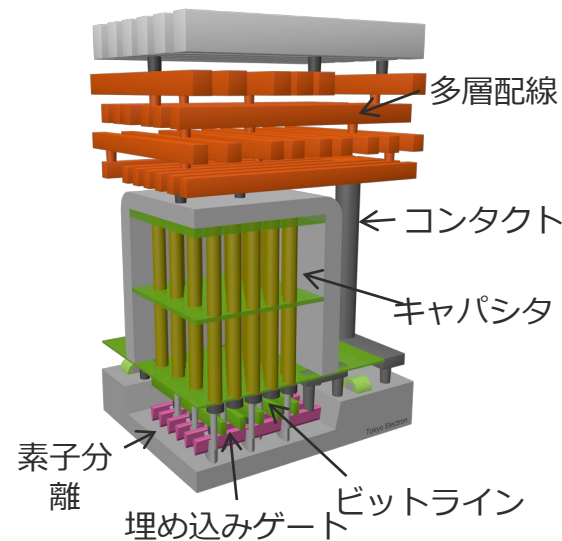
Logic



構造変化を伴う微細化による

- ・トランジスタ当たりのコスト低減
- ・低消費電力化
- ・高速化

DRAM



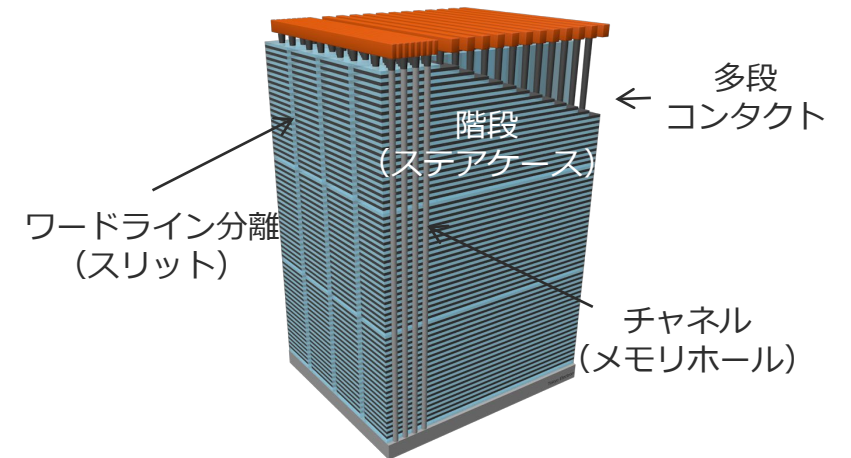
微細化による

- ・ビット当たりのコスト低減
- ・低消費電力化
- ・高速化

新構造による

- ・ビット当たりのコスト低減

NAND



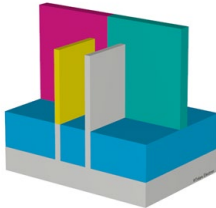
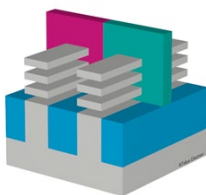
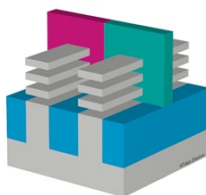
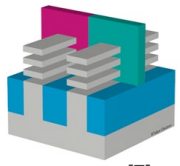
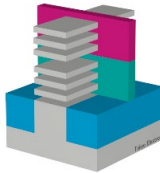
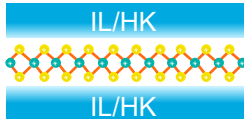
高積層化による

- ・ビット当たりのコスト低減

Logic技術ロードマップ(Generic)

[1] Chih-Hao Chang (TSMC) et al., IEDM 2022 [5] Geoffrey Yeap (TSMC) et al., Symp. VLSI 2026
 [2] Shien-Yang Wu (TSMC) et al., IEDM 2022 [6] Sandy Liao (TSMC) et al., IEDM 2024
 [3] Geoffrey Yeap (TSMC) et al., IEDM 2024 [7] Mertens and Horiguchi (imec), EDTM 2024
 [4] Kevin Fischer (intel) et al., Symp. VLSI 2025

Source: TEL estimates

Year of HVM (20k/month)	2022~24	2025~2027	2028~29	2030~31	2032~33	2034~35	2036~37	2038~39
Node	3nm	2nm/18A/16A	14A/12A	10A	7A	5A	3A	2A
Transistor	2~1 Fin 	GAA NS 	GAA NS scaling 	GAA NS extension 	NS or CFET 	CFET 	CFET extension 	2D material stack  2D material: TMDC MoS ₂ , WS ₂ , MoSe ₂ , WSe ₂ etc.
				Options: Dielectric wall [7]				
Poly Pitch [nm]	48~45 [1]		45~42		48 [6] ~39		45~39	
Min. Metal Pitch [nm]	23 [2]		20	18	18~16		16	14
Interconnect booster	Cu Barrier/Seed CIP Backside PDN (HPC) [4,5]			Cu CIP or Ru subtractive	Ru subtractive AR>3, Airgap	New alloy AR>5, Airgap, BEOL Transistor (OS*5, 2D material)		
EUV Patterning Technology	EUV MP*1, SE*2		EUV MP, SE High-NA SE			High-NA MP, SE EUV MP, SE		
Resist	CAR*3			CAR (+MOR*4)	CAR+MOR			

*1 MP: Multi-Patterning, *2 SE: Single-Exposure, *3 CAR: Chemically Amplified Resist, *4 MOR: Metal Oxide Resist, *5 OS: Oxide Semiconductor

Logicの微細化は、トランジスタの構造と材料を変えながら続いていく

DRAM 技術ロードマップ(Generic)

[1] Seokhan Park (Samsung) et al., IEDM 2023
 [2] Daewon Ha (Samsung) et al., IEDMz 2023
 [3] Joodong Park (SK hynix) et al., VLSI 2025

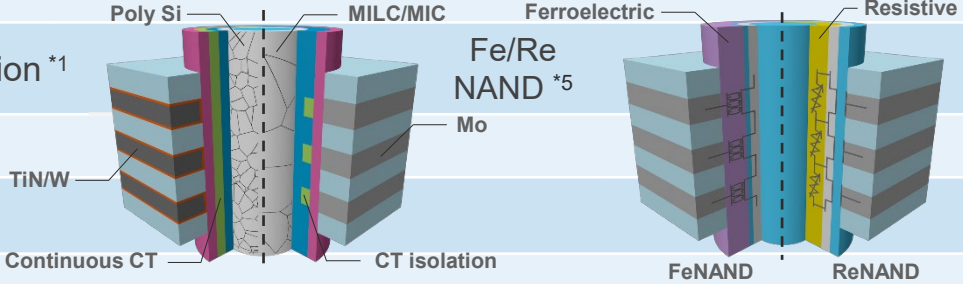
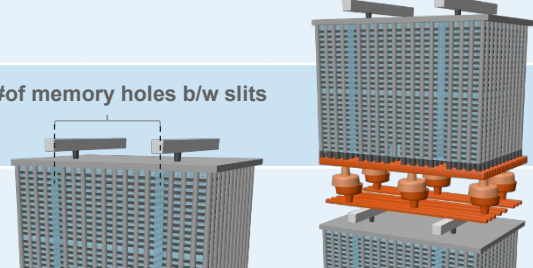
[4] Kiseok Lee (Samsung) et al., VLSI 2024
 [5] Dwaipayan Biswas (imec) IMW26
 [6] Daewon Ha (Samsung) et al., VLSI 2023
 [7] Joodong Park (SK hynix) et al., VLSI 2024
 [8] Van Tuong Pham et al., SPIE2026
 [9] Alexander C. Marwitz et al., SPIE2026
 [10] Shinichiro Kawakami (TEL Kyushu Ltd.) et al., SPIE 2022

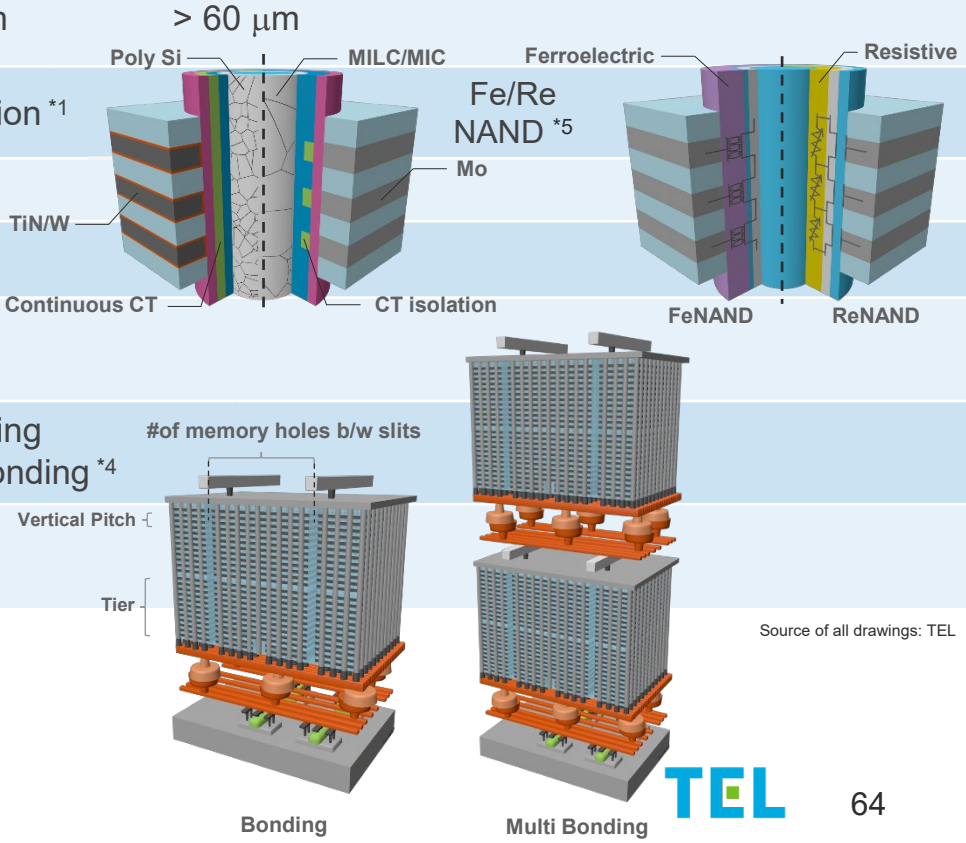
Source: TEL estimates

Year of HVM (20k/month)	2025	2026	2027	2028	2029	2030	2031	2032	2033	2034	2035	2036		
Node	1c		1d		0a		0b		0c		0d		0e	
Cell layout / Structure	<													

NAND 技術ロードマップ(Generic)

Source: TEL estimates

Year of HVM (20k/month)	2025	2026	2027	2028	2029	2030	2031	2032	2033	2034	2035	2036
Stack (~1.3x/1.5years)	3xxL	4xxL	5xxL	6xxL	8xxL	*1xxxL	*1yyyL	*1zzzL				
Tier	2 or 3	3	3 or 4	3 or 4	4 - 6							
Min vertical pitch	40 nm	39 nm	38 nm	37 nm	36 nm	~ 30 nm						
Max memory height	14 μm	19 μm	25 μm	40 μm			> 60 μm					
Charge trap (CT)	Continuous CT					CT isolation *1						
Channel	Poly Si grain CIP			MILC *2/MIC *3								
WL metal	W or Mo			Mo								
WL contact	Stair or Stairless				Stairless							
Layout/Structure	Under array or Bonding	Bonding				Bonding or Multi Bonding *4		#of memory holes b/w slits				
Peri. CMOS	Poly Si Gate			HKMG								



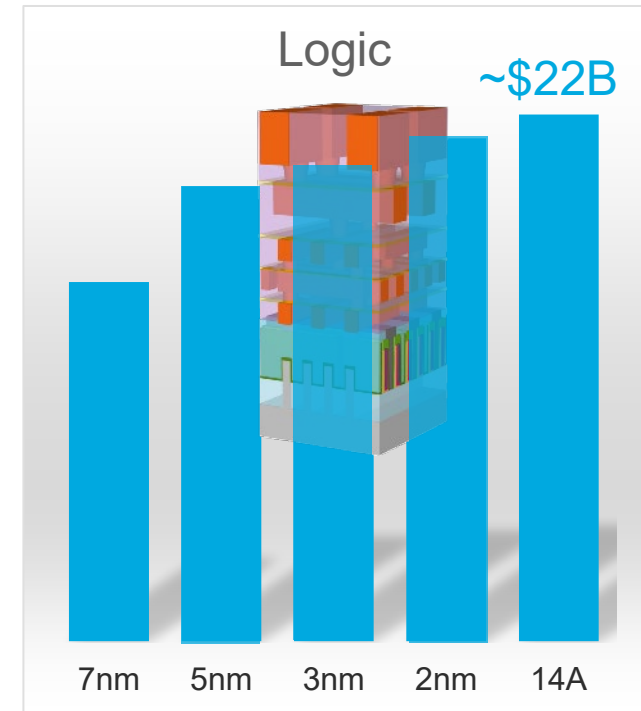
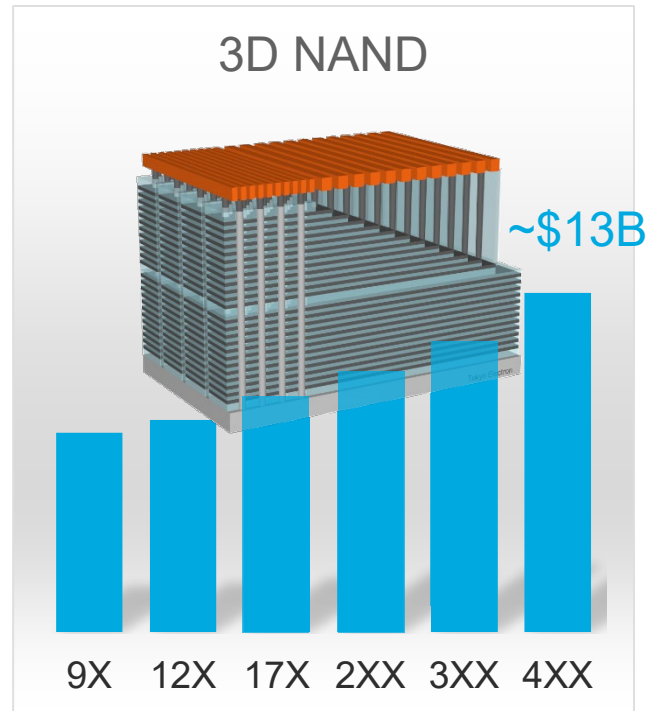
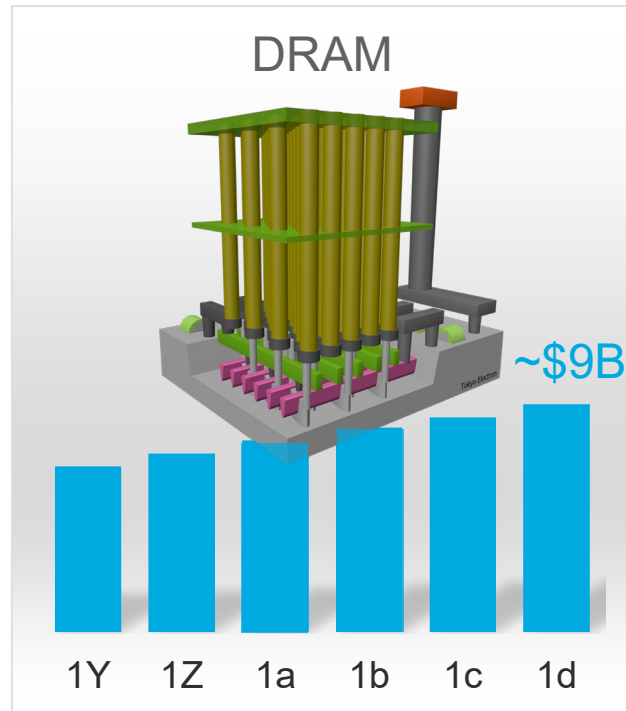
* Trend Extrapolation
1 Sang-wan Jin (SK hynix) et al., IEDM 2025
2 Metal Induced Lateral Crystallization
3 Metal Induced Crystallization
4 Mitsuhiro Noda (KIOXIA) et al., VLSI 2026
5 Jecheon Han (Samsung) et al., IEDM 2023

Source of all drawings: TEL



高まる半導体製造装置の付加価値

月産10万枚当たりWFE投資額（Greenfield、当社予測）

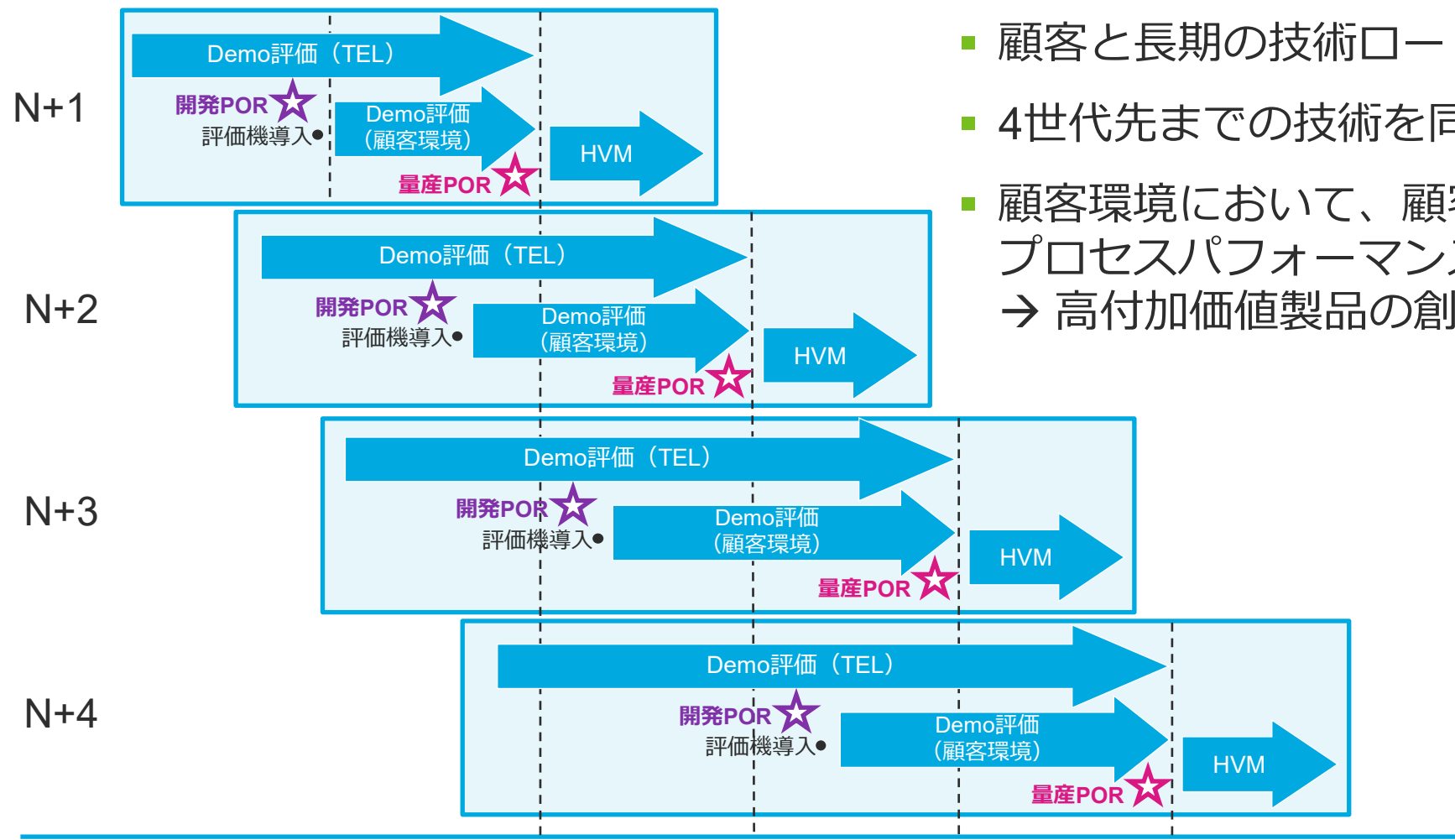


新たなアプリケーションの登場と技術難易度の高まりが、
半導体製造装置メーカーの事業機会を拡大

7. 新規装置事業の取り組み

開発の取り組み

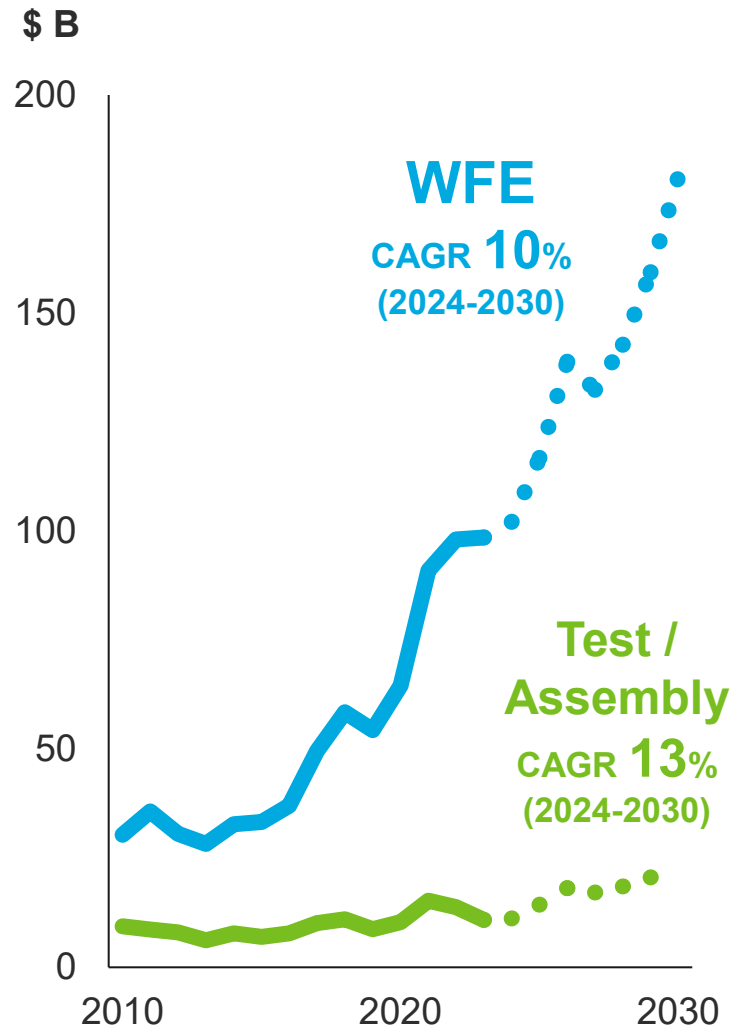
4世代同時開発



- 顧客と長期の技術ロードマップ・アライメント
- 4世代先までの技術を同時に開発、評価
- 顧客環境において、顧客の評価ウェーハ上でプロセスパフォーマンスを早期に実証
→ 高付加価値製品の創出およびPOR獲得

前工程における当社の成長機会

2025年2月IR Day資料



Source : TechInsights

- AI関連デバイスの牽引によりWFEのCAGRは引き続き高い水準で成長
- TELの強みを生かし、高い市場成長領域に対応
 - 先端ロジック：エッチングが2.7倍/成膜が2.5倍の市場成長見込む*
 - DRAM：エッチングの市場が2.3倍と、WFEのCAGRを超える成長を見込む*
- 技術変革点への対応を中心とした新製品の投入により、参入領域をさらに拡大

* TEL Estimates

前工程の技術変革点における成長機会

■ Logic : GAA^{*1}, Backside PDN^{*2}, CFET

- リソグラフィ技術でHigh-NA化、マルチパターンニングとの併用、MOR化が進み、新技術Acrevia™に機会
- マルチパターンニングにより成膜、エッチング、洗浄などの工程数増加
- GAA、CFETトランジスタによりガスケミカルエッチングの工程数増加
- Ruなど新材料、Airgapのような構造変更も新機会となる

■ DRAM : HBM, VCT^{*3}, 3D DRAM

- マルチパターンニング採用で成膜、エッチング工程数増加
- キャパシタ形成の重要性継続し、エッチング、成膜に強い技術ニーズ継続
- 3D DRAMで成膜、エッチング、ガスケミカルエッチング工程数増加

■ NAND : Beyond 4xx

- 層数増による成膜、エッチング工程の投資増加
- 高アスペクト比エッチングがより重要に
- 新材料、チャネルSi低抵抗化

^{*1} GAA: Gate All Around

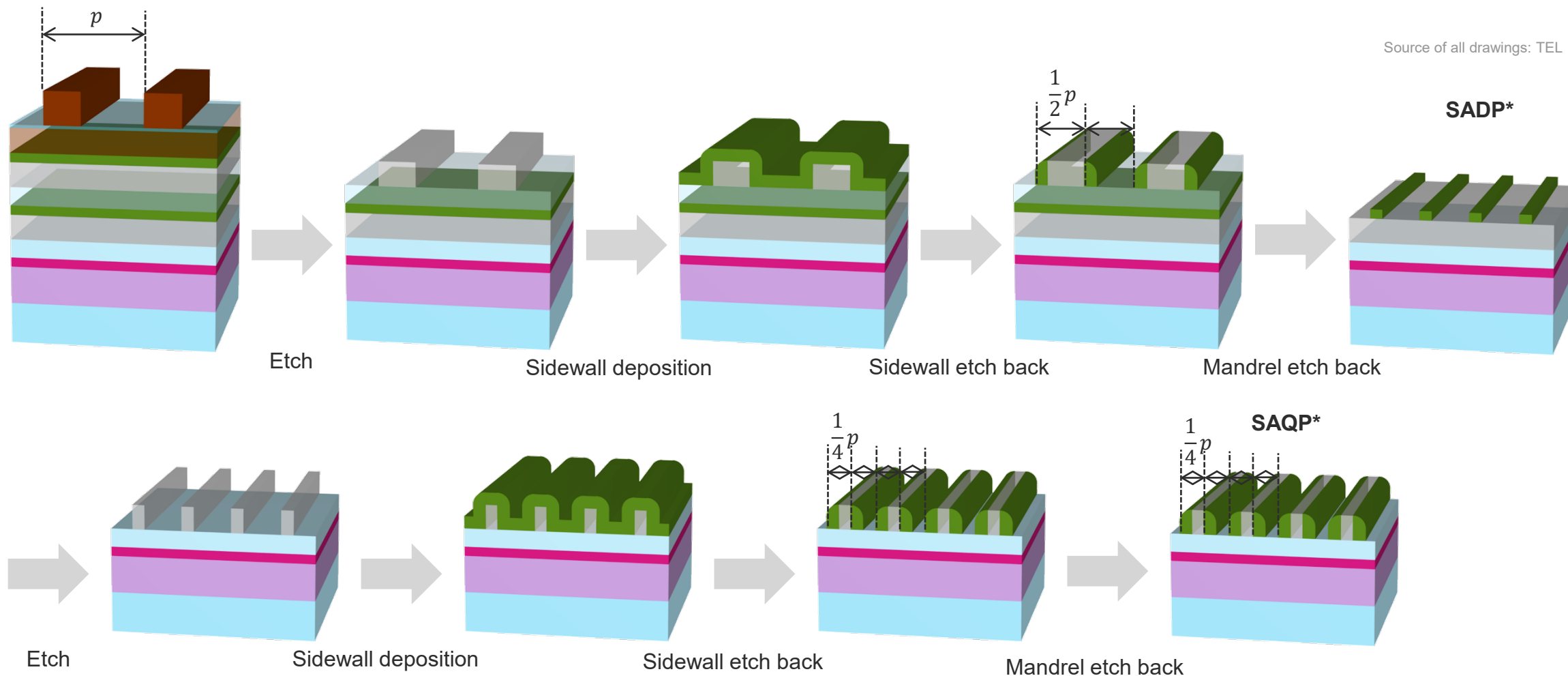
^{*2} Backside PDN: Backside Power Delivery Network

^{*3} VCT: Vertical Channel Transistor

7-1. 前工程 パターニング

リソグラフィを補完するパターンニング技術：SADP/SAQP

Source of all drawings: TEL

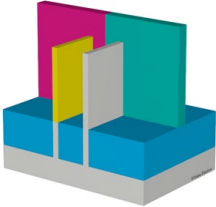
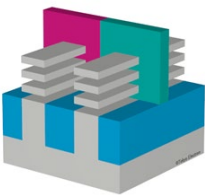
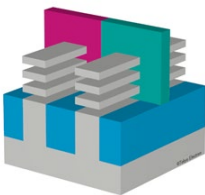
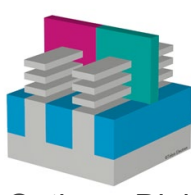
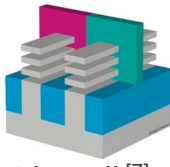
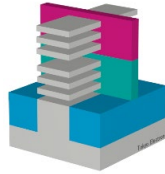
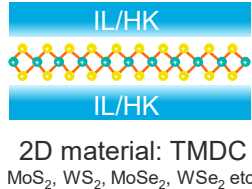


SADP: Self-aligned double patterning
SAQP: Self-aligned quadruple patterning

ロジック技術のロードマップと EUVリソグラフィ技術の推移

[1] Chih-Hao Chang (TSMC) et al., IEDM 2022
[2] Shien-Yang Wu (TSMC) et al., IEDM 2022
[3] Geoffrey Yeap (TSMC) et al., IEDM 2024
[4] Kevin Fischer (intel) et al., Symp. VLSI 2025
[5] Geoffrey Yeap (TSMC) et al., Symp. VLSI 2026
[6] Sandy Liao (TSMC) et al., IEDM 2024
[7] Mertens and Horiguchi (imec), EDTM 2024

Source: TEL estimates

Year of HVM (20k/month)	2022~24	2025~2027	2028~29	2030~31	2032~33	2034~35	2036~37	2038~39
Node	3nm	2nm/18A/16A	14A/12A	10A	7A	5A	3A	2A
Transistor	2~1 Fin	GAA NS	GAA NS scaling	GAA NS extension	NS or CFET	CFET	CFET extension	2D material stack
								
Poly Pitch [nm]	48~45 ^[1]		45~42		48 ^[6] ~39	45~39		36
Min. Metal Pitch [nm]	23 ^[2]		20	18	18~16	16	14	12
EUV Patterning Technology	EUV MP*1, SE*2		EUV MP, SE High-NA SE			High-NA MP, SE EUV MP, SE		
Resist	CAR*3			CAR (+MOR*4)		CAR+MOR		

*1 MP: Multi-Patterning, *2 SE: Single-Exposure, *3 CAR: Chemically Amplified Resist, *4 MOR: Metal Oxide Resist

塗布現像装置で、MORや高NA EUVなど将来EUVリソグラフィ技術へ向けて汎用性拡大中

塗布現像装置 CLEAN TRACK™ LITHIUS Pro™ Z EUV

2012年 LITHIUS Pro™ Zリリース（累計> 3000台出荷）

EUV CAR/MOR対応新機能を順次リリース

高信頼性

EUV市場での高シェア

高生産性

EUV露光機の性能を最大限発揮、薬液消費量低減

高汎用性

化学増幅型レジスト(CAR)に加え、
メタルオキサイドレジスト(MOR)や下層膜にも対応



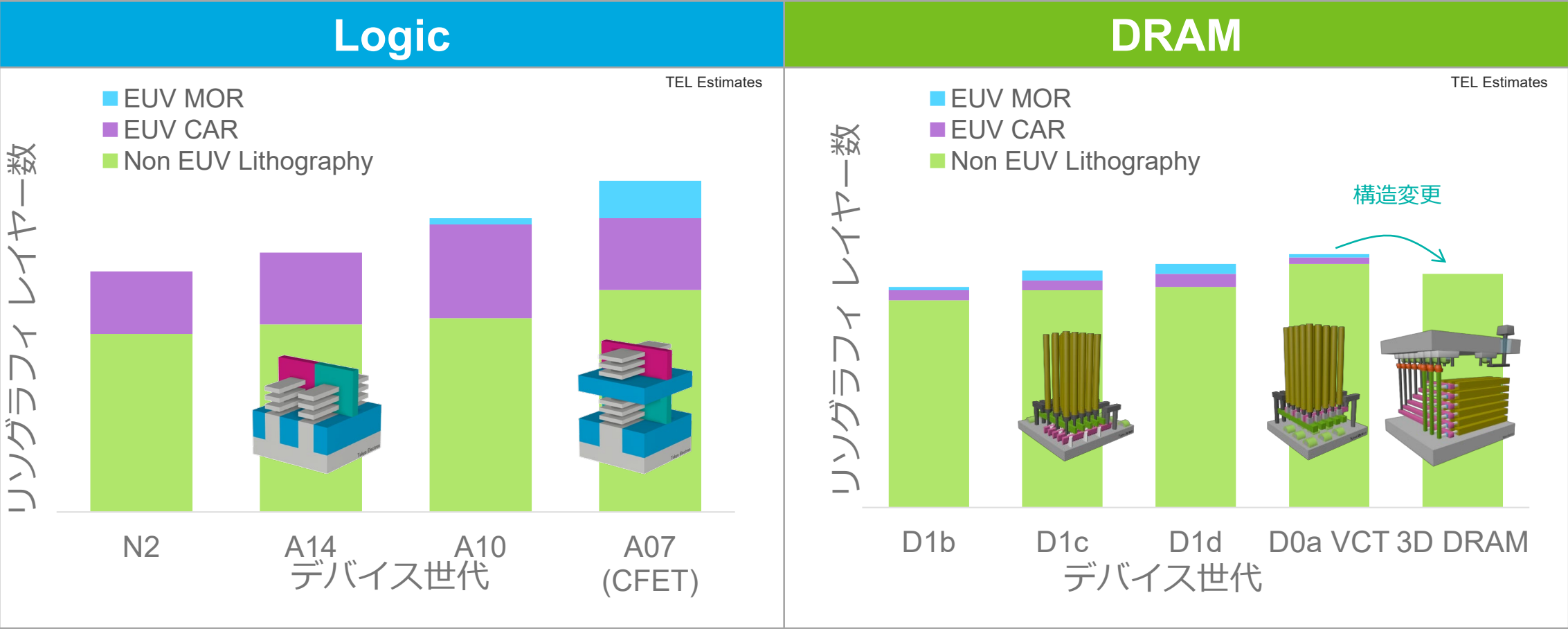
*1 CAR: Chemically Amplified Resist

*2 MOR: Metal Oxide Resist

さまざまな光源の露光機向けに長年の量産実績のあるLITHIUS Pro™ Zプラットフォームで、
EUV露光機向けにも高信頼性、高生産性を担保。次世代EUV向け高汎用性も実現

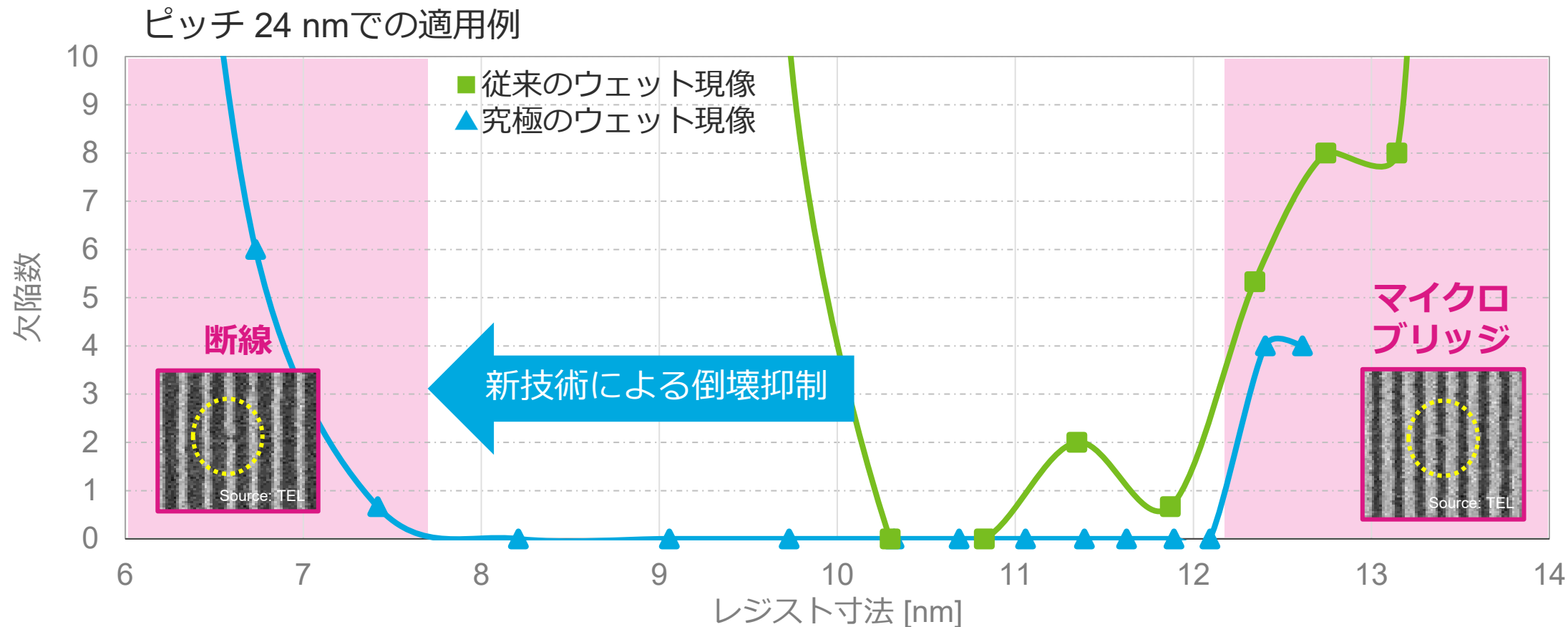
リソグラフィレイヤー数の見通し

Source of all drawings: TEL



MORは Logic 10A、DRAM D1b世代に適用見込みにつき、MOR対応技術開発中

MORソリューション：究極のウェット現像技術



究極のウェット現像技術を適用することで従来ウェット現像の課題であったパターン倒壊の抑制を実現

MORソリューション：究極のウェット現像技術開発

*1 当社認識および開発ターゲットに基づく特徴づけ
*2 ピッチ 24 nm ライン形成時の実施例に基づく特徴づけ

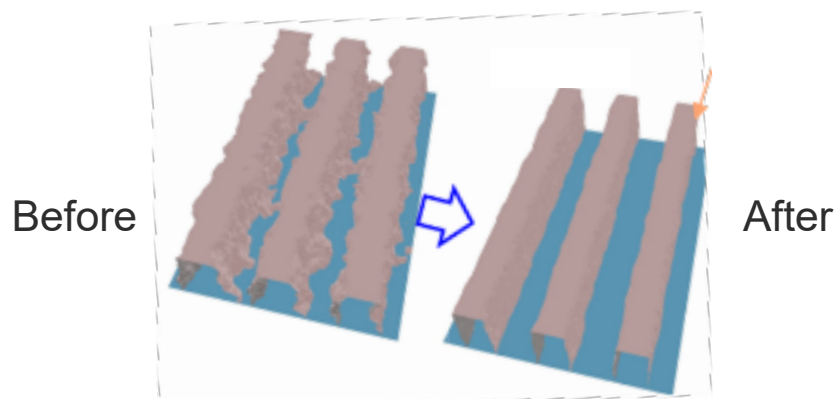
	究極の ウェット現像技術	従来の ウェット現像技術	代替技術
ベース技術	コータ/デベロッパ	コータ/デベロッパ	エッチング装置
環境	大気	大気	減圧
反応	薬液	薬液	腐食性ガス
スループット*1	x 4	x 4	x 1
薬液使用量*1	50% (従来比)	100 %	N/A (ガス使用) 使用後は燃焼除害処理
パターン倒壊性能*1	< 8 nm*2	> 10 nm*2	< 8 nm*1
追加スペース*1	インライン組み込み可能	インライン組み込み可能	必要

量産性（スループット・フットプリント・メンテナンス性・既存設備使用）を考慮した
究極のウェット現像技術を主要顧客と評価中

Acrevia™

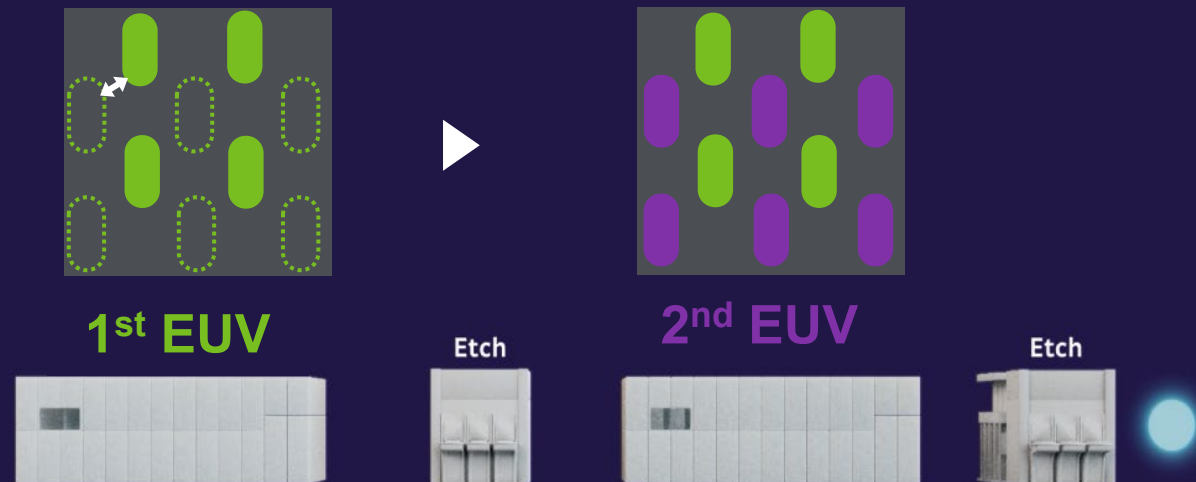
TEL独自のGas Cluster Beam (GCB) System

- ビーム入射角を自由に調整可能
- LSP (Location Specific Processing) ウェーハスキャン
→ 縦・横・高さのエッチング制御が可能
- ✓ 微細パターンにおけるEUV露光回数削減
EUV装置の生産性を大幅に向上
- ✓ 微細パターン間の欠陥除去、LER/LWR* 改善
歩留まり向上を実現

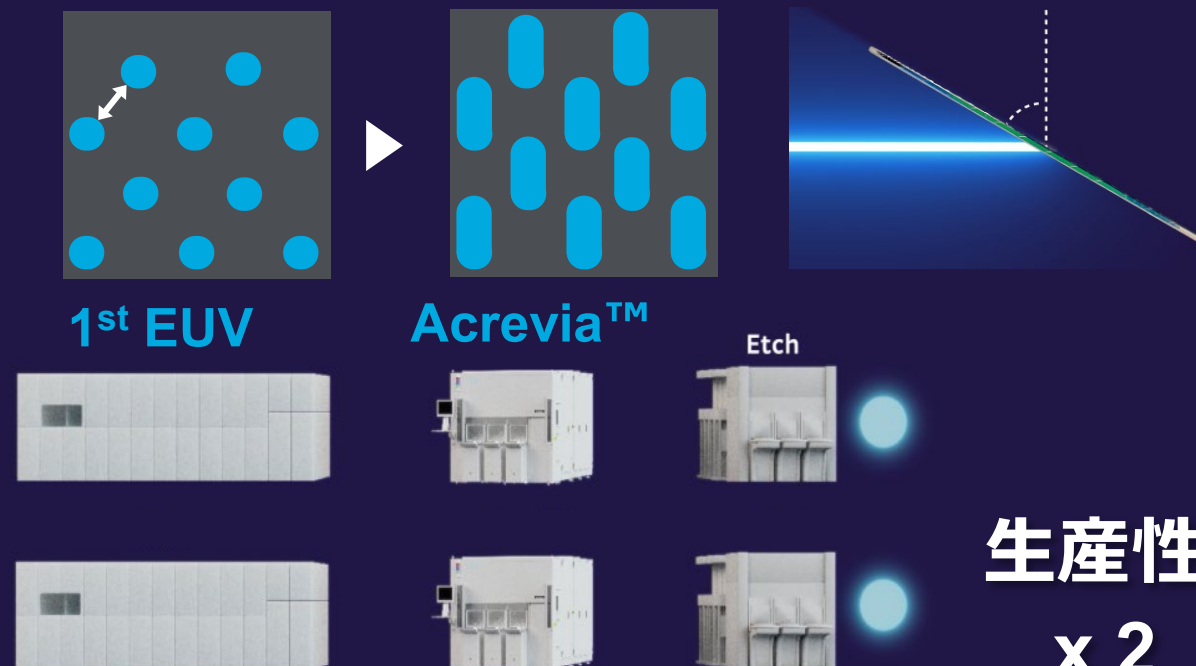


* LER/LWR: Line Edge Roughness / Line Width Roughness

Too Narrow



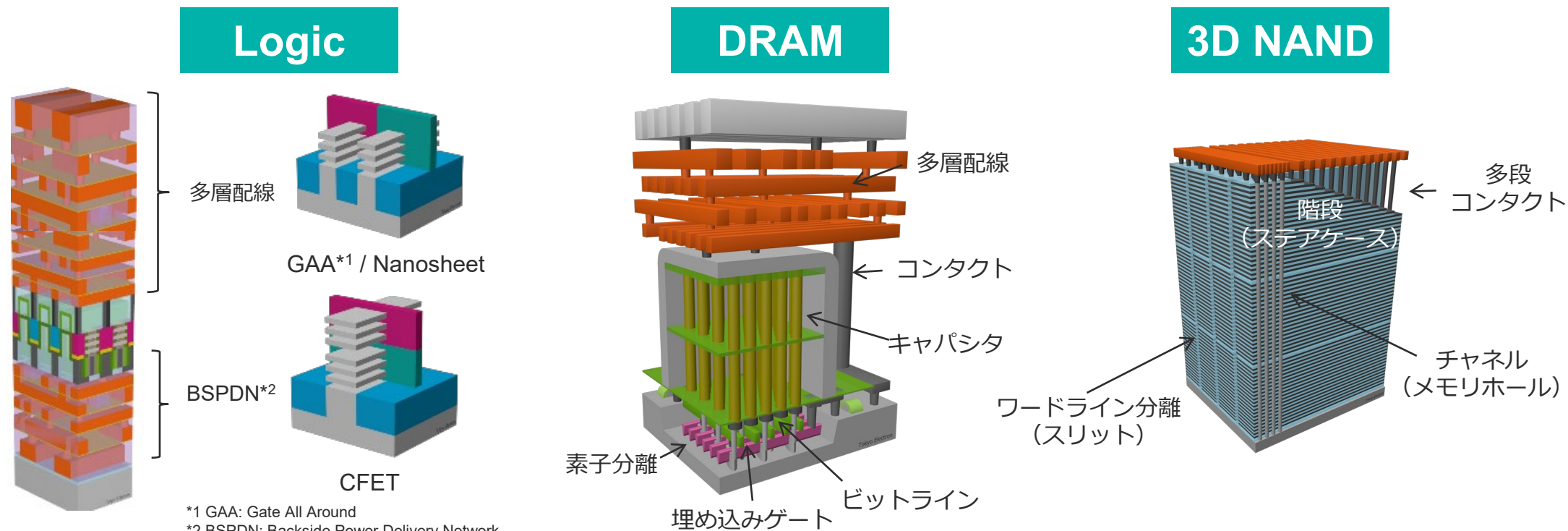
Wide



7-2. 前工程 ユニットプロセス

7-2-1. エッチング装置

多様なエッチングと求められる技術



*1 GAA: Gate All Around
*2 BSPDN: Backside Power Delivery Network
*3 CD: Critical Dimension

デバイストレンド

必要技術

微細化・新構造

緻密なイオン制御による、高選択比
低ダメージプロセス
エッチング形状コントロール、垂直形状

微細化・新構造

小CD*³、高アスペクト比のキャパシタ加工
微細なマスク加工 (EUV, マルチパターニング)
HBM対応 (多層配線増加など)

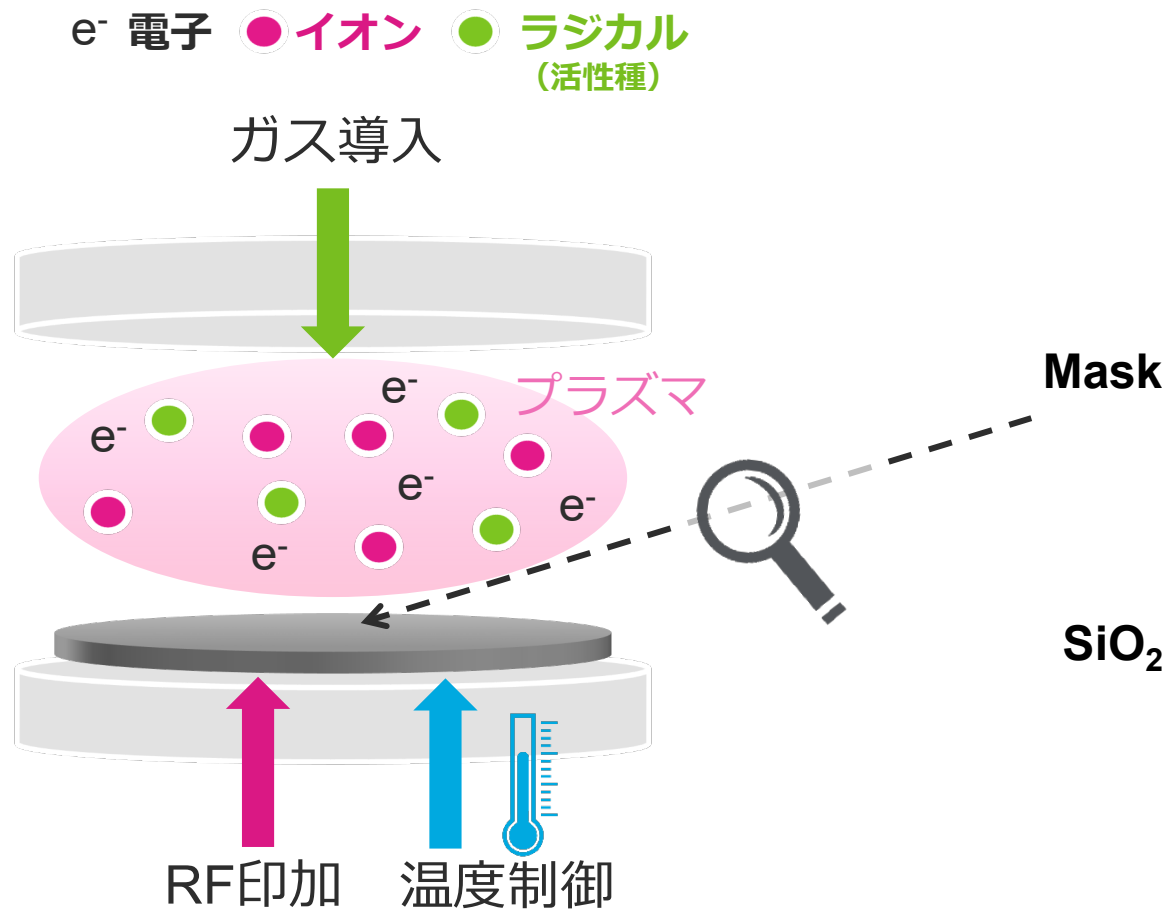
高積層化

高速かつ垂直な高アスペクト比エッチング
Depth モニタとプロセス制御
面内均一性制御

デバイスの更なる進化には、エッチングの緻密な制御技術が必要

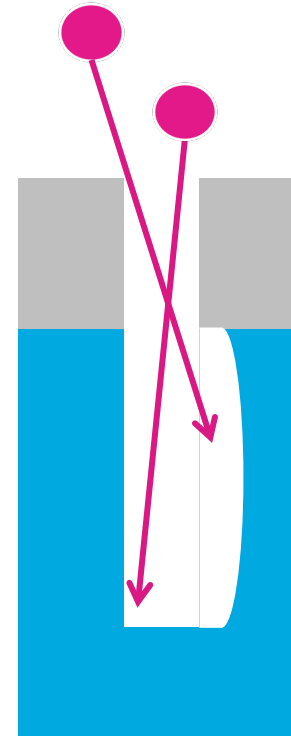
エッチング概要とKeyとなる制御パラメーター

Source of all drawings: TEL



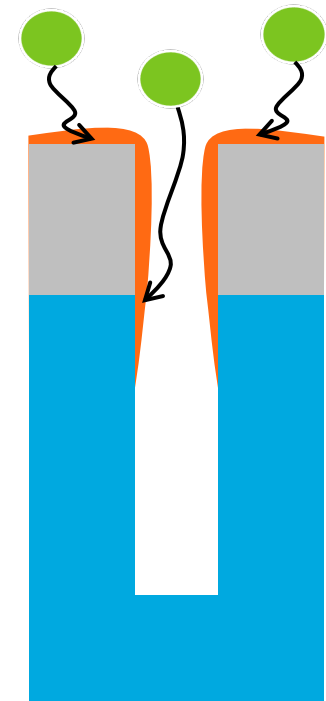
Key制御パラメーター

イオン輸送



- イオンエネルギー
- イオン入射角

ラジカル輸送



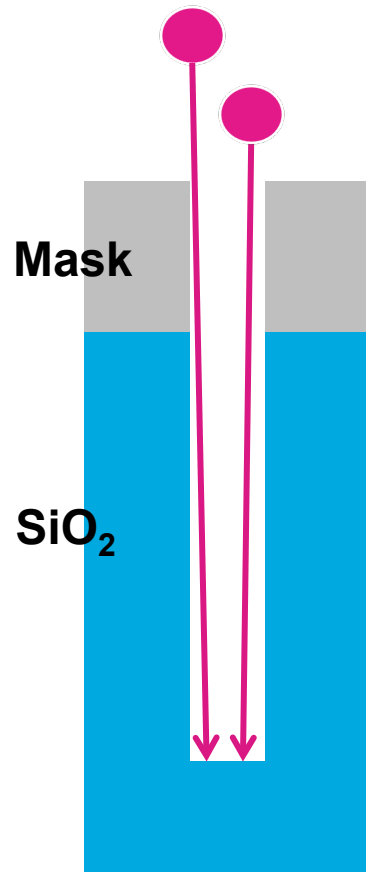
- ガス種
- ウェーハ温度

TEL独自技術によるソリューション 1: HERB™

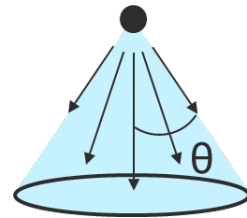
Source of all drawings: TEL

(HERB™: High Efficiency Rectangular Bias™)

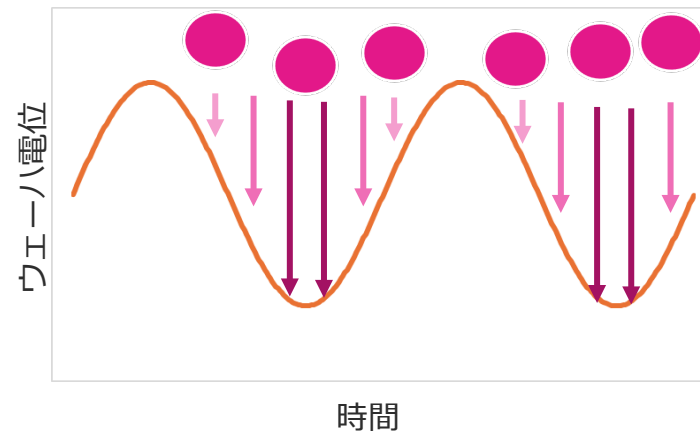
イオン輸送



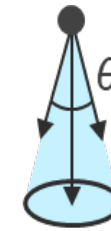
従来技術（正弦波）



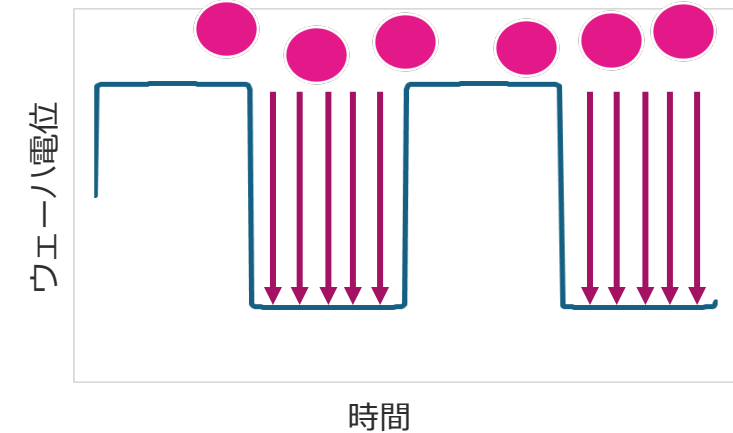
イオンを引き込む力がばらつく
= 入射角がばらつく



新技術（HERB™）



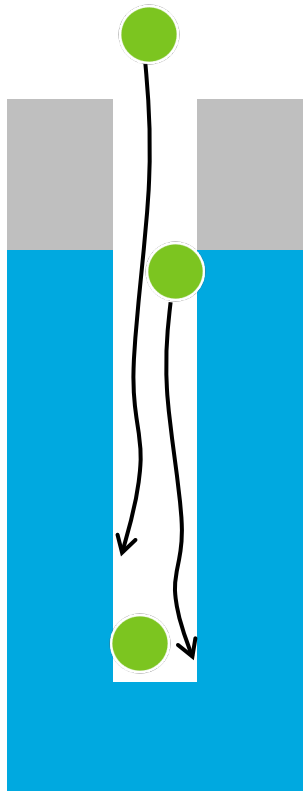
イオンを引き込む力が強く一定
= 入射角も垂直化



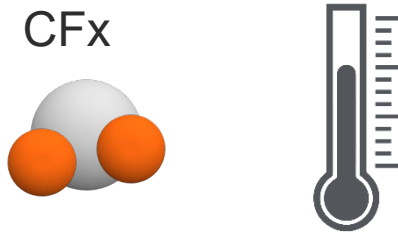
TEL独自技術によるソリューション 2: PHastIE™

Source of all drawings: TEL

ラジカル輸送

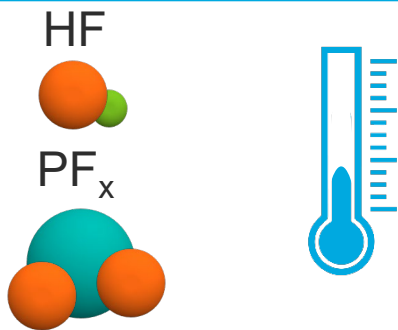


従来技術 (CF_x + 常温)



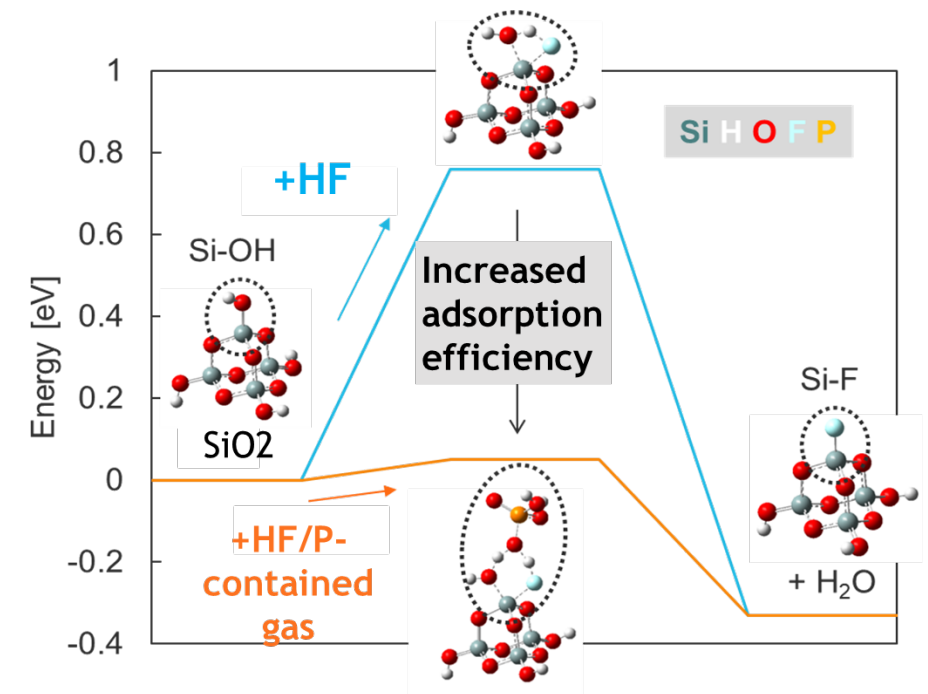
CF_xはポリマー化して吸着しやすい
間口に堆積すると輸送を阻害

新技術 (PHastIE™)



新規ガスを採用することで上記課題を克服
低温との組み合わせで高速Etchingを実現

(PHastIE™: Phosphorus + Hydrogen based “Fast” Ion Etch™)



Novel Cryogenic HARC Etch



Source: TEL

Beyond
10 μ m
2.5x Faster

プロセス性能

極低温プロセス

より直線的、
より深く、
より速く

プラズマ制御

深層学習を用いた最適化

環境性能

消費電力 -43%

Less Power

CO₂排出量 -83%

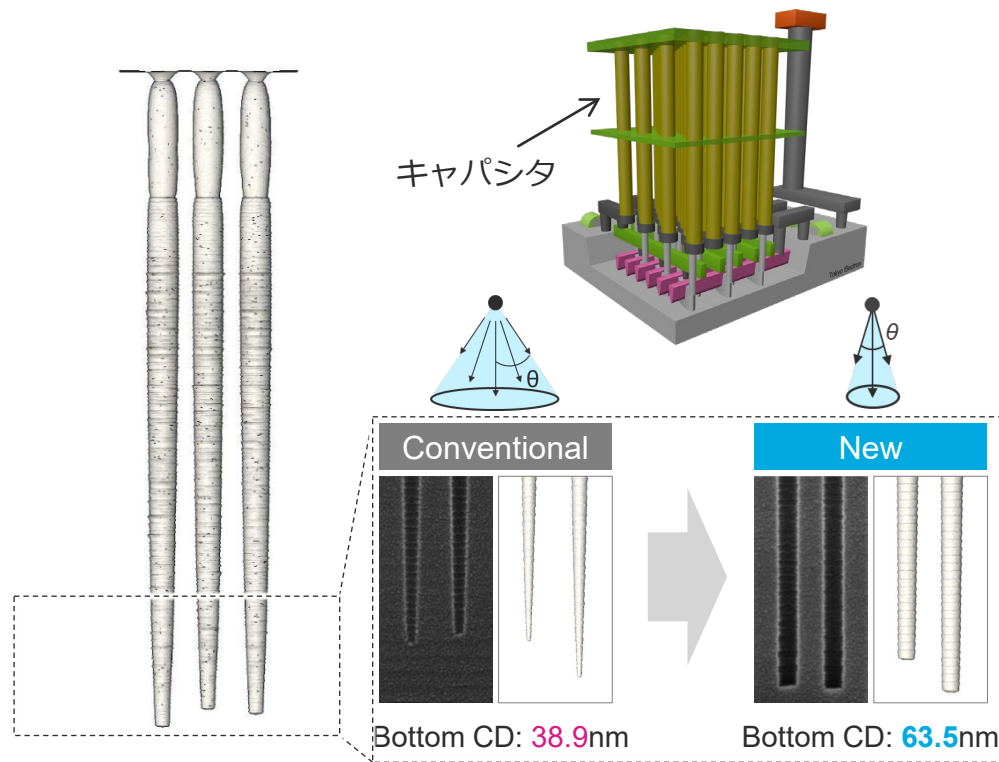
Less Carbon Footprint

世界初、新Cryogenicプロセスを2023年に発表（@VLSI 2023）
高いプロセス性能と環境性能を両立

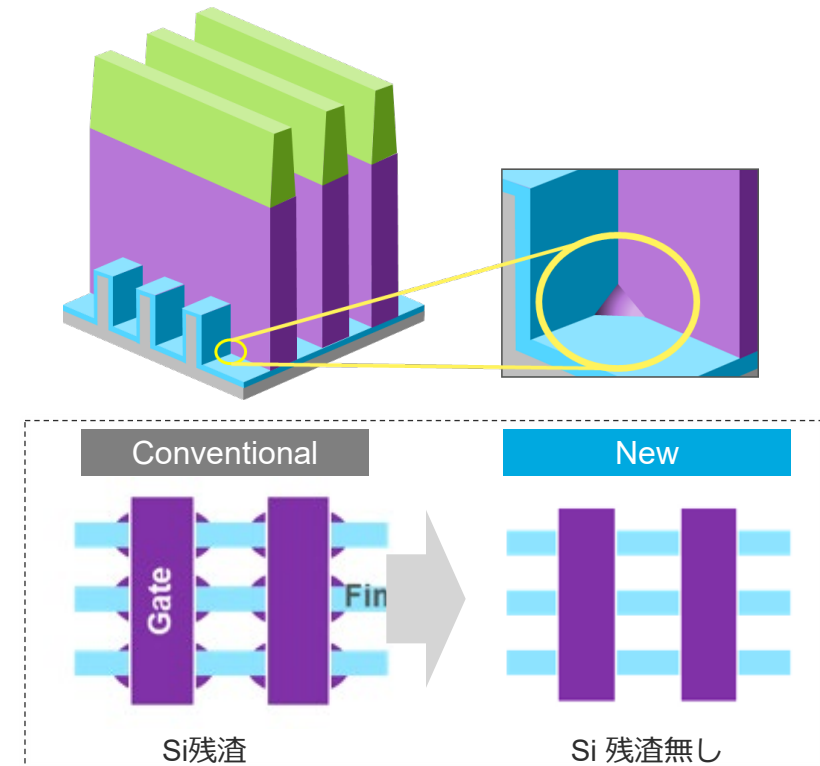
新たなエッチング技術の展開

Source of all drawings: TEL

DRAM: Capacitor SiO₂加工



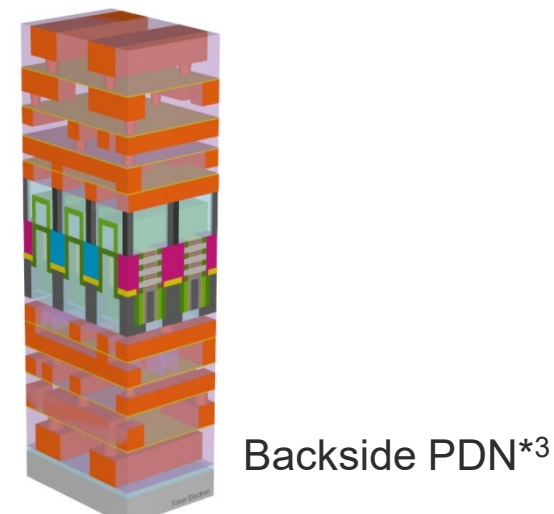
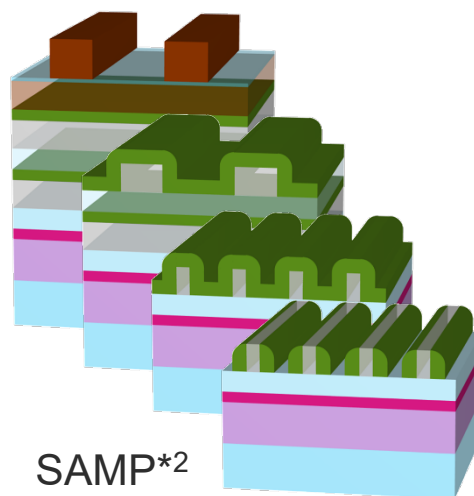
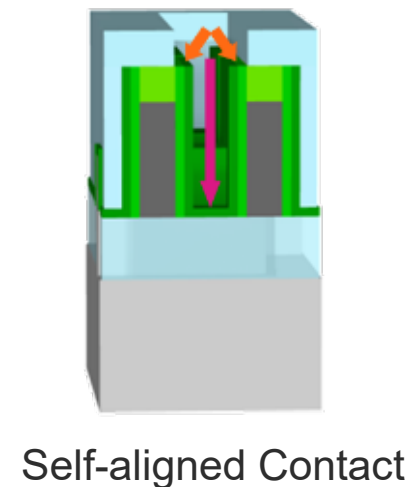
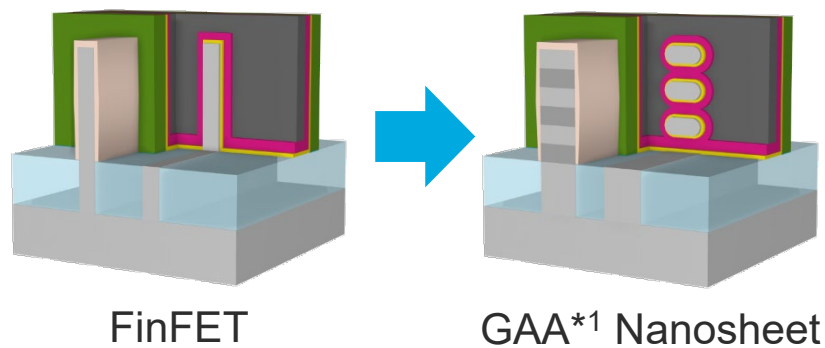
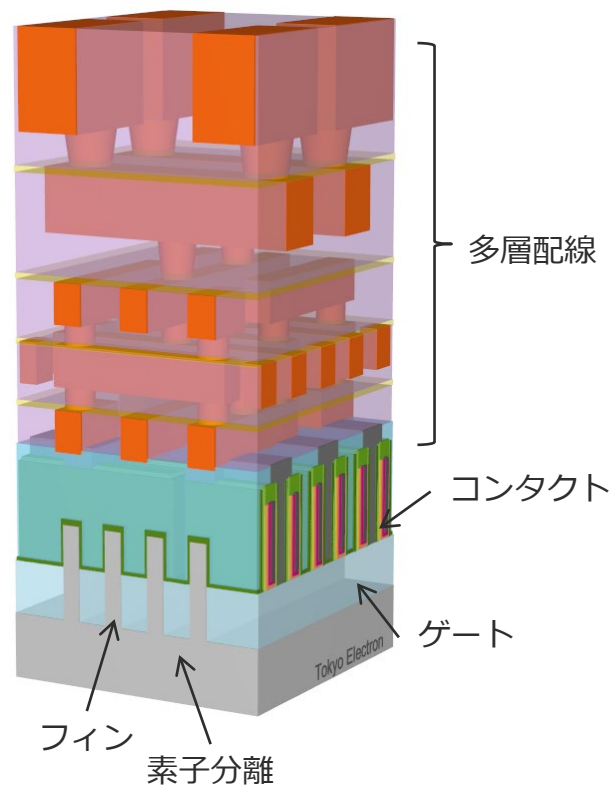
Logic: Gate Silicon加工



理想のエッチングプロセス開発で培った新技術を
多様なCriticalプロセスにも展開

ロジックにおける事業機会

Source of all drawings: TEL



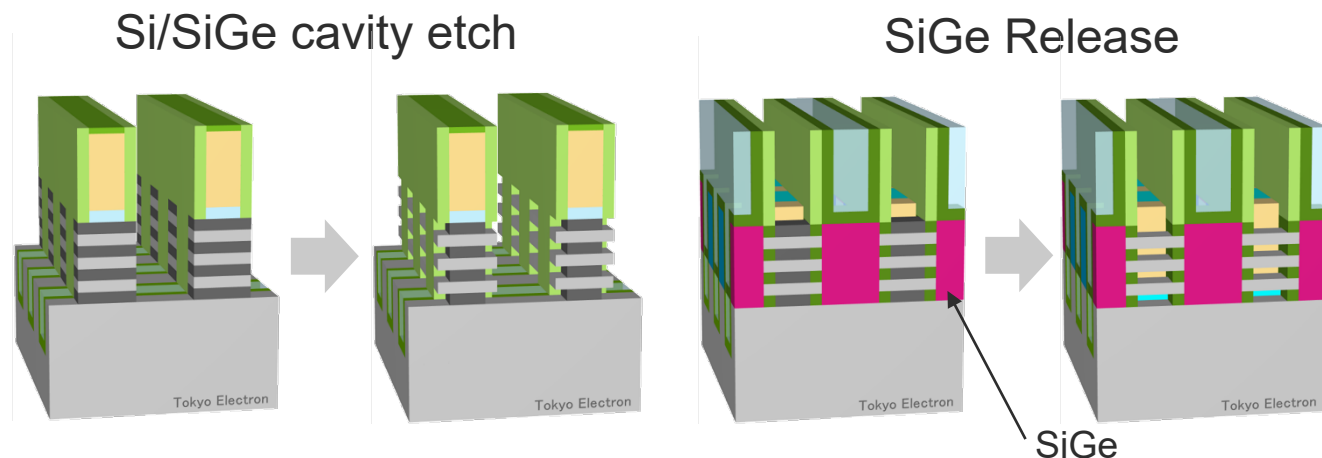
- *1 GAA: Gate all around
- *2 SAMP: Self-aligned multiple patterning
- *3 PDN: Power delivery network

微細化が進むことによるデバイス構造の変化やEUVリソグラフィーに対応

GAA Nano Sheet FET構造への取り組み

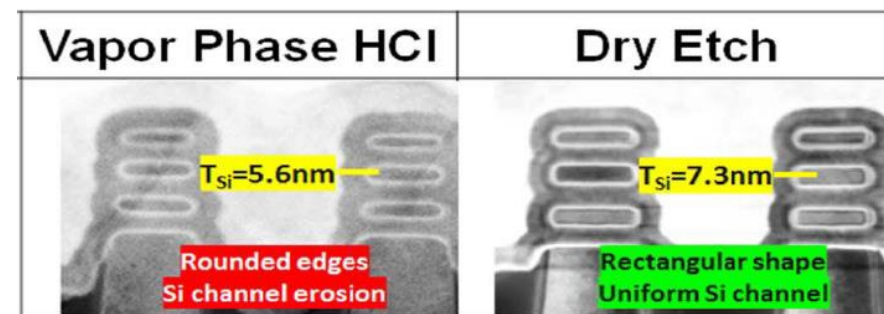
GAA Nano Sheetプロセスの課題：

- パターン形状（矩形）の均一性
- パターン表面のラフネス・残渣



TELの取り組み：ガスケミカルエッチング

- 高いエッチング選択性
- 高い均一性
- 残渣除去・ラフネス低減



Source: N. Loubet, et al., IBM, TEL Technology Center, America (IEDM2019)

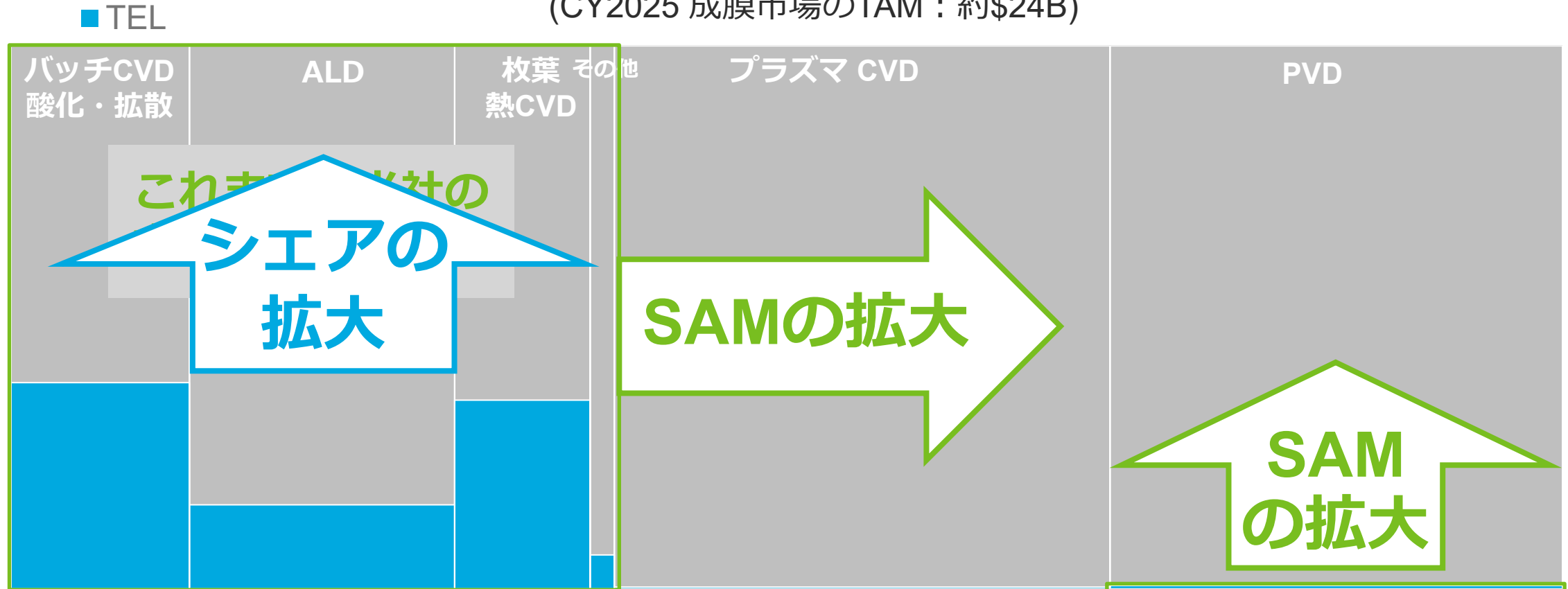
ガスケミカルエッチングのメリットを生かして先端プロセスへ貢献

7-2-2. 成膜装置

成膜における事業戦略：シェアの拡大・SAMの拡大

成膜市場におけるTELのシェア
(CY2025 成膜市場のTAM：約\$24B)

TEL Estimates



成膜ビジネスにおける戦略 1：枚葉CVD成膜装置のSAMの拡大

Triase⁺™



Single Reactor
既存プラットフォーム

Episode™ 1



Single Reactor
最大8基のプロセスモジュール搭載

Episode™ 2 DMR*



***Duo Matched Reactor**
2枚葉で高い生産性を実現

Episode™ 2 QMR**



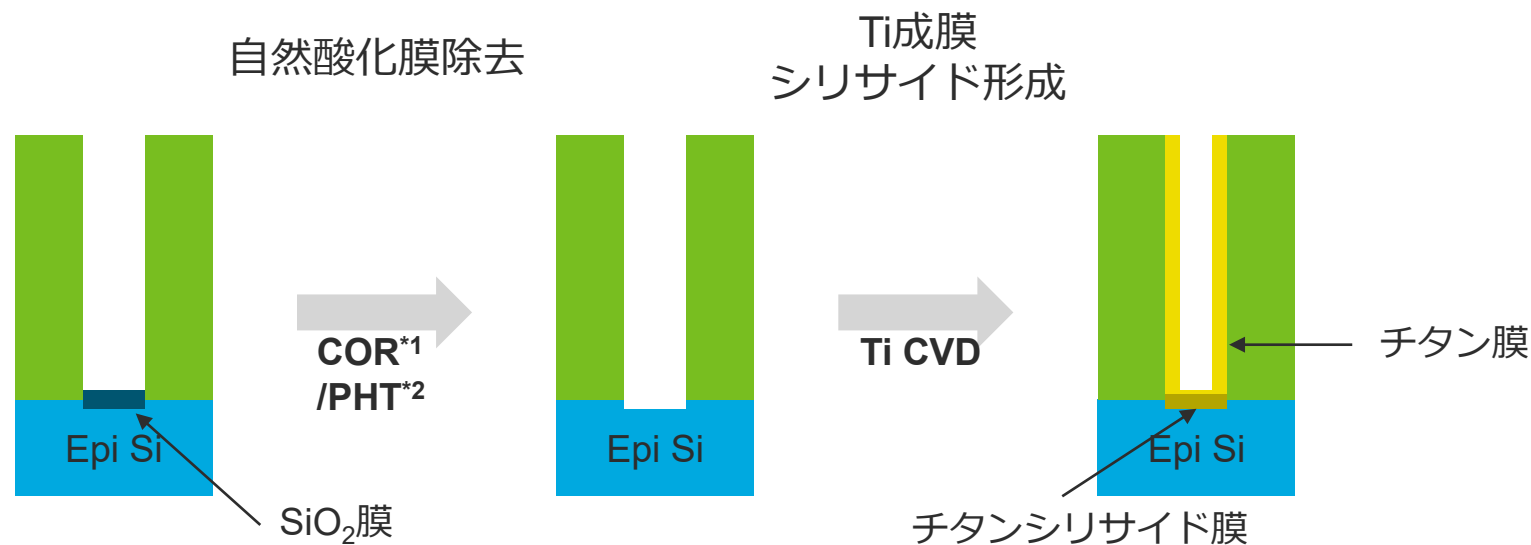
****Quad Matched Reactor**
新開発高密度プラズマ源搭載

今後リリース予定

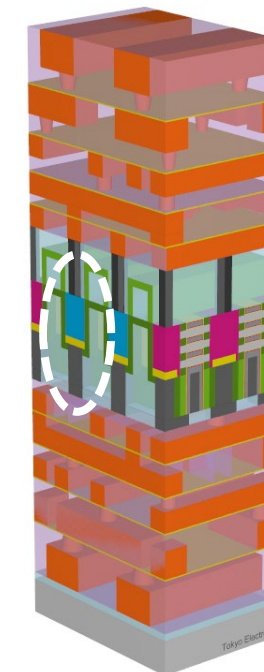
Episode™ 1 : コンタクト形成工程

Source of all drawings: TEL

■ プロセスフローの一例



*1 COR: Chemical Oxide Removal
*2 PHT: Post Heat Treatment



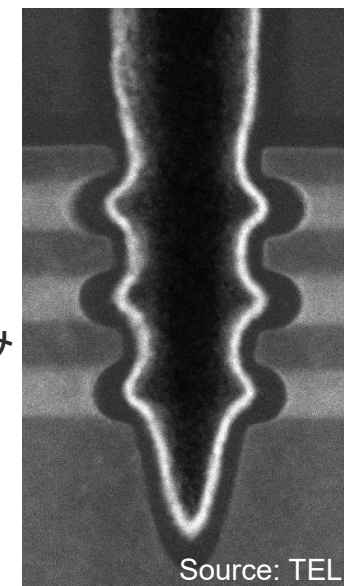
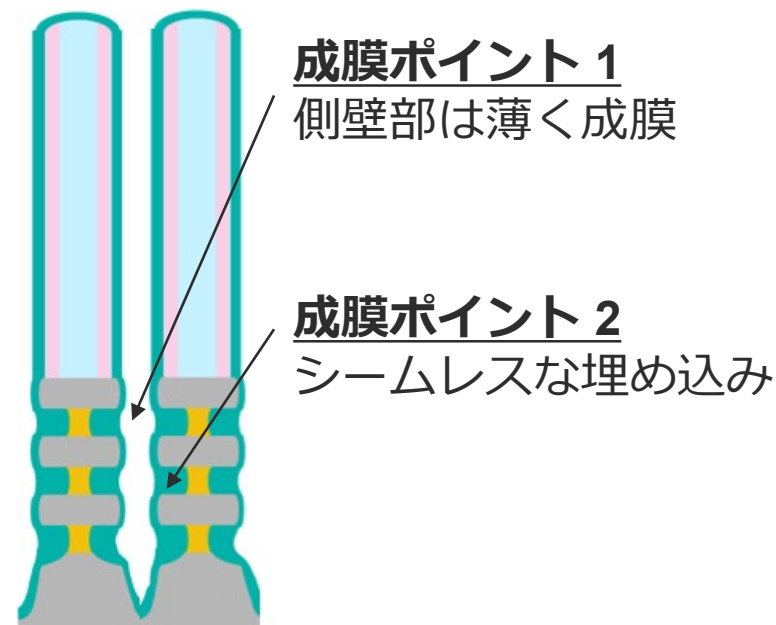
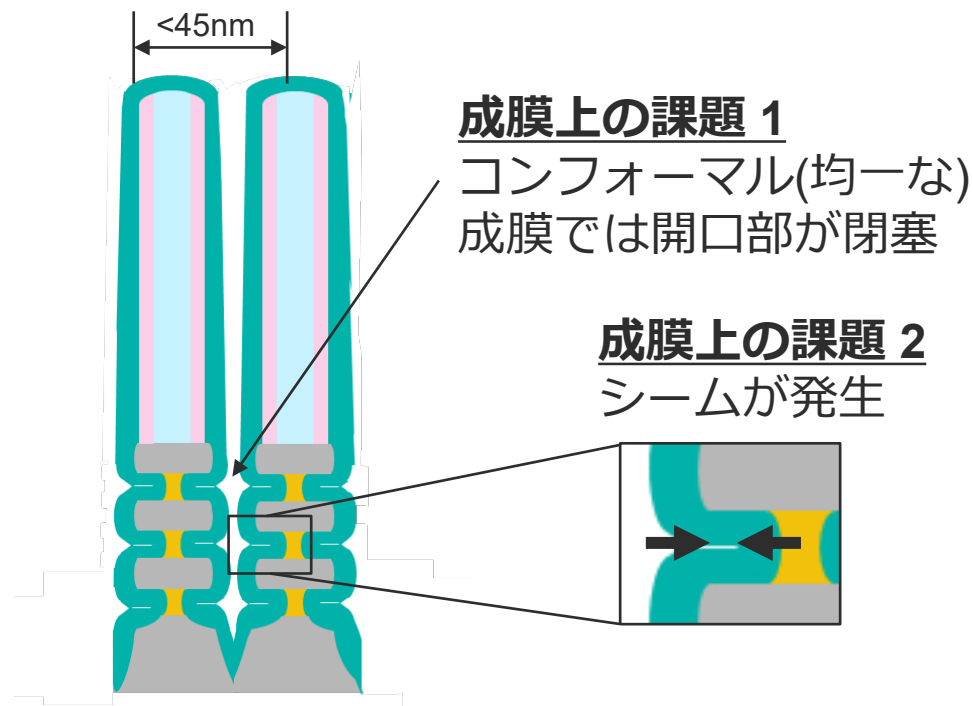
高真空度の同一プラットフォーム上で酸化膜除去工程とメタル成膜を連続処理
⇒コンタクトの低抵抗化実現に寄与

Episode™ 1 : Inner Spacer工程一横方向の埋め込み性

Source of all drawings: TEL

- 技術課題：
成膜後のエッチングによるリーク発生懸念

- 解決策：
埋め込み性能の改善



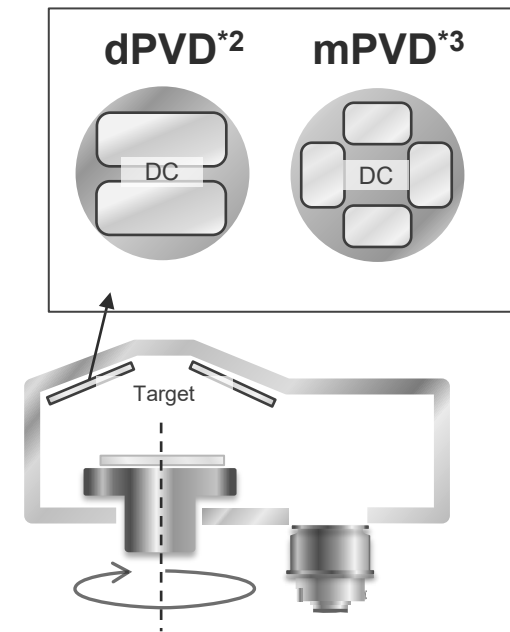
ユニークな成膜手法によるシームレスな埋め込みと
新開発の高密度プラズマによる横方向に均一な膜の改質を実現

成膜ビジネスにおける戦略 2：PVD装置におけるSAM拡大

Source of all drawings: TEL

LEXIA™ -EX 2024年12月リリース

- ウェーハ回転機構を備えた斜め入射PVD装置
(Oblique Angle Sputtering)
 - 良好な膜厚均一性 (1σ 0.5%)
- 独自のマルチカソード*1仕様
 - 高い成膜レートを実現
 - 複数材料による組成比制御が可能
- 高い生産性を実現 (~100WPH)
- 従来機種から大幅な省スペース化を実現



*1 カソード: 成膜材料を取り付ける電極

*2 dPVD: Dual cathode PVD

*3 mPVD: Multiple cathode PVD

成膜ビジネスにおける戦略 3：縦型熱処理/成膜装置での成長



EVAROS™

- 主要アプリケーション：ALDとCVD
 - Siプロセス全般（コンタクトSi、チャネルSi, etc.）
 - 熱ALDプロセス（SiN、SiO₂）
 - プラズマALDプロセス（SiN）
 - その他プロセス（Si/SiGeエピタキシャル）
- 特徴
 - 1バッチ最大200枚処理
 - 大表面積パターンにも均一な成膜をするために、リアクタ排気口の大口径化により大変優れたコンダクタンス特性を実現
 - ウェーハ1枚あたりのCO₂排出量を約25%削減（TELINDY PLUS™比）
 - 省人化（One-Touch立上げ、セルフメンテナンス、DXの活用）

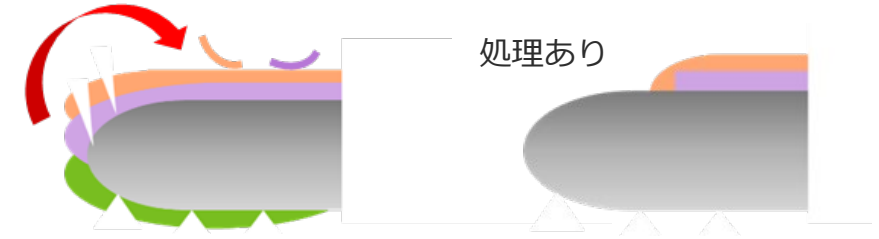
7-2-3. 洗淨装置

枚葉洗浄における戦略

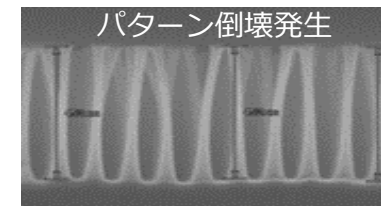
■ 枚葉洗浄

- ベベルウェットエッチング
 - ・ 市場は年率10%程度の成長見込み
 - ・ 顧客歩留まり改善に貢献。精密な外周部の膜除去性能により差別化し、高いシェアを維持
- パターン倒壊抑制
高アスペクト比のパターンの倒壊を抑制する当社独自の技術により、シェアを拡大
- メタルエッチング
メタルとの選択比を制御する新規SPM専用チャンバーを販売開始。ドライエッチングのダメージや残渣による歩留まり低下の課題を解決

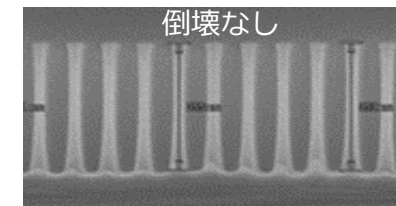
処理なし



既存乾燥技術



新乾燥方式



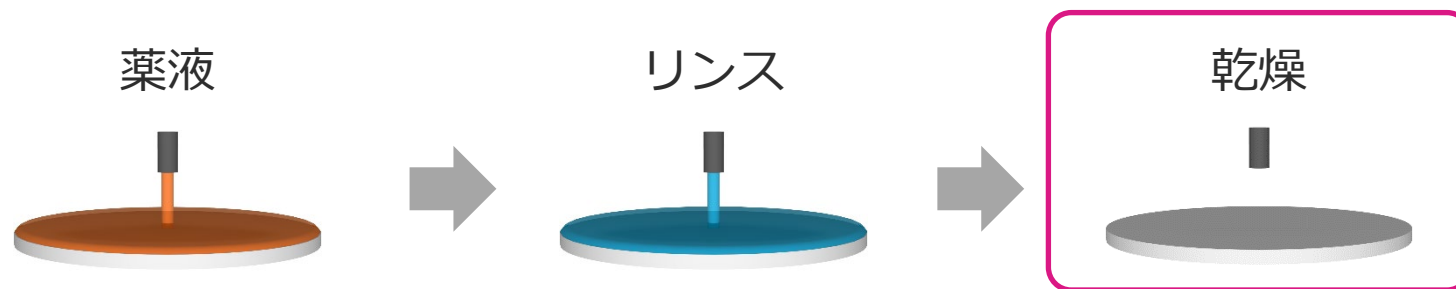
Source: TEL

メタルエッチング工程イメージ

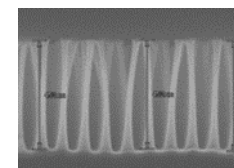


Source of all drawings: TEL

先端デバイスが抱える洗浄工程における技術課題



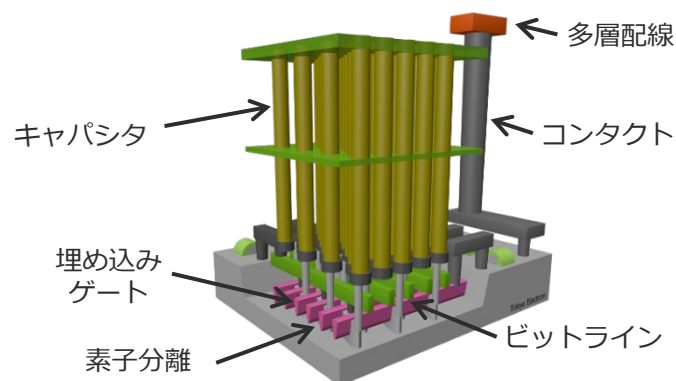
パターン倒壊



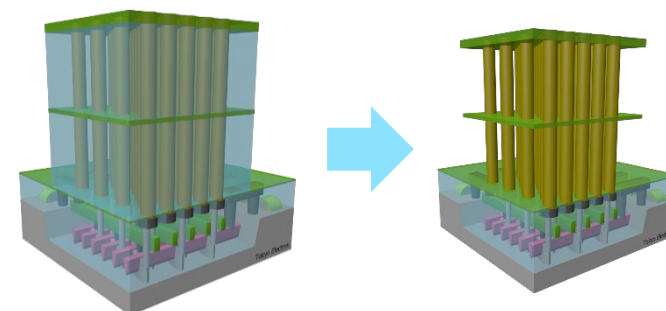
Source: TEL

■ DRAM

- 素子分離エッチング後の洗浄
- キャパシタ電極形成後のモールドのウェットエッチング

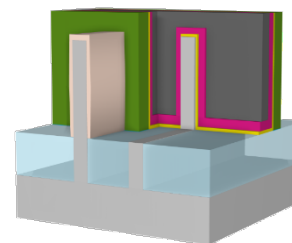


ウェットエッチング

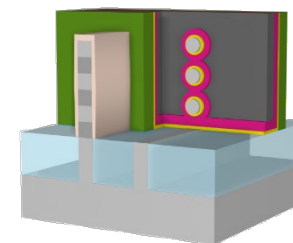


■ ロジック

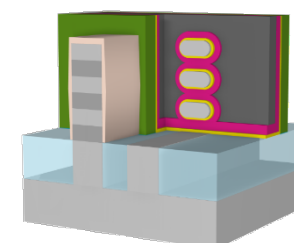
- Fin エッチング後の洗浄
- Nanowire/Nanosheet 形成後の洗浄



FinFET



Nanowire

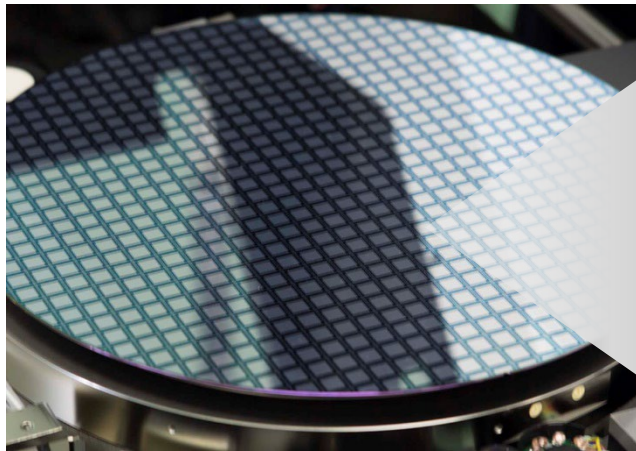
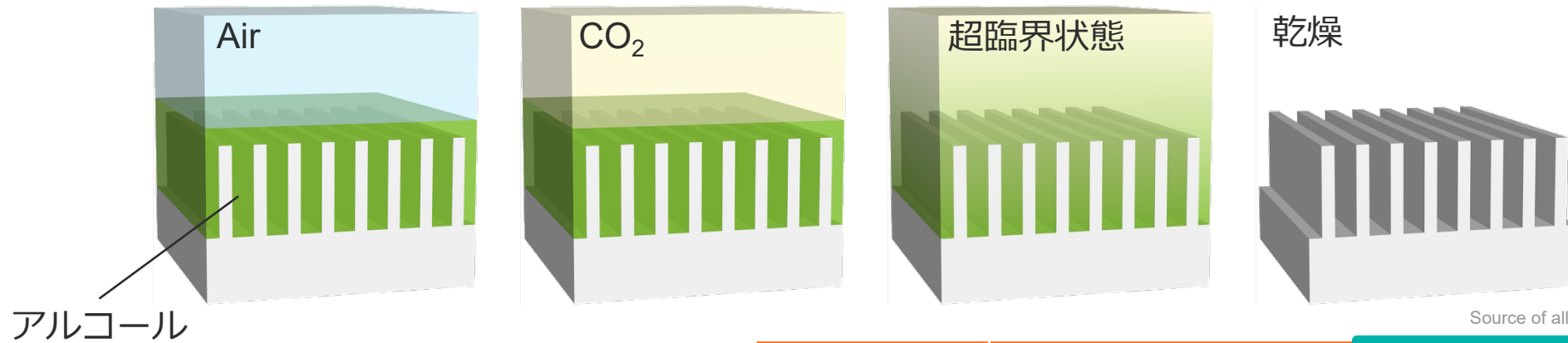


Nanosheet

Source of all drawings: TEL

デバイス構造の微細化・高アスペクト比化により、乾燥技術の難度が増加

超臨界乾燥技術



	従来の乾燥	TELの超臨界乾燥
Top View		
Side View		

Source: TEL

超臨界乾燥技術によりパターン倒壊を抑制

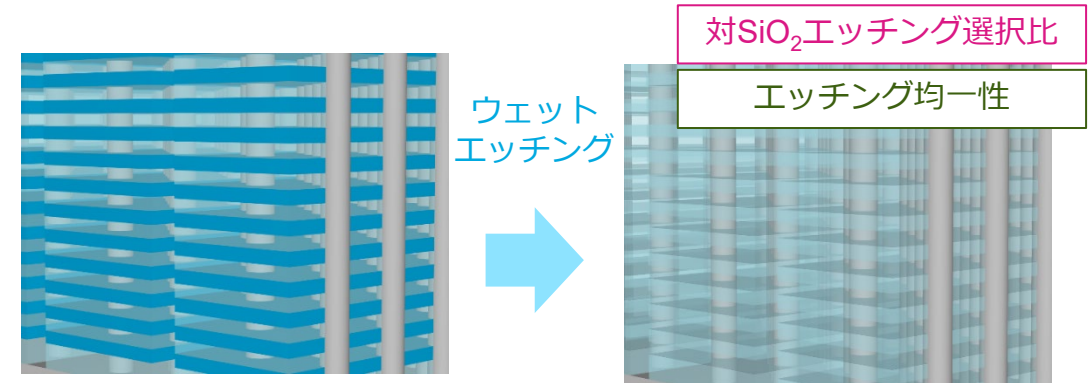
バッチ・スクラバー洗浄における戦略

Source of all drawings: TEL

■ バッチ洗浄

- 3D NAND向けSiNエッチング、Wエッチング
長時間かつ高いプロセス技術が要求される工程に
注力。ウェットエッチングにおける高均一性、
高選択性および高生産性の実現により差別化

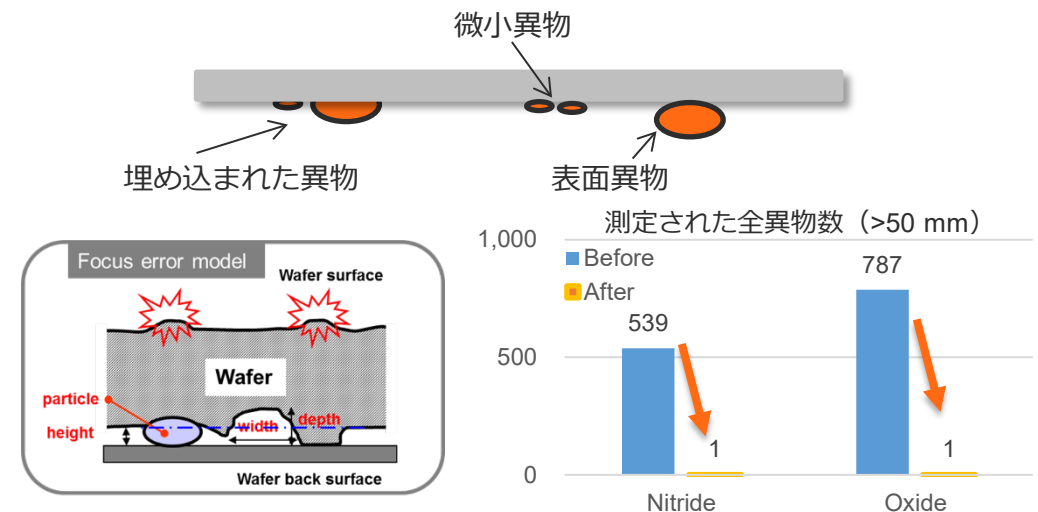
SiNエッチング工程イメージ



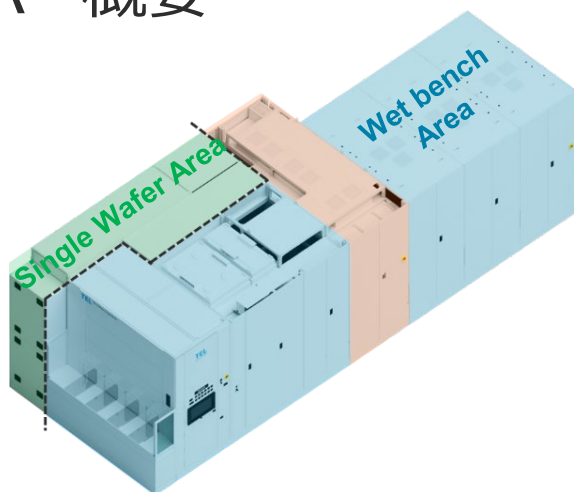
■ スクラバー洗浄

- Pre-lithography工程
EUVの導入によってますます重要度が増す
露光機の稼働率向上に貢献する、異物低減など、
価値の高いソリューションを提供

ウェーハ裏面とディフォーカスのイメージ



■ ZEXSTA™概要



Wet Benchと枚葉洗浄の
コンビネーション処理を提案

処理手法	特色
Wet Bench	高温・長時間処理、ウェットエッチング
枚葉洗浄	高度な乾燥技術、パーティクル制御

■ Target Application

- 高度なウェットエッチングと高度な乾燥技術が求められる工程



3D NANDに加え、今後、DRAMの積層化にも伴い、高度な選択等方ウェットエッチング技術が求められる

- 高生産性と表面清浄度の両立が求められる工程



LogicやDRAMにおいて、高度な表面清浄度が求められる

これまでの装置区分に捉われることなく、新たな価値創造にChallengeし、顧客技術開発に貢献します

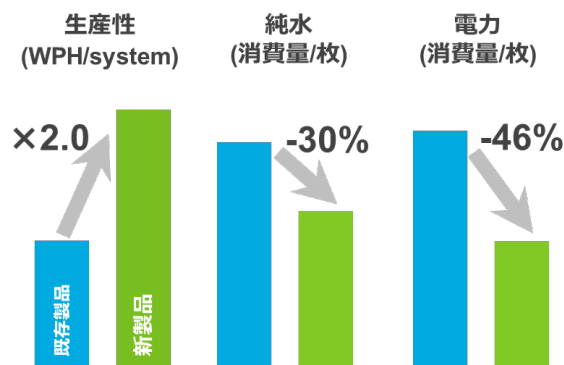
洗浄装置開発取り組み

Source of all drawings: TEL

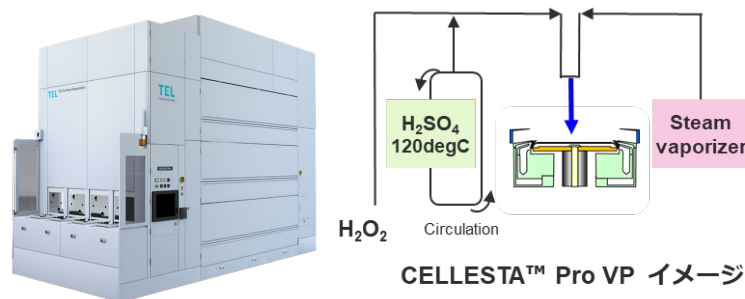
高生産性Wet Bench (EXPEDIUS™-R)



業界初Large Batch処理（一度に処理する枚数を拡大）を実現する装置

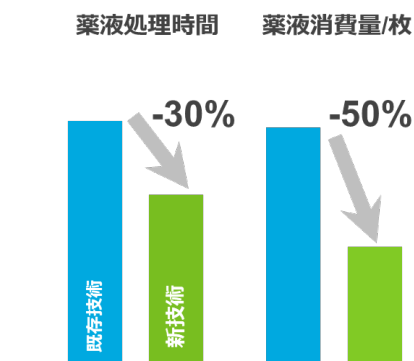


SPM*1 Vapor技術 (CELLESTA™ Pro VP)

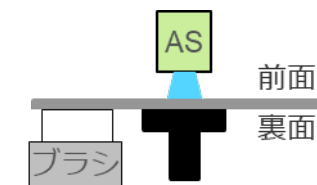


薬液に水蒸気を添加し、効率的な化学反応により処理温度の高温化を実現

*1 SPM : Sulfuric Acid and Hydrogen Peroxide Mixture

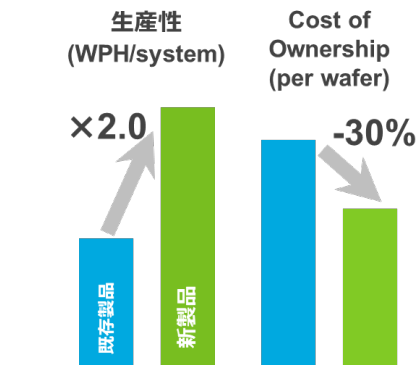


両面スクラバ (CELLESTA™ MS2)



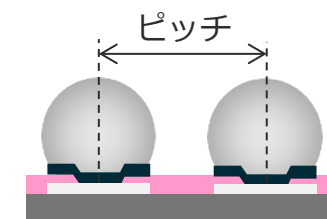
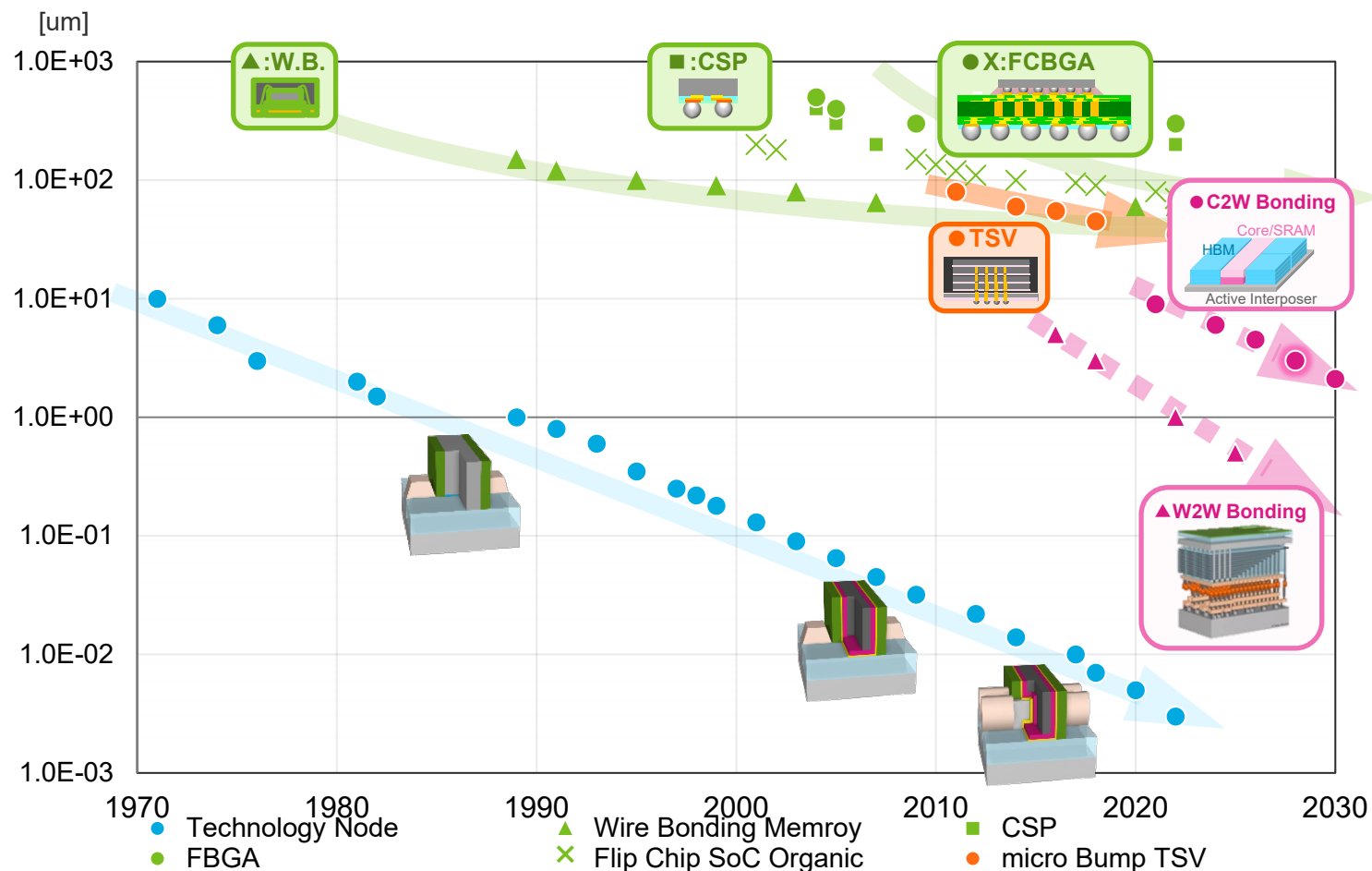
Wafer表面のAS*2処理、Wafer裏面のBrush処理を一つのChamberで同時処理が可能

*2 AS : Atomized Spray

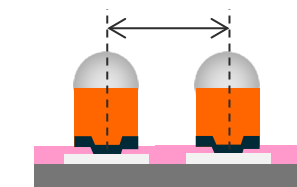


7-3. 後工程 事業戦略

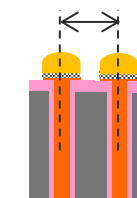
半導体テクノロジーノードと実装電極ピッチ



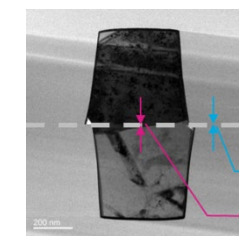
● Solder Bump



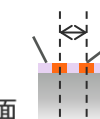
× Cu Pillar Bump



● TSV Micro Bump



Source: TEL

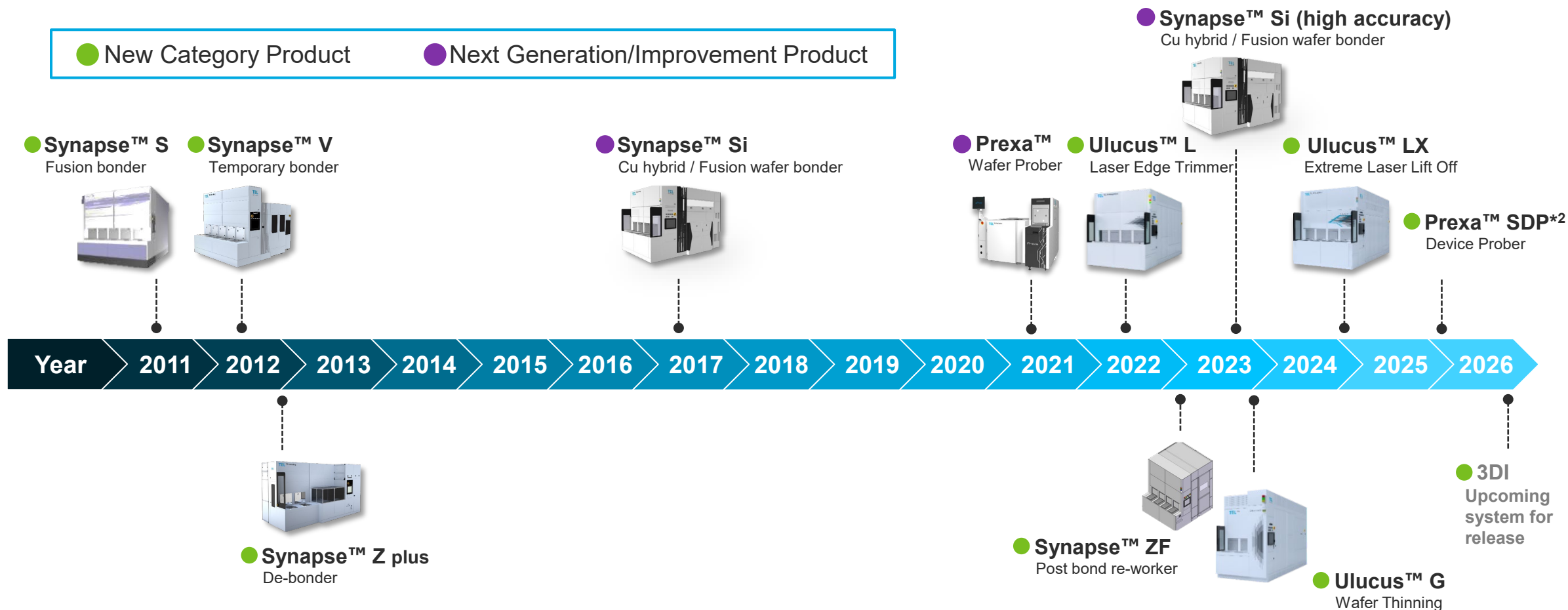


貼り合せ接合

● ▲ Cu Hybrid Bonding

貼り合わせ接合技術の導入が、実装電極ピッチのさらなる縮小を加速

アッセンブリー・テスト*1向け製造装置投入の歴史

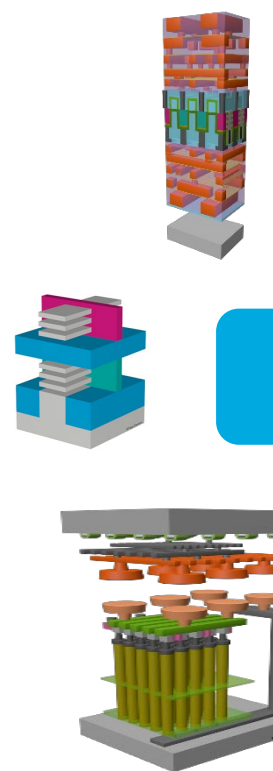


3Dインテグレーション時代へ向け、新装置/次世代装置開発を加速

HPC/AIデバイスにおける3DI/テストの事業機会

前工程

ウェーハでのデバイス製造



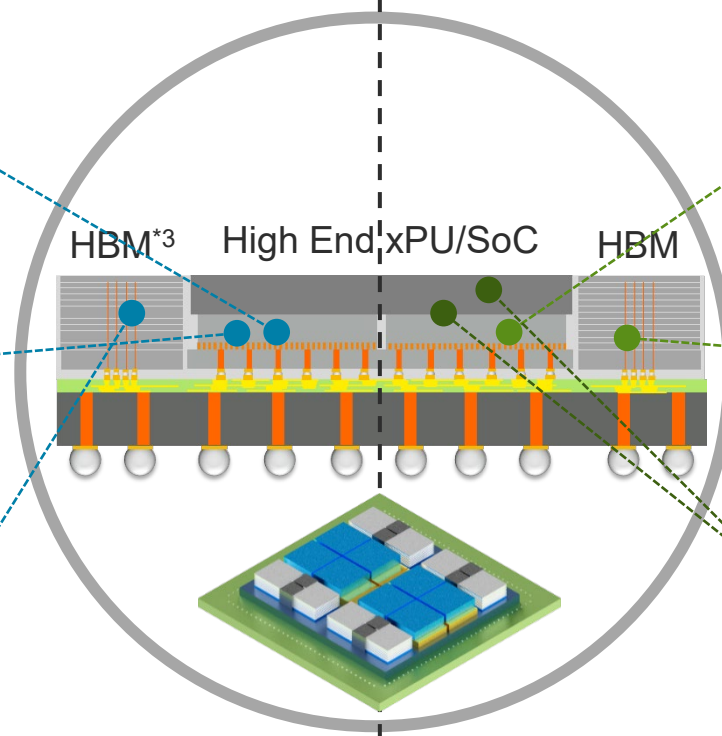
BSPDN^{*1}

CFET^{*2}

DRAM

Advanced Packaging

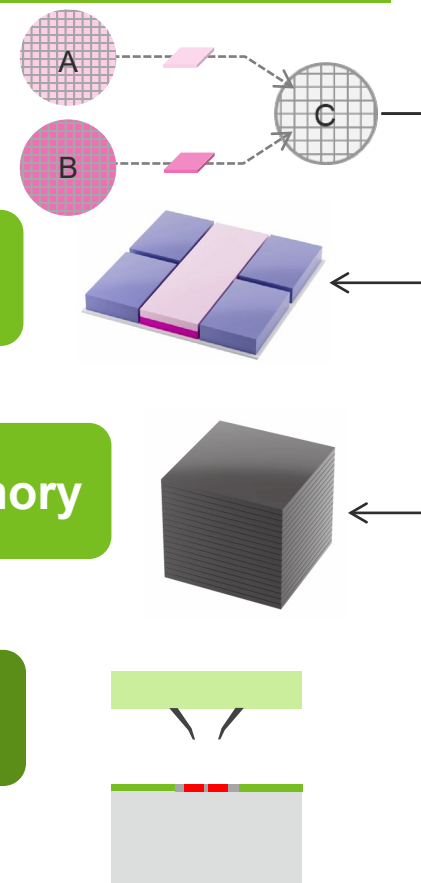
ダイシング後のアセンブリー



3DIC

Stack Memory

Die Test
for KGD^{*4}

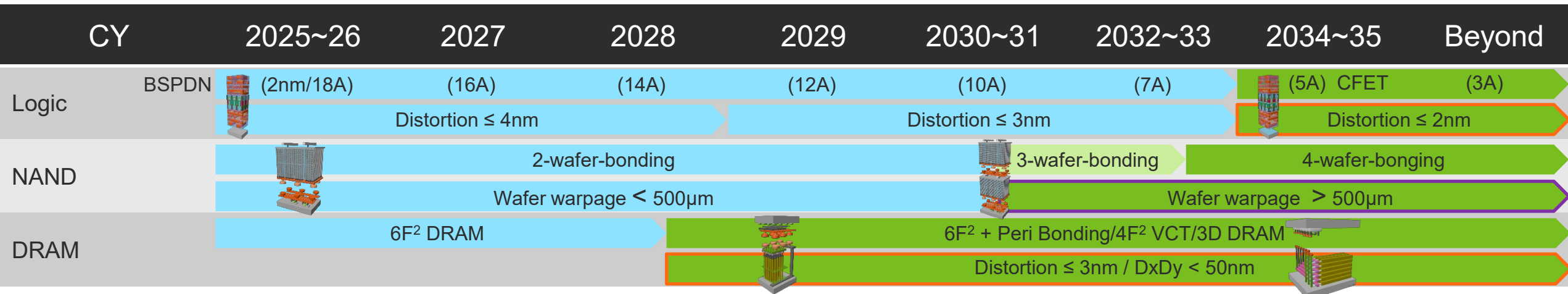


- *1 BSPDN: Backside Power Delivery Network
- *2 CFET: Complementary Field Effect Transistor
- *3 HBM: High Bandwidth Memory
- *4 KGD: Known Good Die

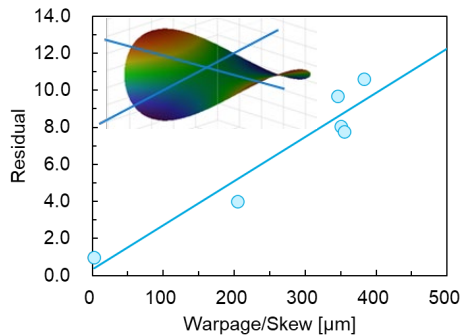
ボンディング技術における当社の事業機会



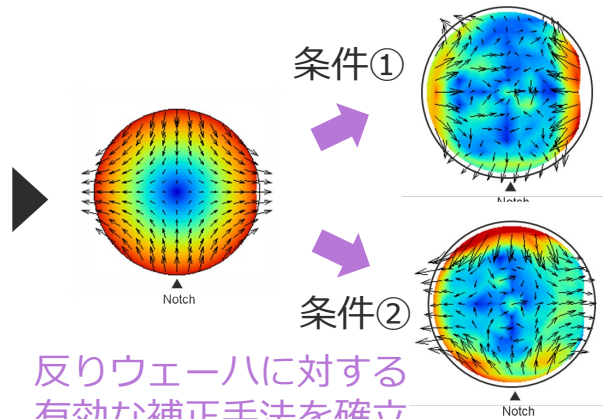
ウェーハボンダーの技術ロードマップと課題



反りウェーハへの対応

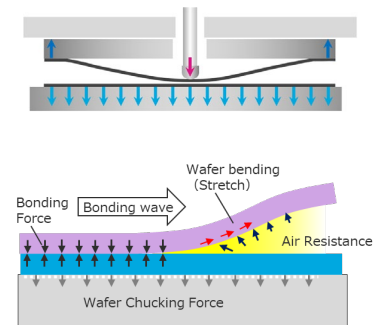
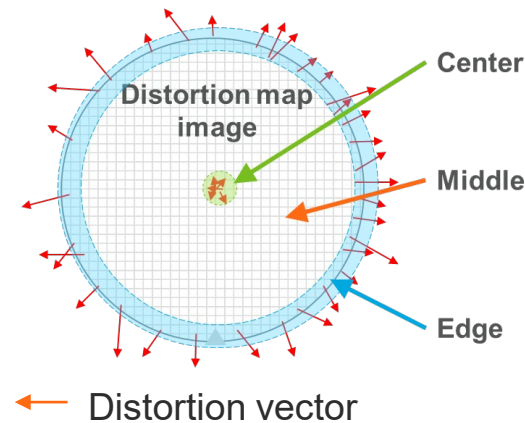


ウェーハ反り量と
歪み誤差の関係



反りウェーハに対する
有効な補正手法を確立

ウェーハ歪み(Distortion)への対応

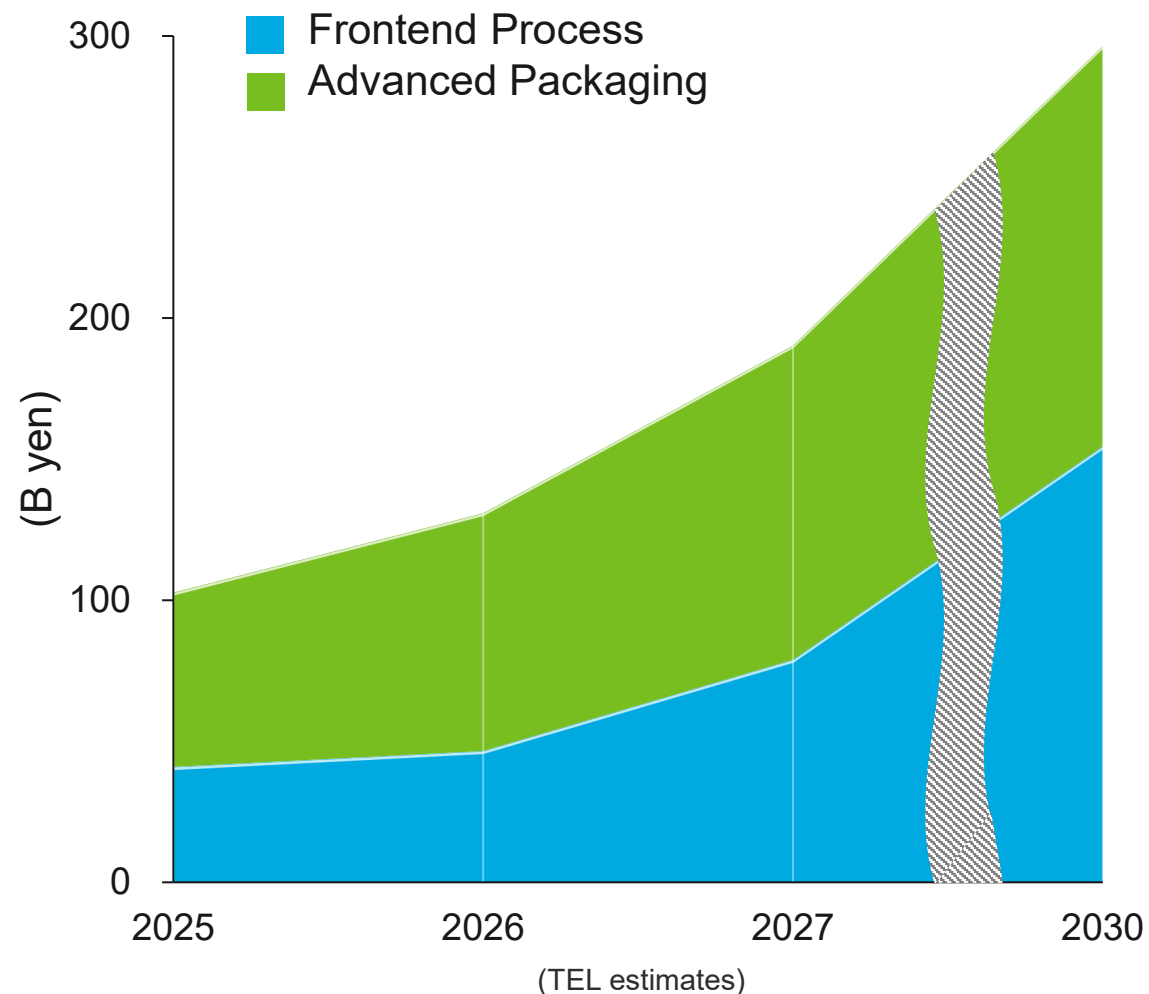


ハード開発とプロセスの最適化

次世代デバイス対応として必要なさまざまな技術を先行して開発中

Source of all drawings: TEL

ボンディング工程に関する製造装置市場規模（当社見込み/TAM*）

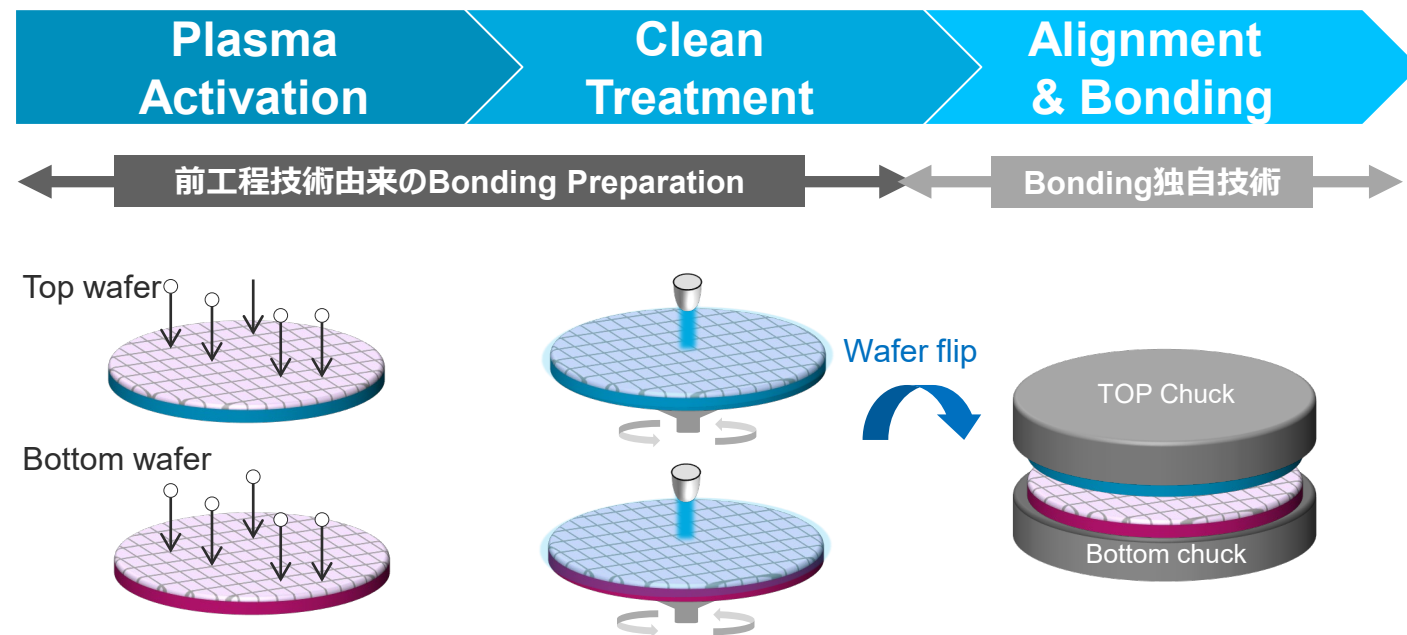


CY2025からCY2030でのCAGRは24%と高成長を見込む

- CY2030には3,000億円規模に
- 前工程向けと先端パッケージング向けの両方セグメントで成長
- ボンダー（永久/仮貼合）、デボンダー（剥離）、切削、薄化と技術は各種技術が対象

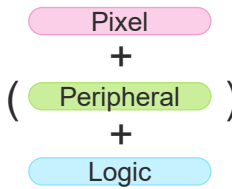
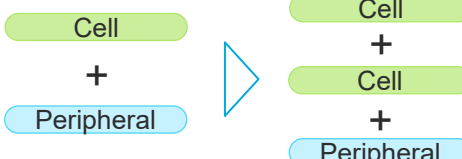
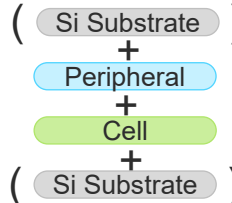
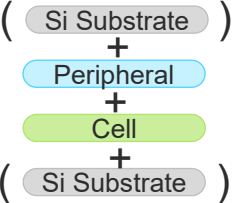
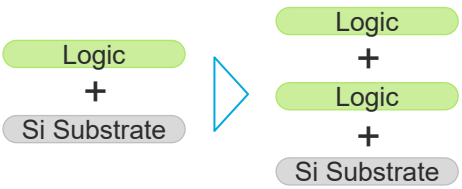
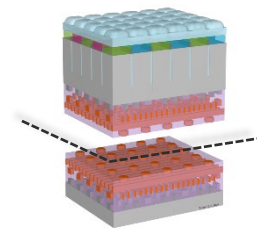
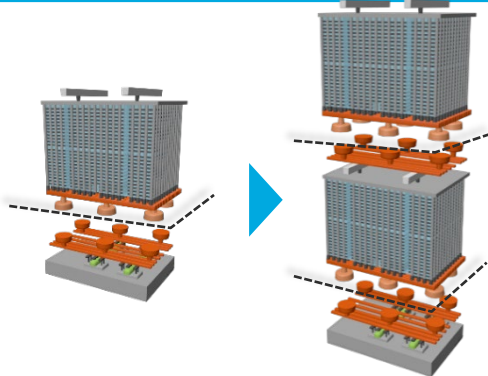
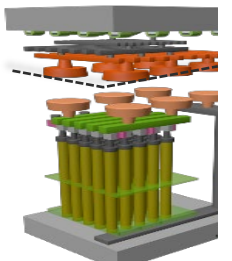
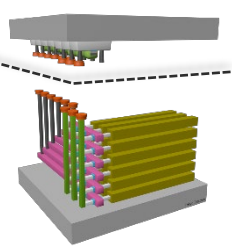
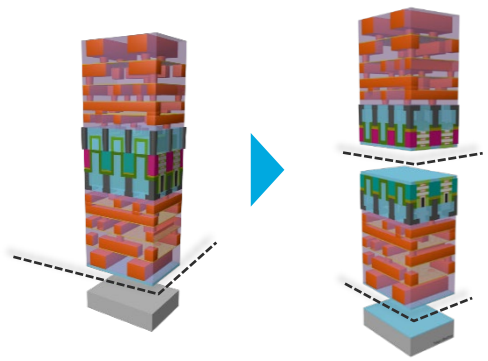
* TAM : Total Available Market

ウェーハ永久接合ボンダー Synapse™ Si



- 当社の有する広範な技術とさまざまな事業が、効率的な製品開発と性能改善に大きく寄与
- ボンディングの量産導入へ向けて、主要なメモリ/ロジックのお客様との評価が順調に進展
- 次世代デバイス製造へ、ウェーハでのフュージョン/Cuハイブリッドボンディング技術をリード

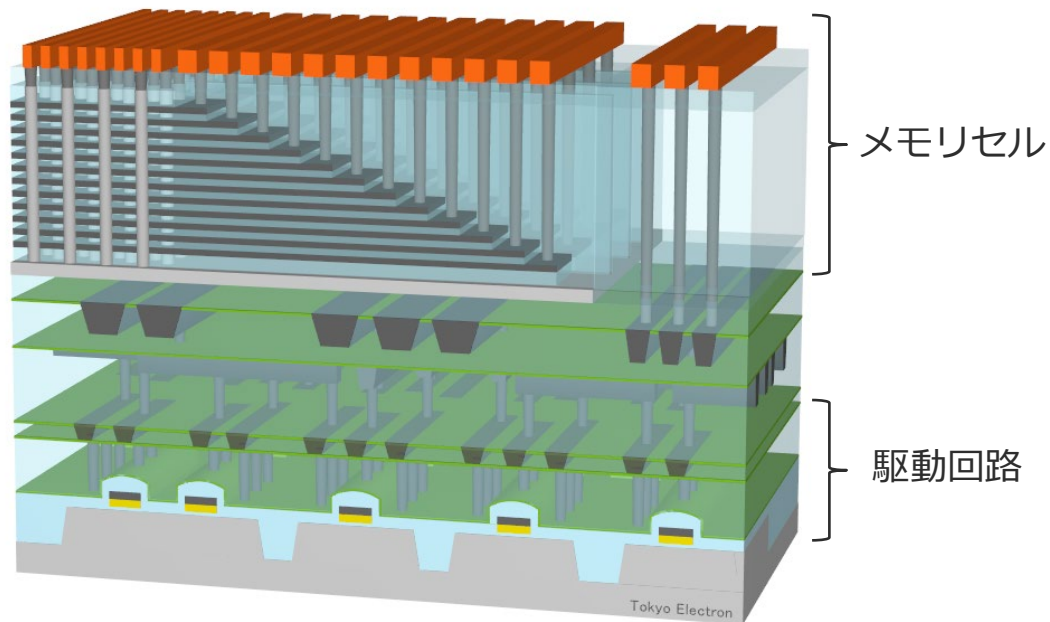
ボンディング技術が適用されるさまざまなアプリケーション

Application	前工程					
	CIS* ¹	NAND		DRAM		Logic
Stacking Device	BSI* ² 	3D NAND 		VCT* ⁵ DRAM 	3D DRAM 	BSPDN & CFET 
Bonding	Wafer to Wafer (CHB* ³ /Fusion)	Wafer to Wafer (CHB)		Wafer to Wafer (CHB/Fusion)	Wafer to Wafer (CHB/Fusion)	Wafer to Wafer (HB* ⁶ /Fusion)
Structure						
Status	HVM* ⁴	R&D~HVM	R&D	R&D	R&D	R&D~HVM R&D

将来のデバイス構造は単層から複層ボンディングへ

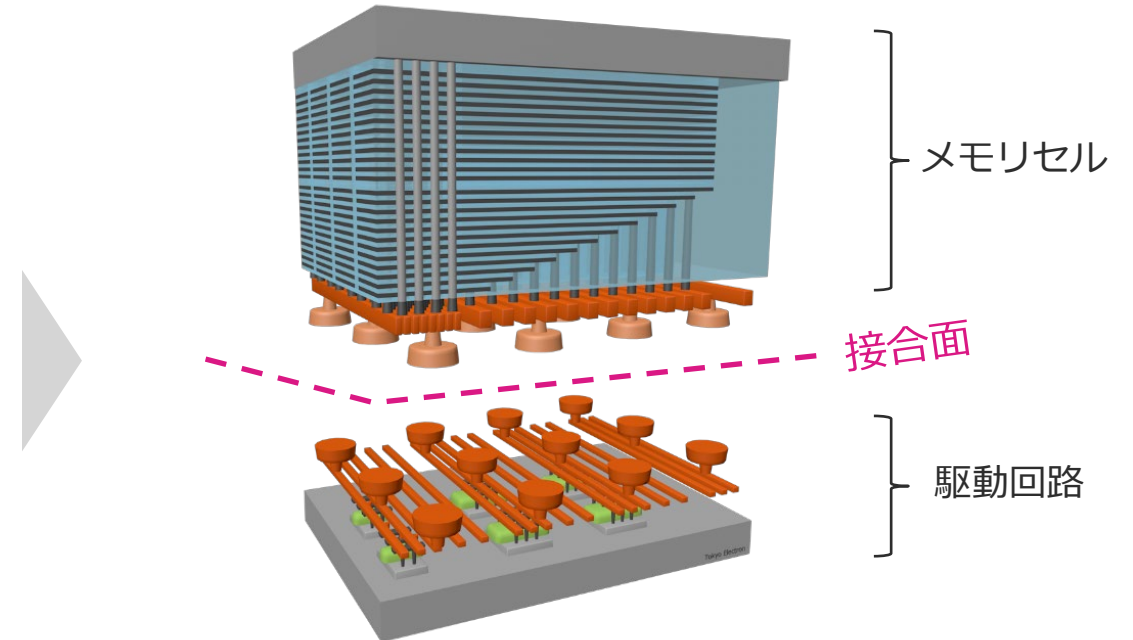
貼り合わせ接合導入例：3D NAND

従来構造



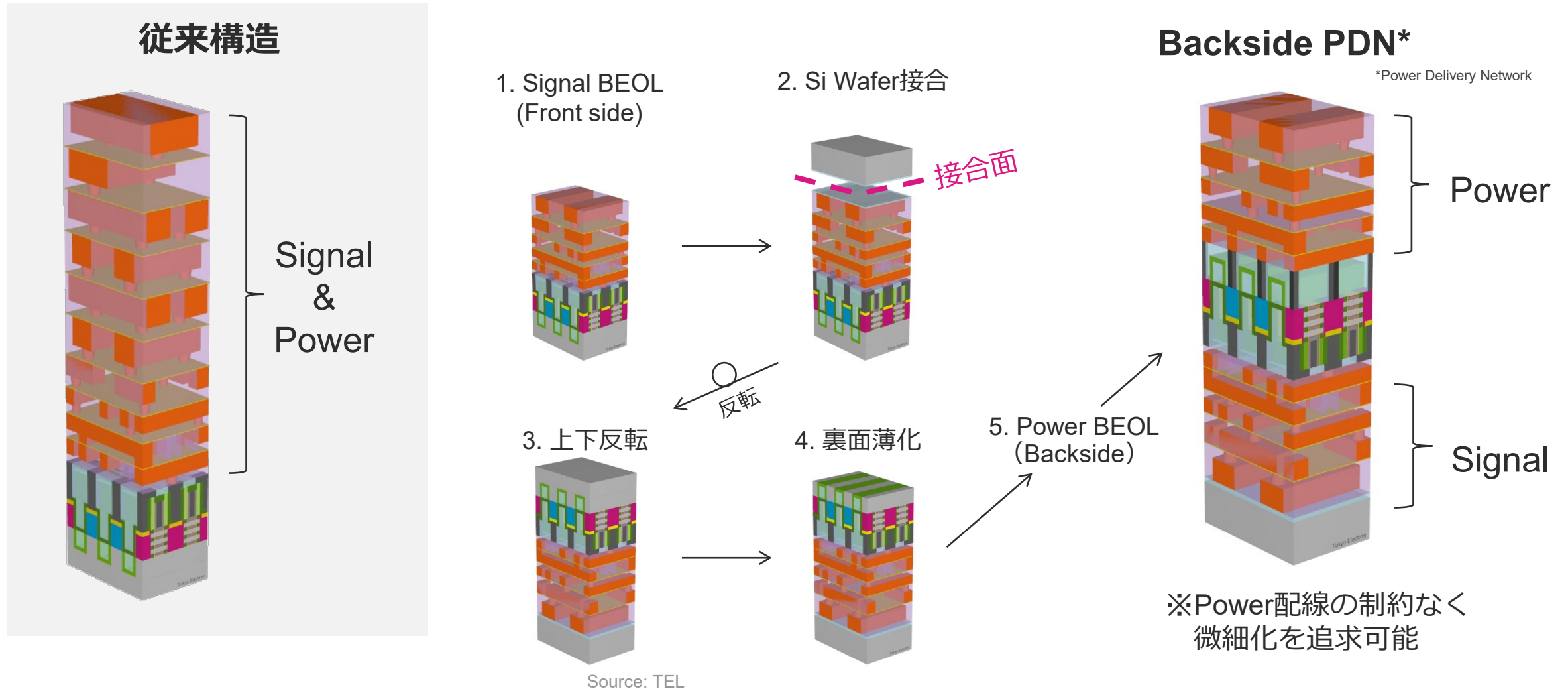
- ✓ 駆動回路が高熱に晒され劣化
- ✓ 長い配線長

接合構造



- ✓ 駆動回路を別ウェーハで製造、メモリセルと貼り合わせ
 - 回路性能向上
 - 短TAT*プロセス
- ✓ 短い配線長

貼り合わせ接合導入例：Logic Backside PDN

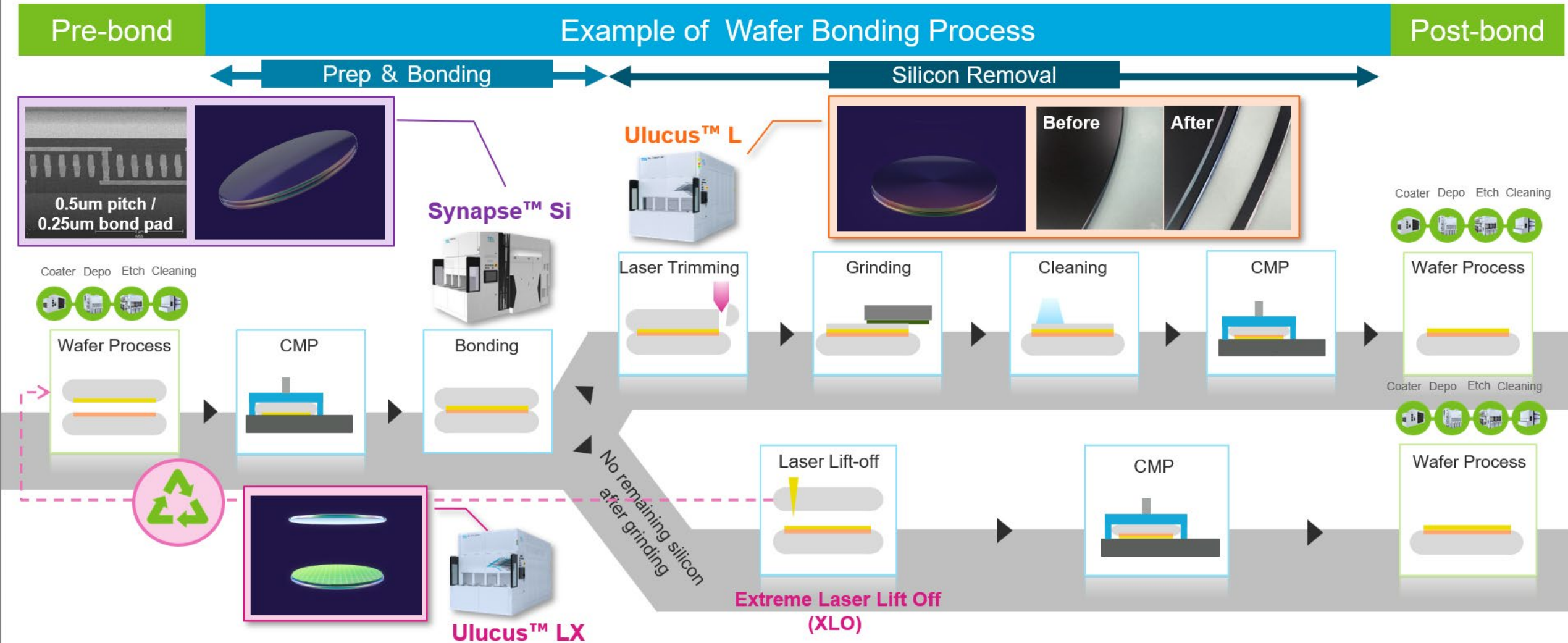


ボンディング技術が適用されるさまざまなアプリケーション

Application	Advanced Packaging		
	Stack Memory / HBM	3DIC	
Stacking Device	Stacking Device	SoC Disaggregation	Heat Spreader
Bonding	Wafer to Wafer / Die to Wafer (CHB/Fusion)	Wafer to Wafer / Die to Wafer (CHB)	Wafer to Wafer (Fusion)
Structure	Micro Bump Cu hybrid More stacks • Thinner die / more stacks • High density connection • Better thermal conductance	Monolithic SoC 3D Stack IC • Small formfactor (3D stack vs. 2D) • Higher speed (shorter wiring, no bump) • Lower power (shorter wiring, no bump) • Lower cost (higher yields, easy to mix processes) • Shorter time to market (matured IP block reuse)	Heat Spreader • Better thermal conductance
Status	R&D	R&D ~ HVM	HVM

フュージョン/Cuハイブリッドボンディング技術は先端パッケージング工程へ拡大

前工程ボンディングプロセスと当社の製品群



当社製品群により、高効率で高品質なボンディングプロセスを実現

レーザトリミング装置: Ulucus™ L

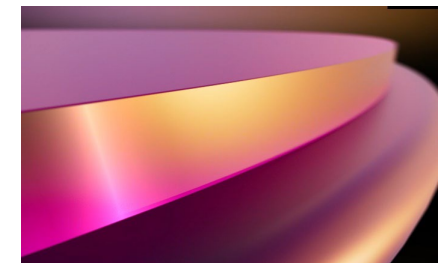
Source of all drawings: TEL

■ 概要

- ウェーハ接合時に使用するエッジトリミング装置
- 前工程レベルのスーパークリーン技術を適用した最新プラットフォームと、レーザ制御技術を融合

■ 特徴

- 高精度：より細かいトリミング幅を実現するプロセス。
低ダメージで歩留の良い滑らかなサイドウォールを実現
- 高生産性・高信頼性：生産性年信頼性の両立
- 高い環境性能：純粋使用量を70%以上削減、環境負荷を低減

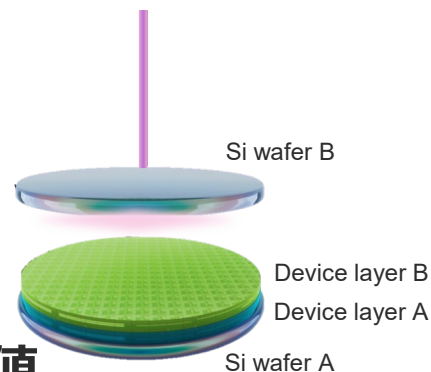


高精度・高品質かつ、エコフレンドリーで革新的なレーザトリミング技術により
ウェーハボンディング工程をサポート

ポストボンディング工程向け Ulucus™ LX

■ エクストリームレーザー リフトオフ(XLO) 技術の搭載

- ポストボンディング工程
(ウェーハ接合後に続く重要工程)
への次世代薄化技術
- シリコン基板とデバイス薄膜層を
レーザにて分離



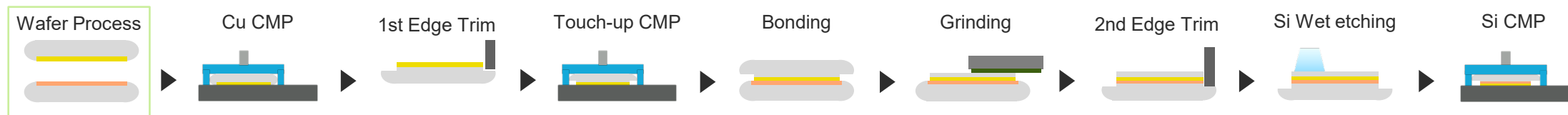
■ プロセス性能と環境性能における価値

- シリコン有効面積の拡大
- 製造工程数の削減
- 純水使用量/CO₂排出量の削減
- ウェーハ再利用の可能性

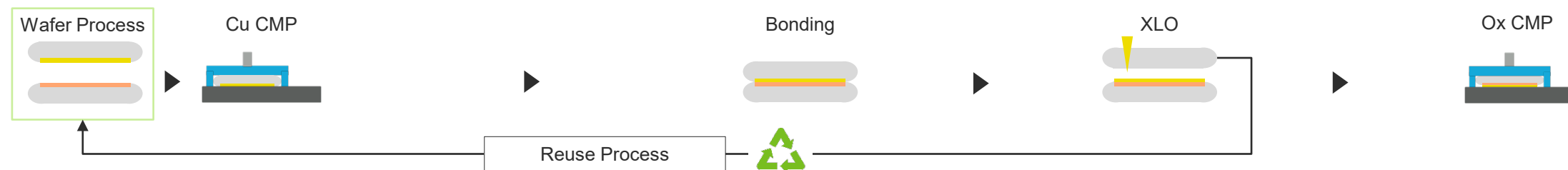


Ulucus™ LX を採用する価値

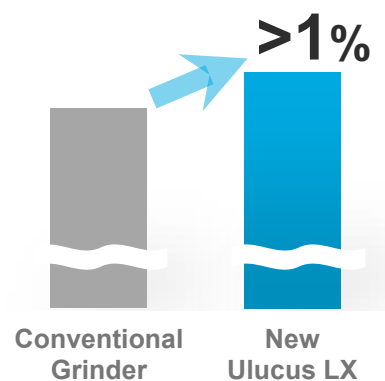
Permanent Bonding Process with Grinding & Blade Edge Trimming (Conventional)



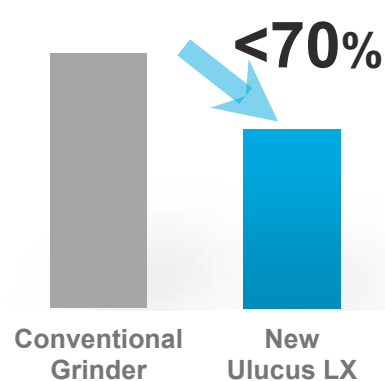
Permanent Bonding Process with XLO (Extreme Laser Lift Off)



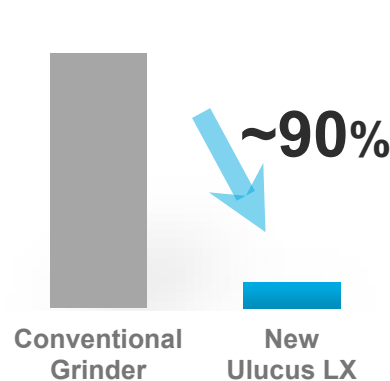
シリコン有効面積



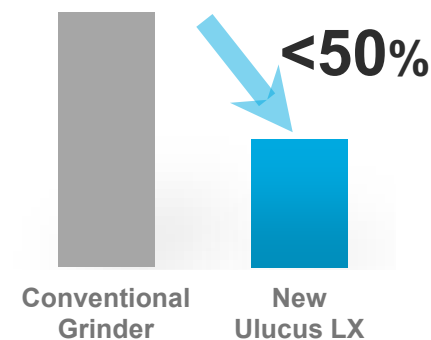
製造工程数



純水使用量



二酸化炭素排出量
(ウェーハ再利用前提)



シリコン汚泥レス
→ グライNDERに対する利点



Source: TEL

8. MAGIC市場とフィールドソリューションの取り組み

MAGIC 市場

- 2倍の市場成長を期待
(2023年約\$25B、2030年\$50B想定)
- MAGIC向け装置群を開発、供給
- MAGIC向け200mmのデモラインも用意
 - 山梨・熊本・宮城
 - マサチューセッツ・ミネソタ・フロリダ



Source: TEL, Licensed Image

成熟世代向け装置

- 200mm ウェーハ対応 リニューアル装置
 - 熱処理成膜装置、コータ/デベロッパ、エッチング等
 - 既存顧客の置き換え需要のみならず、新興顧客、新規アプリケーション向けにも販売拡大
- パワー半導体向け装置
 - SiCウェーハ対応装置、300mm 対応エッチング装置
 - 車載向けから更に用途が広がるパワー半導体需要に対応



SiCエピタキシャル成膜装置

保有する技術資産と最新の技術を融合し、生産性の向上や環境負荷低減を実現

多様なニーズに多様な装置とソリューションを提供

先端デバイスの進化



Source: TEL Source: Licensed Image
* 2026年3月末時点

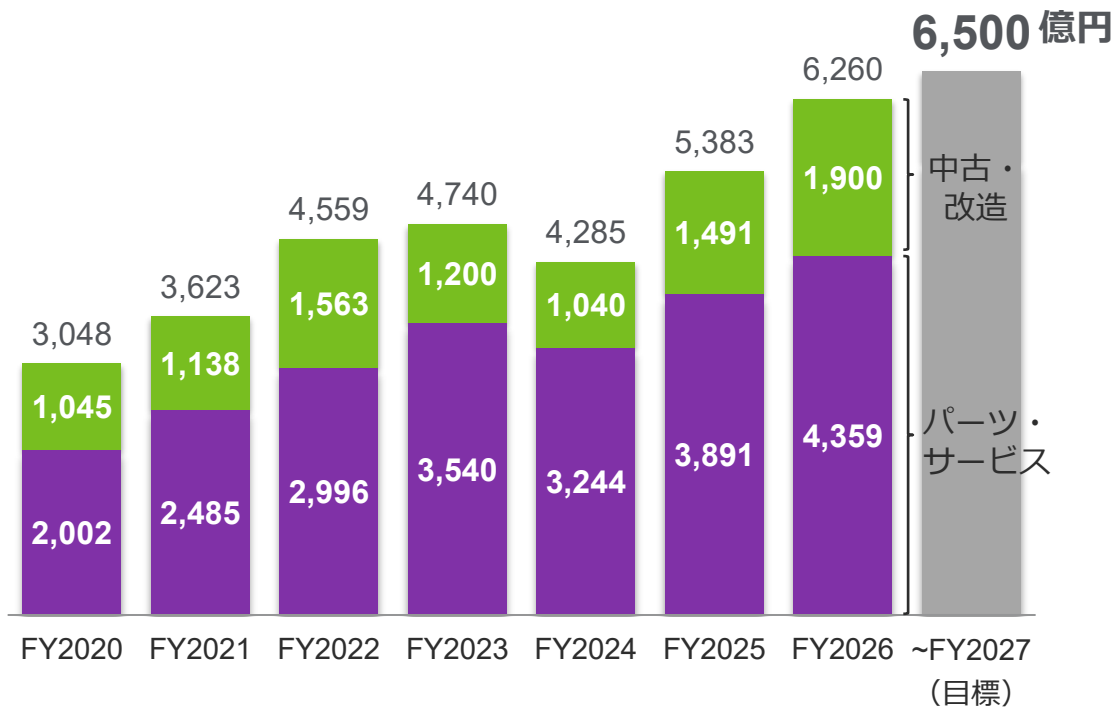
フィールドソリューション（FS）の基本戦略

- 納入済み装置をベースとしたソリューション・ビジネスの展開
- アドバンスト・フィールドソリューションの開発と推進
 - DXなど最新技術を用いた、最先端かつサステナブルなサポート
 - 遠隔保守サポートや教育ツールの開発
- フロントライン強化
 - フィールドエンジニアの継続的なスキルアップ

付加価値の高いサービスで、お客さまのビジネスオペレーションの最大化に貢献

フィールドソリューション（FS）の売上実績と事業内容

FS売上高

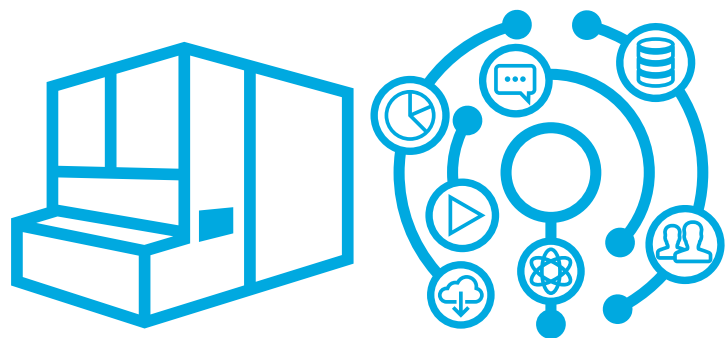


- パーツ・リペア
 - パーツ劣化の予知保全
 - 適切なパーツ在庫管理と迅速な配送
- サービス
 - 装置納入からアフターメンテナンスまで一貫した「包括契約型」サービスの提供
 - お客さまごとのご要望に応えながら、装置稼働率を最大限に高めるためのソリューション提案
- 改造
 - 生産性向上
 - 歩留まり改善

出荷済み装置 100,000台以上*。年間約4,000～6,000台の納入台数増加によるSAM拡大

アドバンスド・フィールドソリューション

TELeMetrics™



- 個別装置情報の把握
- ナレッジマネジメント、
トラブル事例の蓄積

リモートサポート

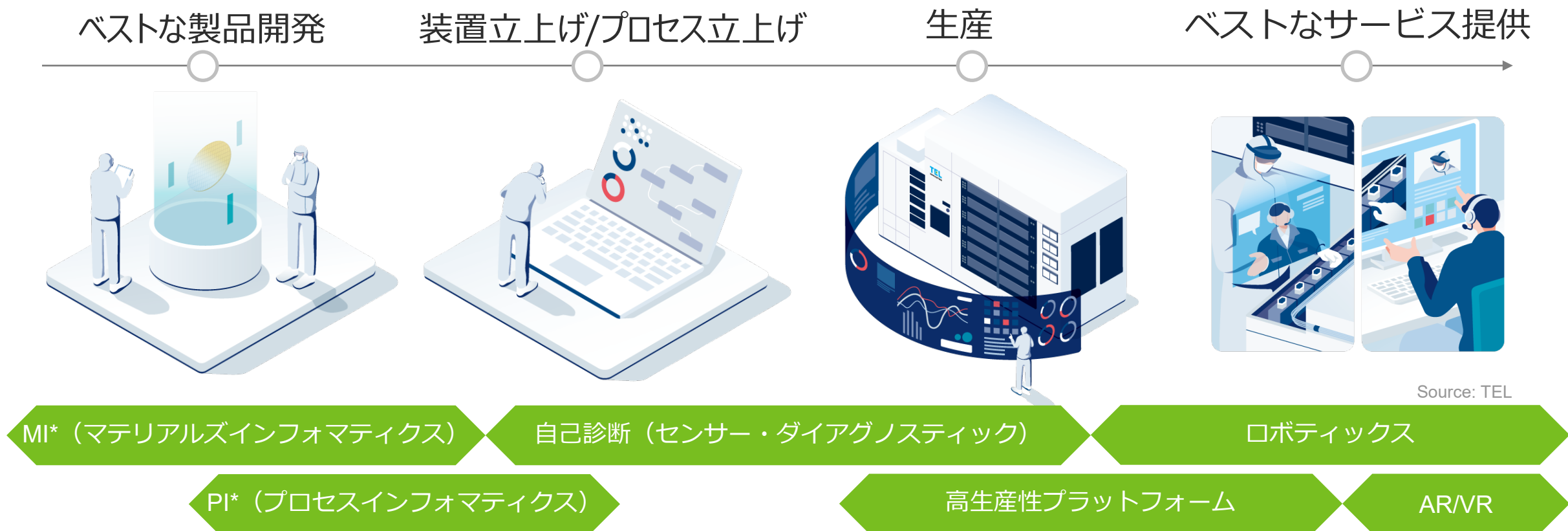


- 装置の予知保全による
ダウンタイムの最小化
- 渡航制限下でも迅速な対応を
可能とする遠隔サポート

DXを推進する「TELeMetrics™」を中心とした付加価値の高いソリューション提案

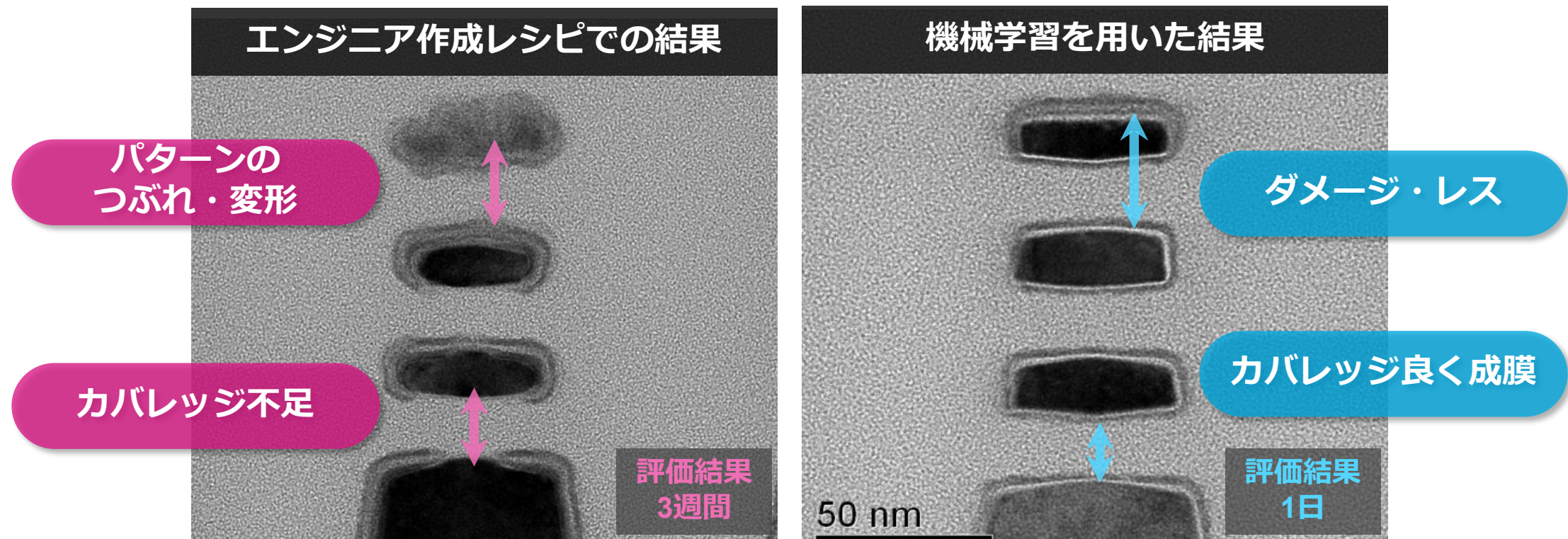
9. デジタルトランスフォーメーション（DX）の取り組み

製品ライフサイクルにおけるDX



生産性・収益性を高めるべく、製品ライフサイクル (PLC)全体でデジタルイネーブラーを開発

事例① 研究開発の生産性向上：プロセスインフォマティクス

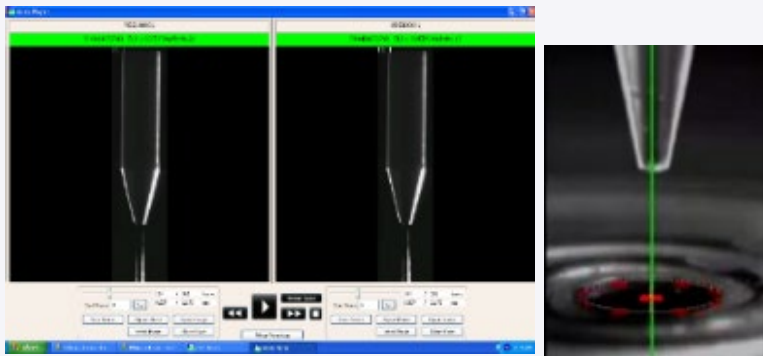


Source: Tokyo Electron Technology Solutions Limited / Tokyo Electron Limited

機械学習により、ALDプロセスにおいて、パターンの変形がない
良好なステップカバレッジを実現

事例② 装置のオペレーションコスト効率の向上：コータ/デベロッパの省薬液

画像処理技術を使った薬液吐出状態のモニタリング



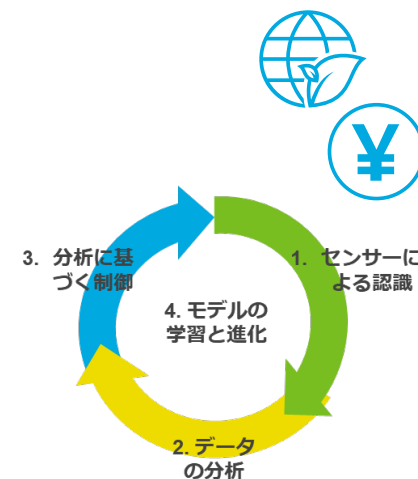
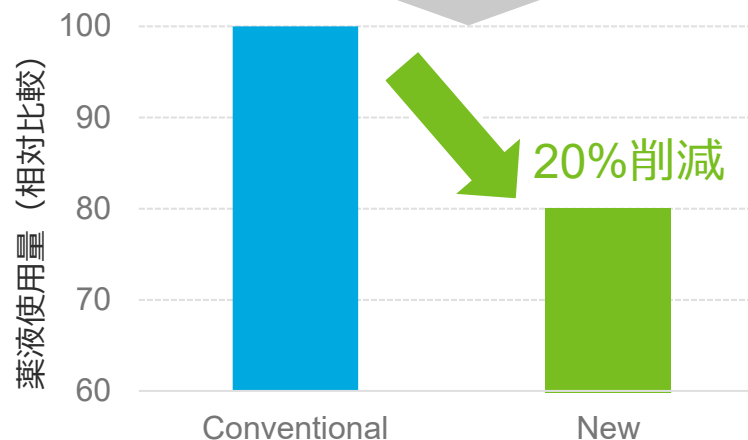
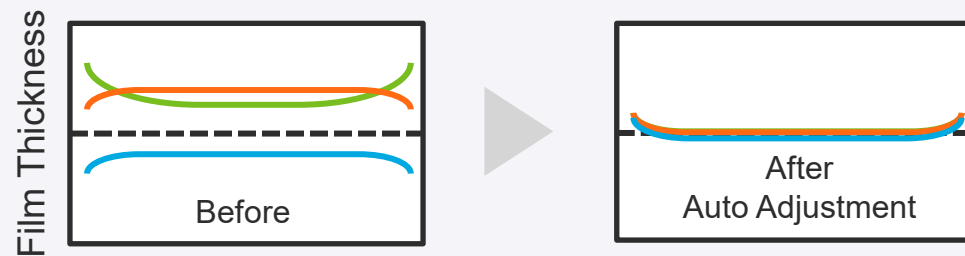
Source: TEL

画像処理技術を使った薬液面内カバレッジのモニタリング

Dispense Volume	X ml	Y ml	Z ml	A ml
Judgement	Passed	Passed	Failed	Failed
Wafer image				

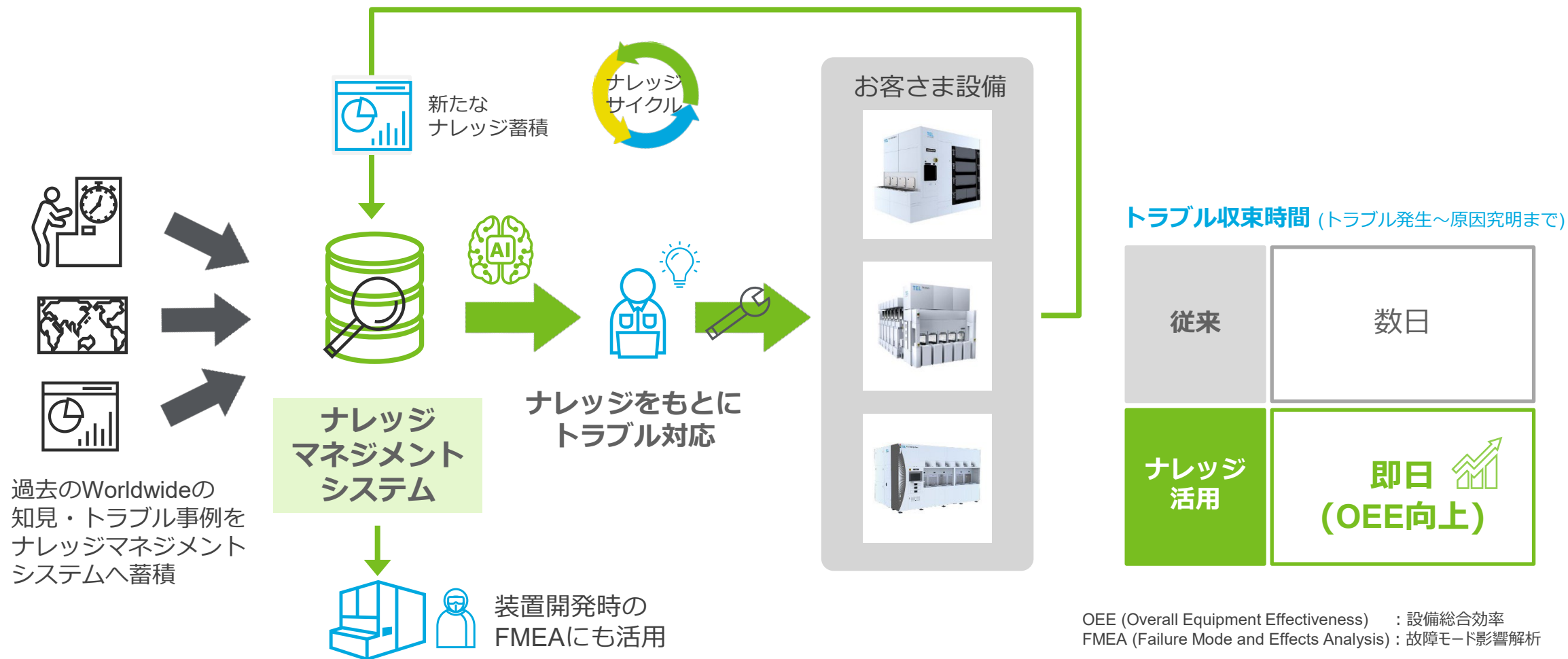
Source: TEL

自動膜厚調整機能



機械学習を使って、顧客オペレーションコストと環境に貢献

事例③ 装置OEEの向上：



ナレッジマネジメントシステムによりトラブル収束時間を短縮し設備稼働率を向上

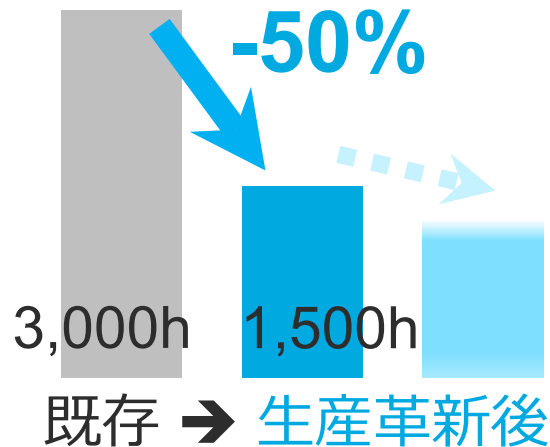
10. 調達・生産戦略

安全性・高品質・高信頼性を追求する継続的な生産革新

- 市場変動に迅速に対応できる生産システムの構築
- 新製品の開発から量産化までの移行時間の短縮
- 生産リードタイムの短縮：モジュール出荷100%実施
- 製造ライン DX・自動化、自動倉庫拡張/進化
- **立ち上げ工期の大幅削減（One-Touch立ち上げ）**
 - 工期削減▲～75%（1次目標），ワンタッチ（Goal）



立ち上げ期間の短縮（例）



立ち上げ期間短縮による期待効果

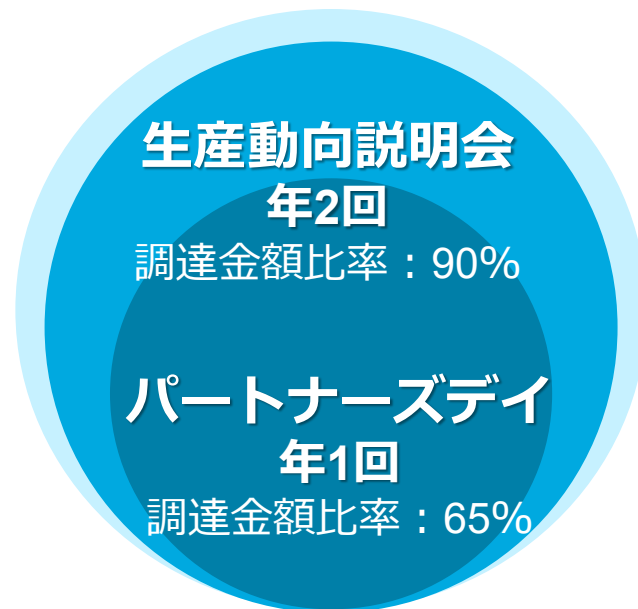
- 生産性・スタートアップ品質向上
- 事故リスク低減
- リソースとワークライフバランスの適正化

持続可能なサプライチェーンの構築

- お取引先さまとの公正かつ透明なお付き合い、確かな信頼関係
 - 業界行動規範に基づいたCSR／BCPアセスメントの実施
 - 安全や品質、環境やコンプライアンスなどのナレッジ共有



Source:国際連合広報センター (<https://www.unic.or.jp/>)



E-COMPASS

アセスメントの調査項目に
環境関連を追加し
環境負荷低減活動を称賛

- ✓ CO₂排出量・エネルギー使用量削減
- ✓ 再生可能エネルギー導入
- ✓ 省資源の推進
- ✓ 廃棄物削減・リサイクルの推進
- ✓ 物流の環境負荷低減活動の推進



調達BCP・プロアクティブな調達活動

中長期フォーキャスト
Shift Leftの調達戦略展開
調達難に強いBCP体制構築

サプライチェーンを上流から
下流まで一気通貫で把握
リスクの見える化

あらゆるリスクを想定した
サプライチェーン体制
(原材料・部品・加工・組立)
**強靱で信頼ができる
サプライチェーン**

**安全在庫
在庫流動性**

**サプライチェーン
可視化**

**取引先リスク管理
パートナーシップ強化**

調達BCP施策

部品の早期確保

- 長期先行手配
- 工場間の在庫融通性の確保
- トータル在庫削減

半導体の確保

- 装置用半導体供給の確約
- 商流の可視化・スリム化
- 半導体メーカーと密接な連携
=“TELの顧客はTELも顧客”

部品とサプライヤー

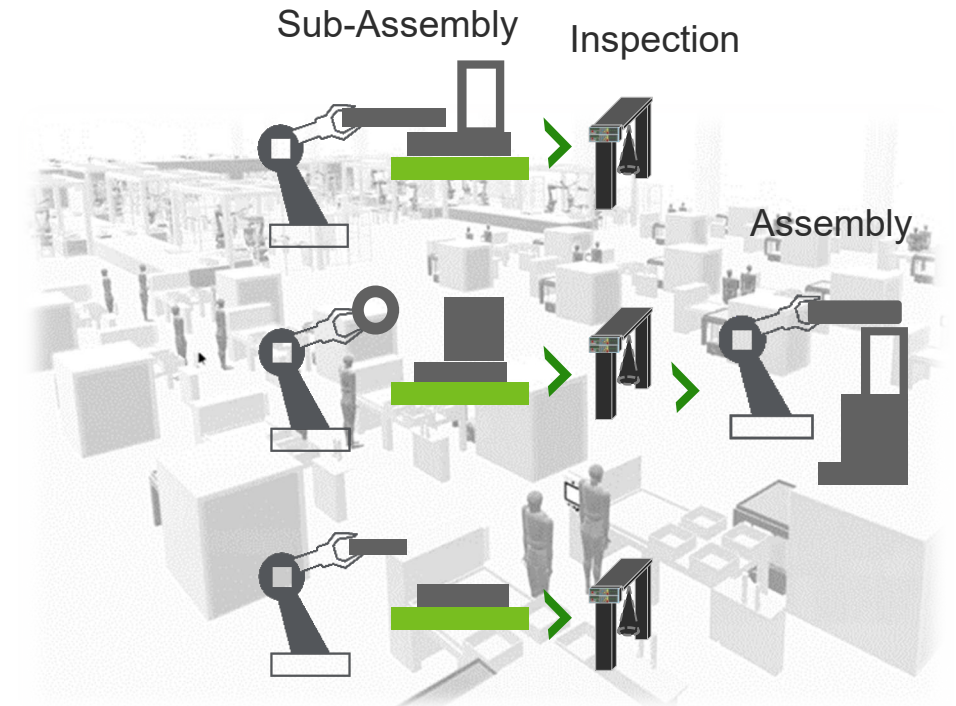
- リスク部品の特定と分析
- 生産国のマルチソース化
- 部品標準化・集約化・分散化
- アロケーション対策

高度な製品品質と高い生産性を両立するSmart Manufacturing

開発&設計



Smart Manufacturing



Feed Forward

Feedback

開発と生産の拠点であるTEL宮城を中心に
絶え間ないコンカレントエンジニアリング、高度な生産技術を実現する

Source: TEL

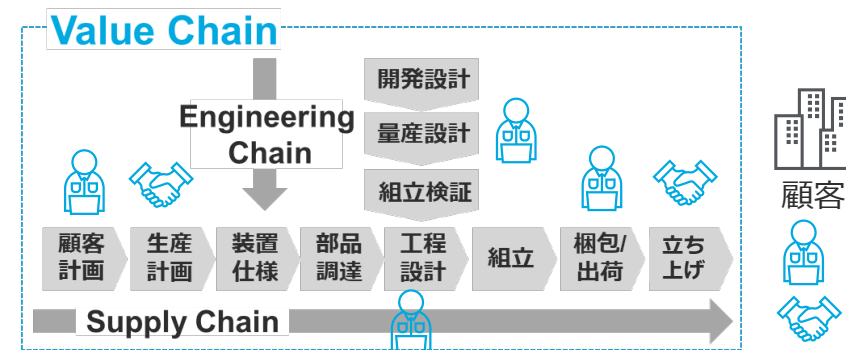
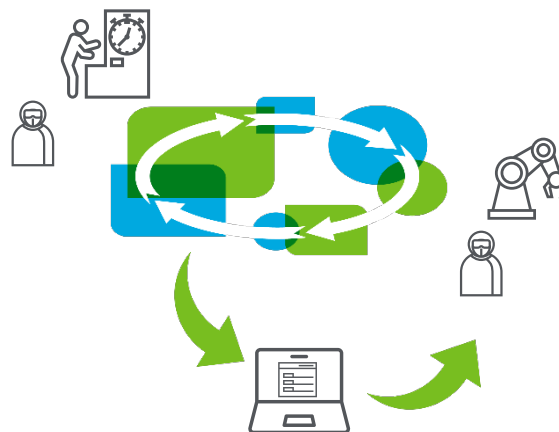
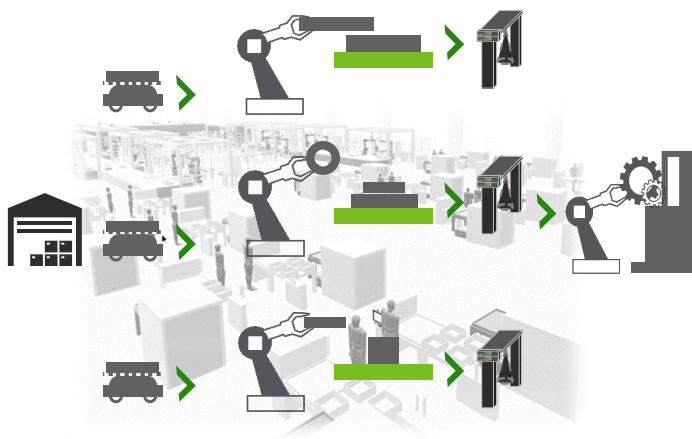
Smart Productionで目指す姿

- 将来にわたり持続可能なものづくりを実現

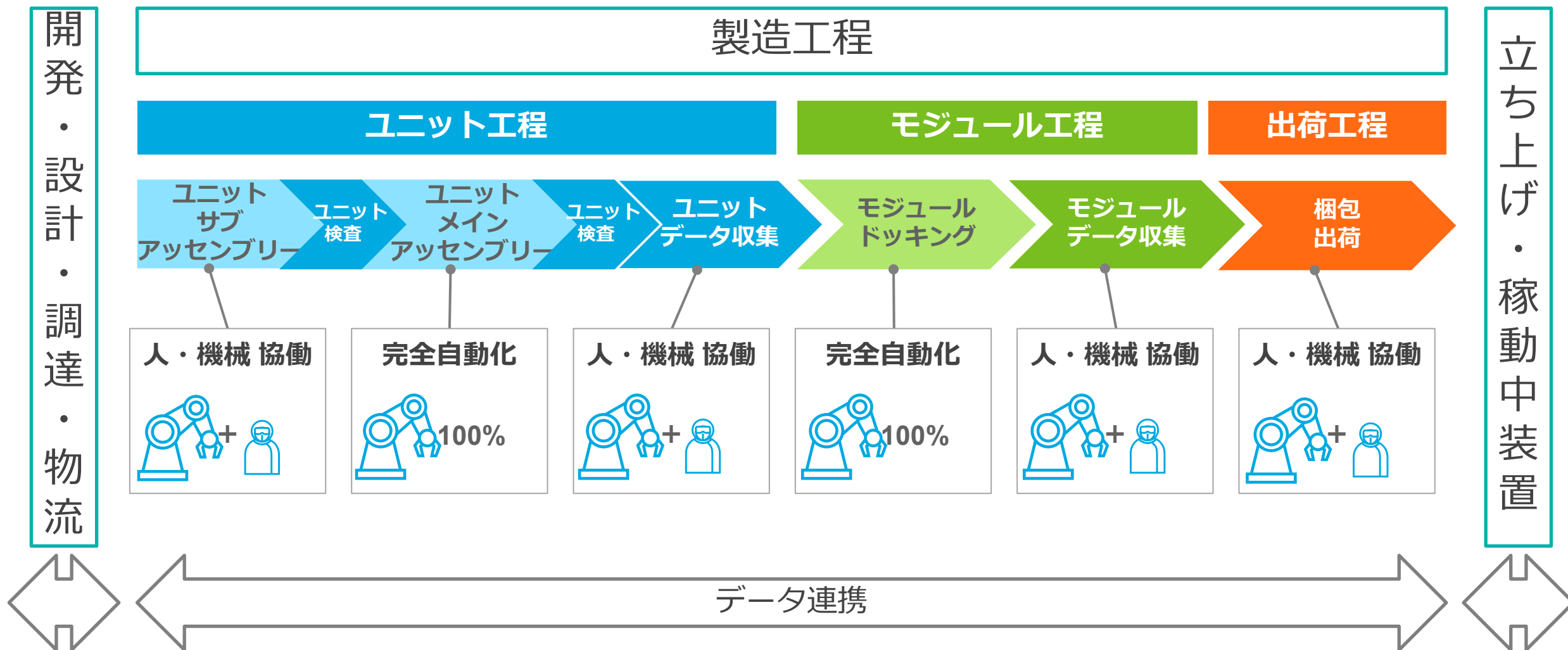
自動化・標準化による
圧倒的な効率化

社内外環境変化にむけた
対応力の強化

Value Chain強化による
製品品質・業務品質向上



Smart Productionのイメージ図



Appendix : データセクション

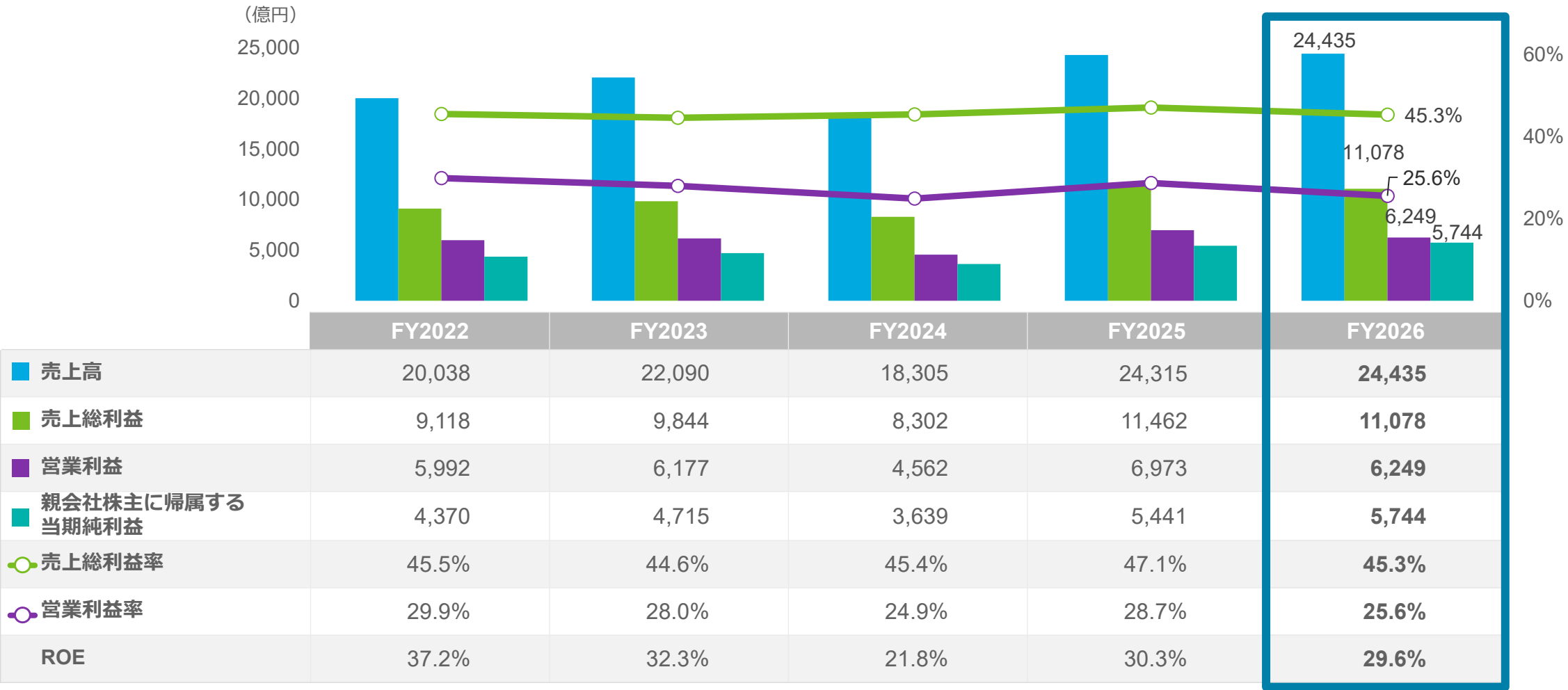
損益状況

(億円)

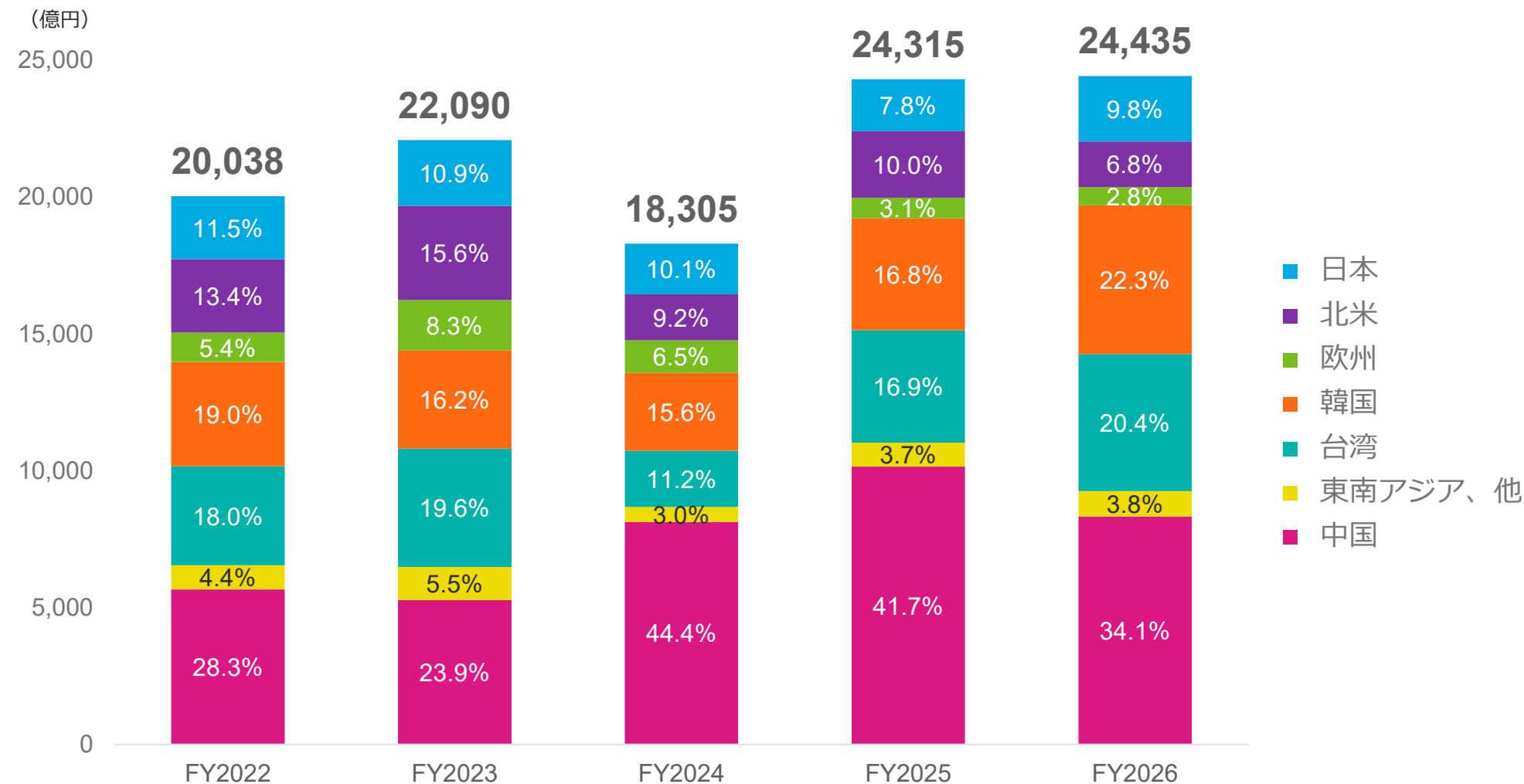
	FY2025	FY2026	対前期 増減	(ご参考) 2026年2月6日発表の FY2026予想
売上高	24,315	24,435	+0.5%	24,100
売上総利益 売上総利益率	11,462 47.1%	11,078 45.3%	-3.4% -1.8pts	10,920 45.3%
販管費	4,489	4,829	+7.6%	4,990
営業利益 営業利益率	6,973 28.7%	6,249 25.6%	-10.4% -3.1pts	5,930 24.6%
税金等調整前当期純利益	7,061	7,481	+6.0%	7,140
親会社株主に帰属する当期純利益	5,441	5,744	+5.6%	5,500
1株当たり当期純利益 (円)	1,182.40	1,254.57	+6.1%	1,200.05
研究開発費	2,500	2,778	+11.1%	2,900
設備投資額	1,621	2,160	+33.2%	2,400
減価償却費	621	809	+30.3%	860

1. 当社製品の輸出売上は、原則円建てでおこなわれます。一部に外貨建売上および費用計上もありますが、極端な為替レートの変動がない限りにおいては、利益への影響は軽微です。
 2. 利益率および増減率は、1円単位の金額をもとに計算しています。

損益状況の推移

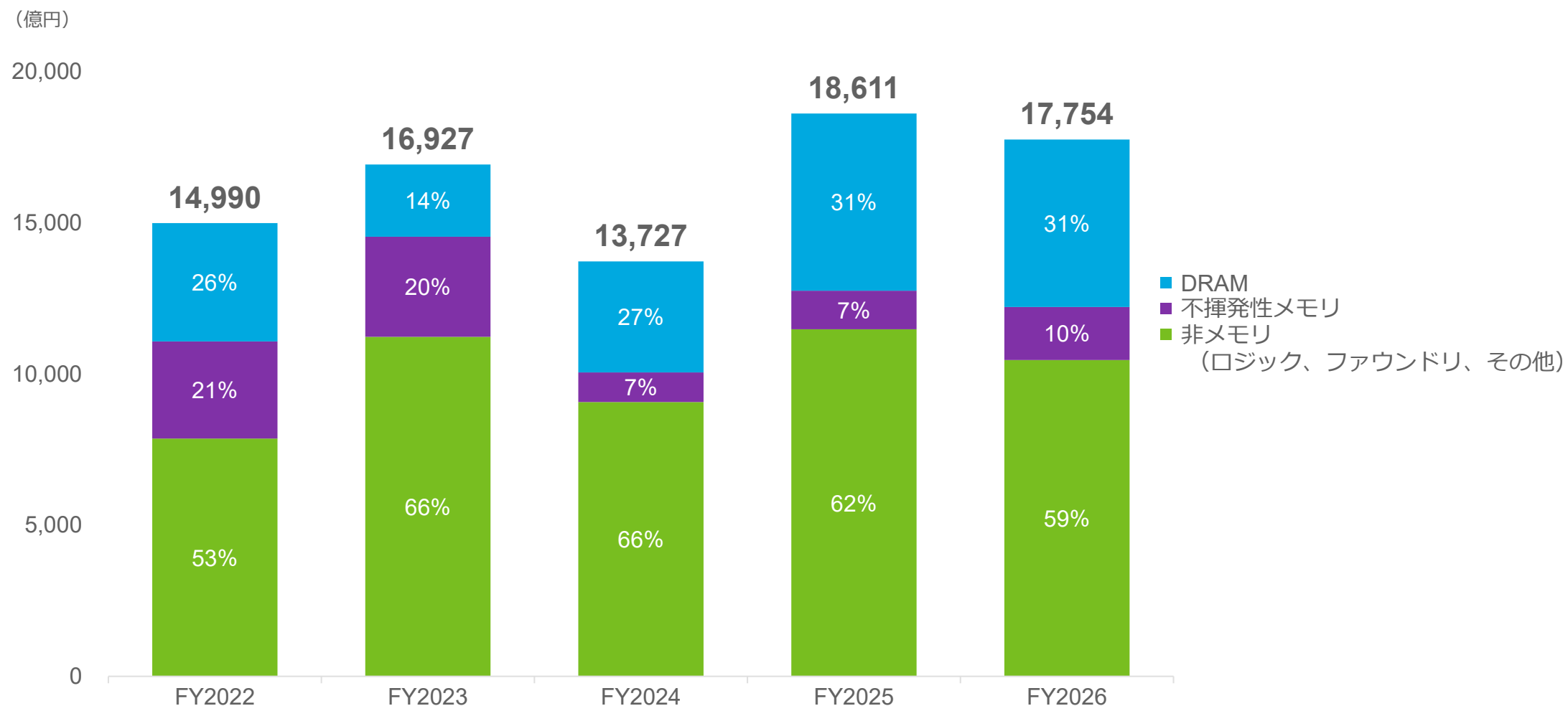


地域別売上高構成比



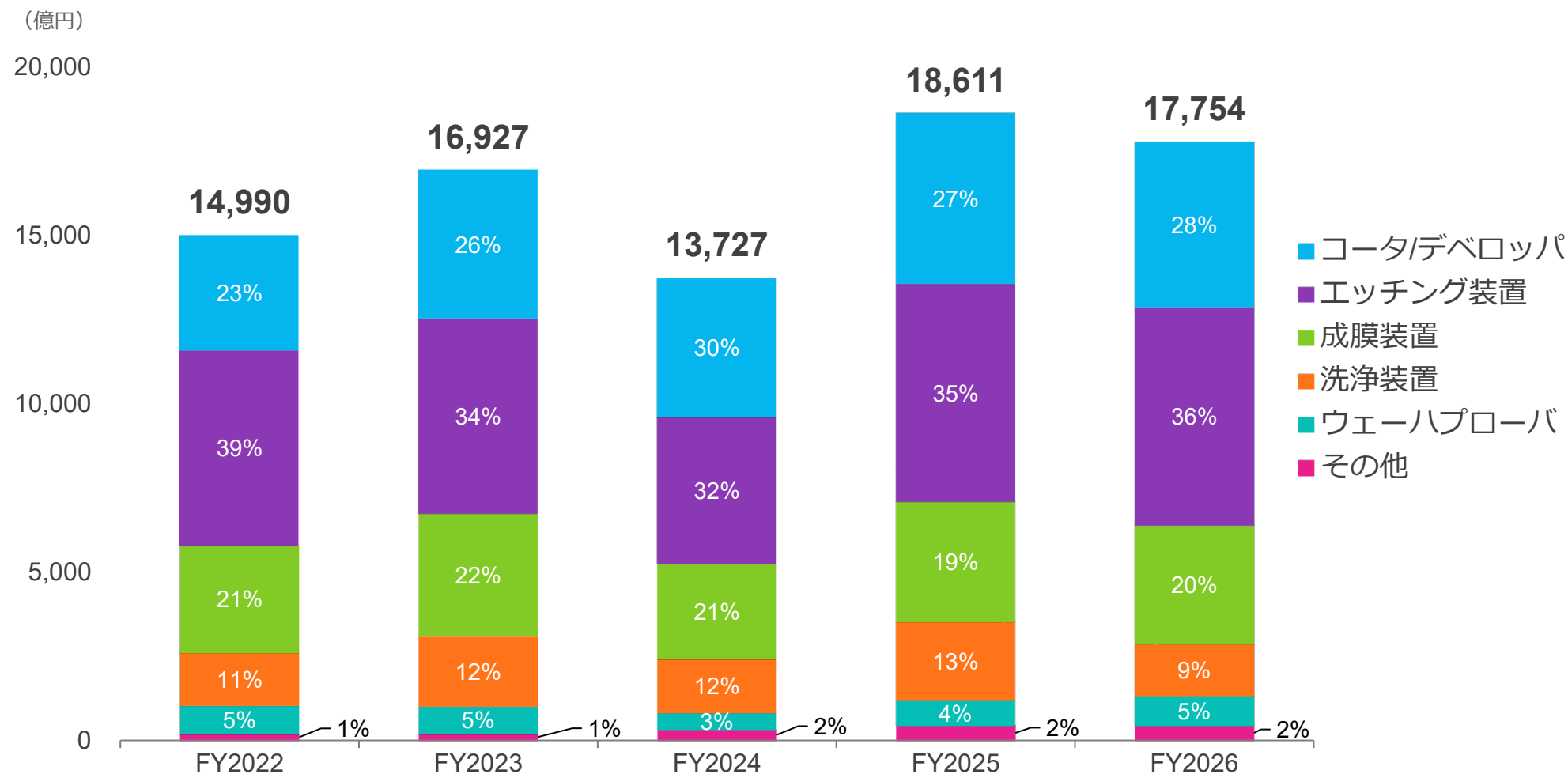
1. SPE（Semiconductor Production Equipment）：半導体製造装置
2. グラフは新規装置の売上高における構成比を示しています。フィールドソリューションの売上高は含まれておりません。

SPE新規装置 アプリケーション別売上構成比



1. SPE (Semiconductor Production Equipment) : 半導体製造装置
2. グラフは新規装置の売上高における構成比を示しています。フィールドソリューションの売上高は含まれておりません。

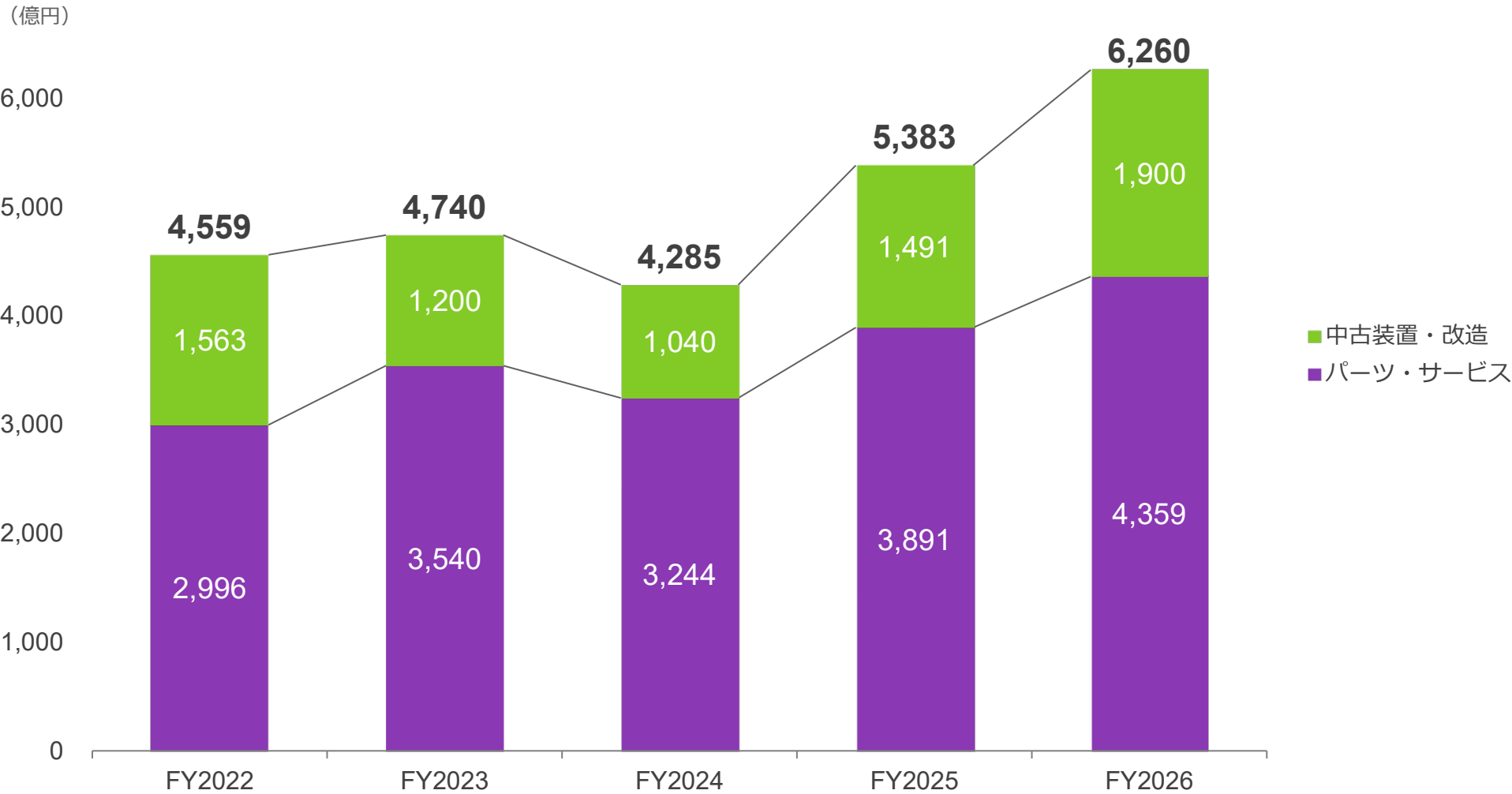
SPE新規装置 製品別売上構成比



1. SPE (Semiconductor Production Equipment) : 半導体製造装置

2. グラフは新規装置の売上高における構成比を示しています。フィールドソリューションの売上高は含まれておりません。

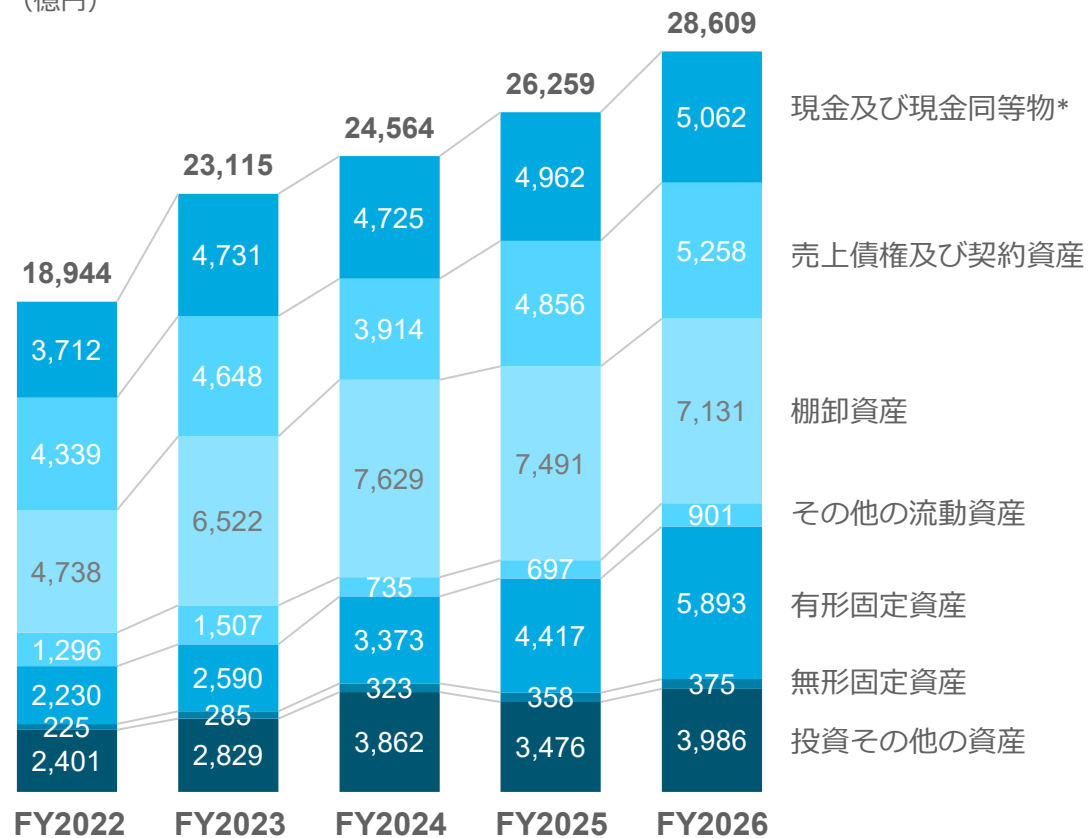
フィールドソリューション売上



貸借対照表

資産

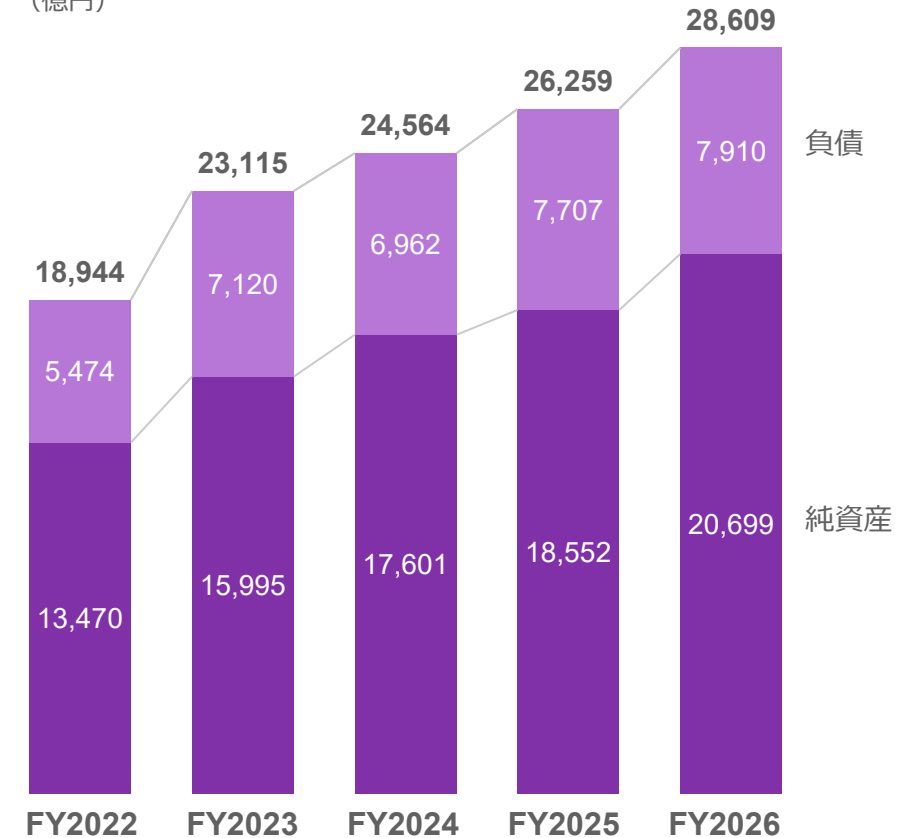
(億円)



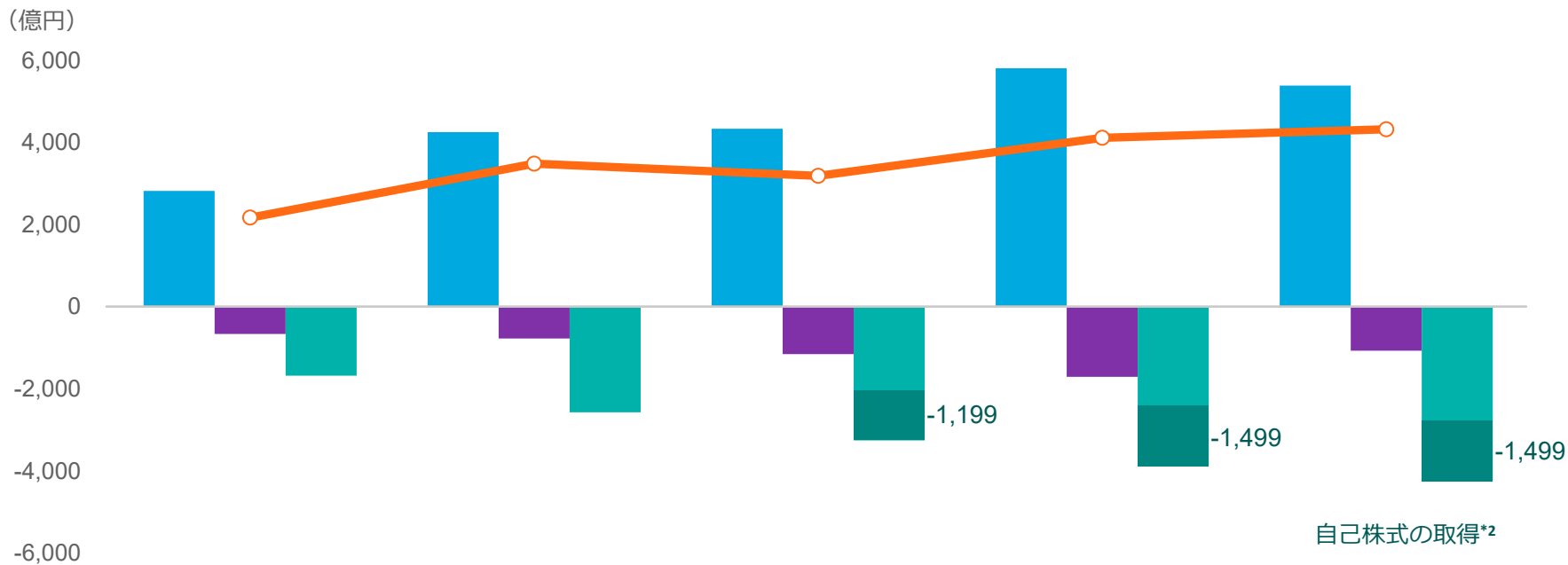
*現金及び現金同等物：現預金 + 短期投資等（貸借対照表上の表示は有価証券）

負債・純資産

(億円)



キャッシュ・フロー



	FY2022	FY2023	FY2024	FY2025	FY2026
■ 営業キャッシュ・フロー	2,833	4,262	4,347	5,821	5,397
■ 投資キャッシュ・フロー*1	-656	-767	-1,150	-1,697	-1,064
■ 財務キャッシュ・フロー	-1,672	-2,565	-3,250	-3,888	-4,253
○ フリーキャッシュ・フロー*3	2,177	3,494	3,196	4,124	4,332
手元資金残高*4	3,712	4,731	4,725	4,962	5,062

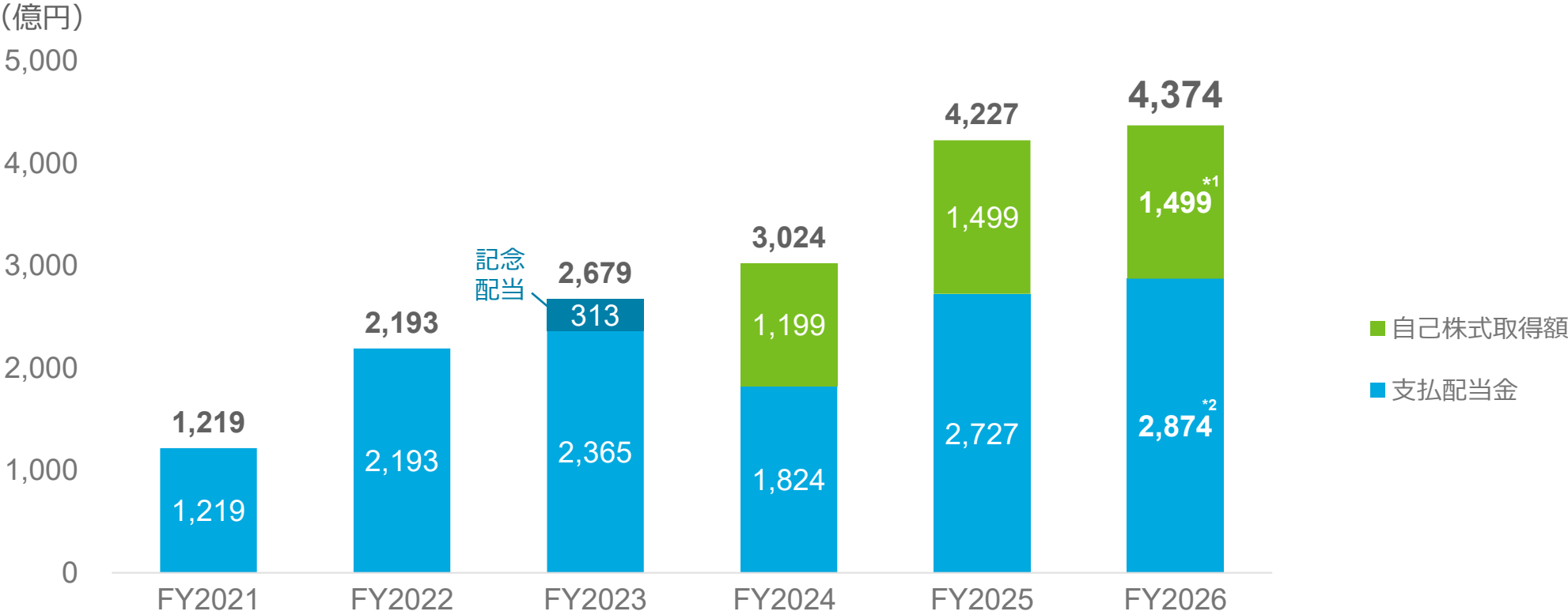
*1 投資キャッシュ・フローは、定期預金および短期投資の増減を除いた金額です。

*2 自己株式の取得は、単元未満株式の買取りに要した金額を除いた金額です。

*3 フリーキャッシュ・フロー＝営業キャッシュ・フロー＋投資キャッシュ・フロー（定期預金および短期投資の増減を除く）

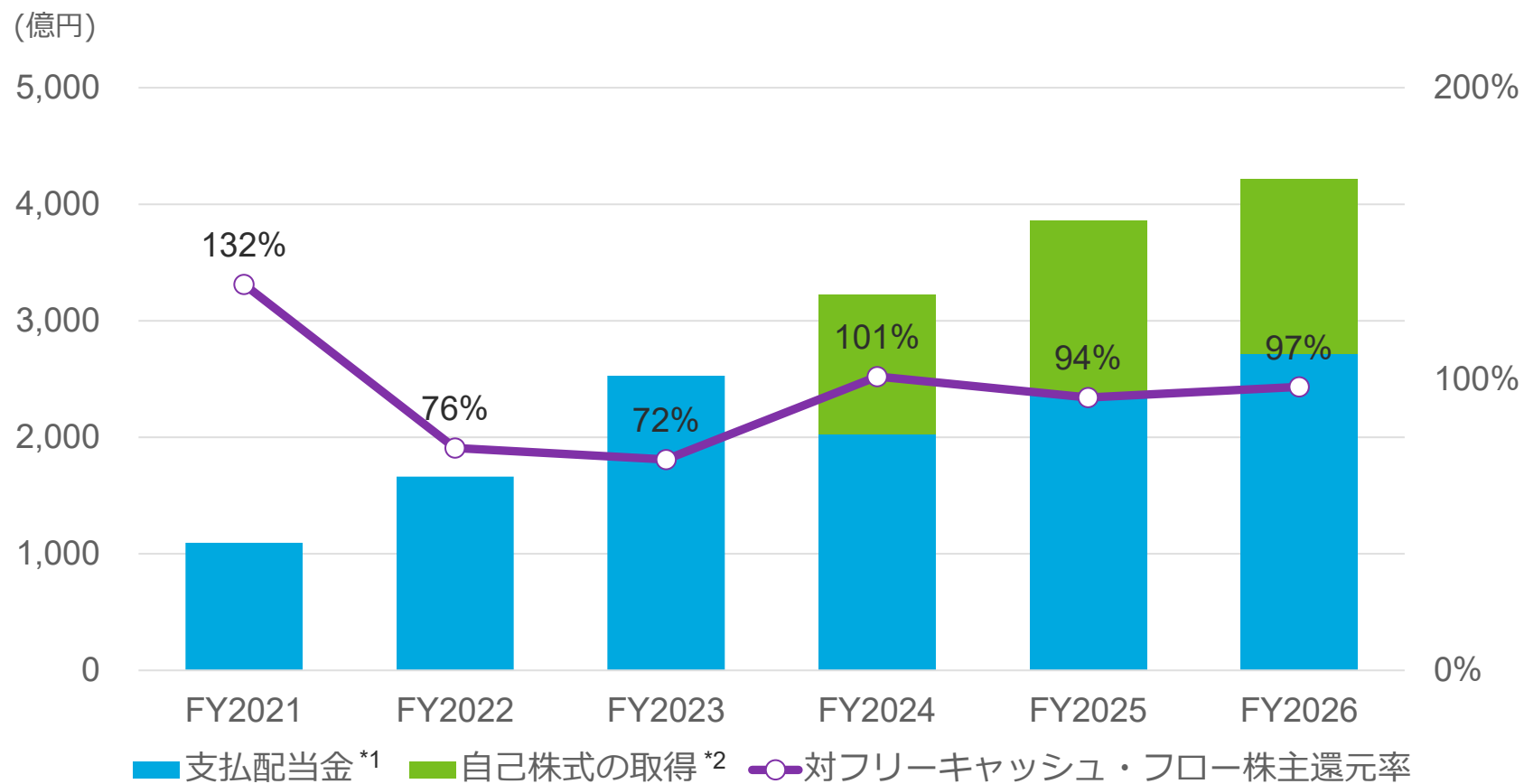
*4 手元資金は、現金及び現金同等物と満期日または償還日までの期間が3カ月を超える定期預金および短期投資の合計額です。

総還元額



^{*1} https://www.tel.co.jp/news/ir/2026/bk8a0u00000000j1-att/20260327_002.pdf
^{*2} 2026年3月期の期末配当額については取締役会決議前の予定額です。

株主還元の動向



*1 支払配当金は効力発生日(支払日)をもとに表示しています。

*2 自己株式の取得は、単元未満株式の買取りに要した金額を除いた金額です。

損益状況

(億円)

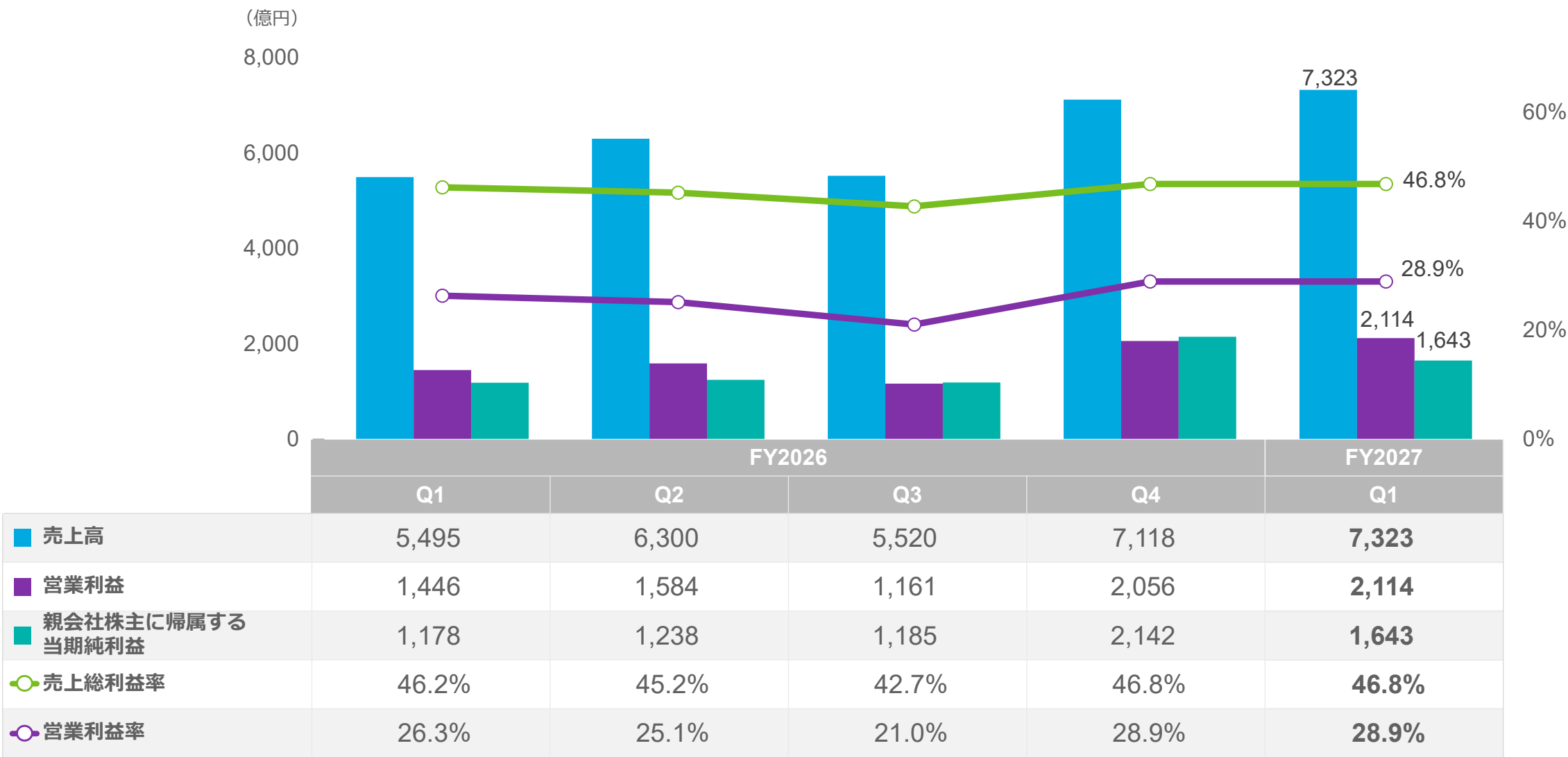
	FY2026				FY2027	vs. FY2026 Q4	vs. FY2026 Q1
	Q1	Q2	Q3	Q4	Q1		
売上高	5,495	6,300	5,520	7,118	7,323	+2.9%	+33.3%
売上総利益	2,539	2,848	2,358	3,331	3,427	+2.9%	+34.9%
売上総利益率	46.2%	45.2%	42.7%	46.8%	46.8%	±0.0pts	+0.6pts
販管費	1,092	1,264	1,196	1,275	1,313	+2.9%	+20.2%
営業利益	1,446	1,584	1,161	2,056	2,114	+2.8%	+46.1%
営業利益率	26.3%	25.1%	21.0%	28.9%	28.9%	±0.0pts	+2.6pts
税金等調整前当期純利益	1,519	1,610	1,533	2,818	2,154	-23.5%	+41.8%
親会社株主に帰属する当期純利益	1,178	1,238	1,185	2,142	1,643	-23.3%	+39.5%
研究開発費	621	726	662	767	720	-6.2%	+15.9%
設備投資額	528	912	303	416	399	-4.1%	-24.4%
減価償却費	171	191	211	235	225	-4.4%	+31.2%

1. 当社製品の輸出売上は、原則円建てでおこなわれます。一部に外貨建売上および費用計上もありますが、極端な為替レートの変動がない限りにおいては、利益への影響は軽微です。

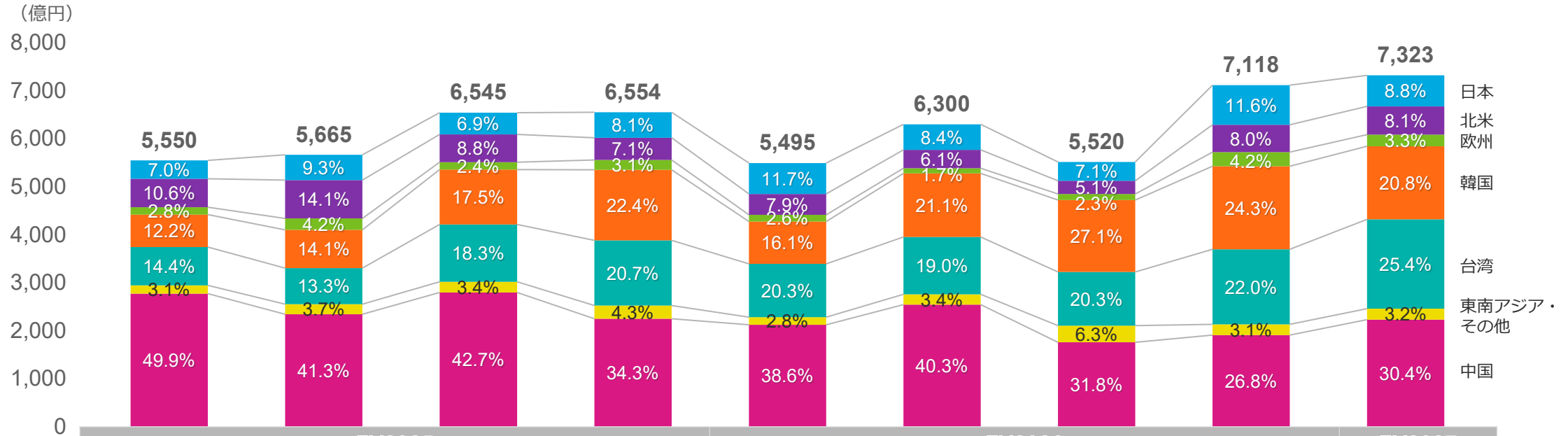
2. 利益率および増減率は、1円単位の金額をもとに計算しています。

3. FY2026は2025年4月～2026年3月の会計年度を指しています。FY2027は2026年4月～2027年3月の会計年度を指しています。

損益状況



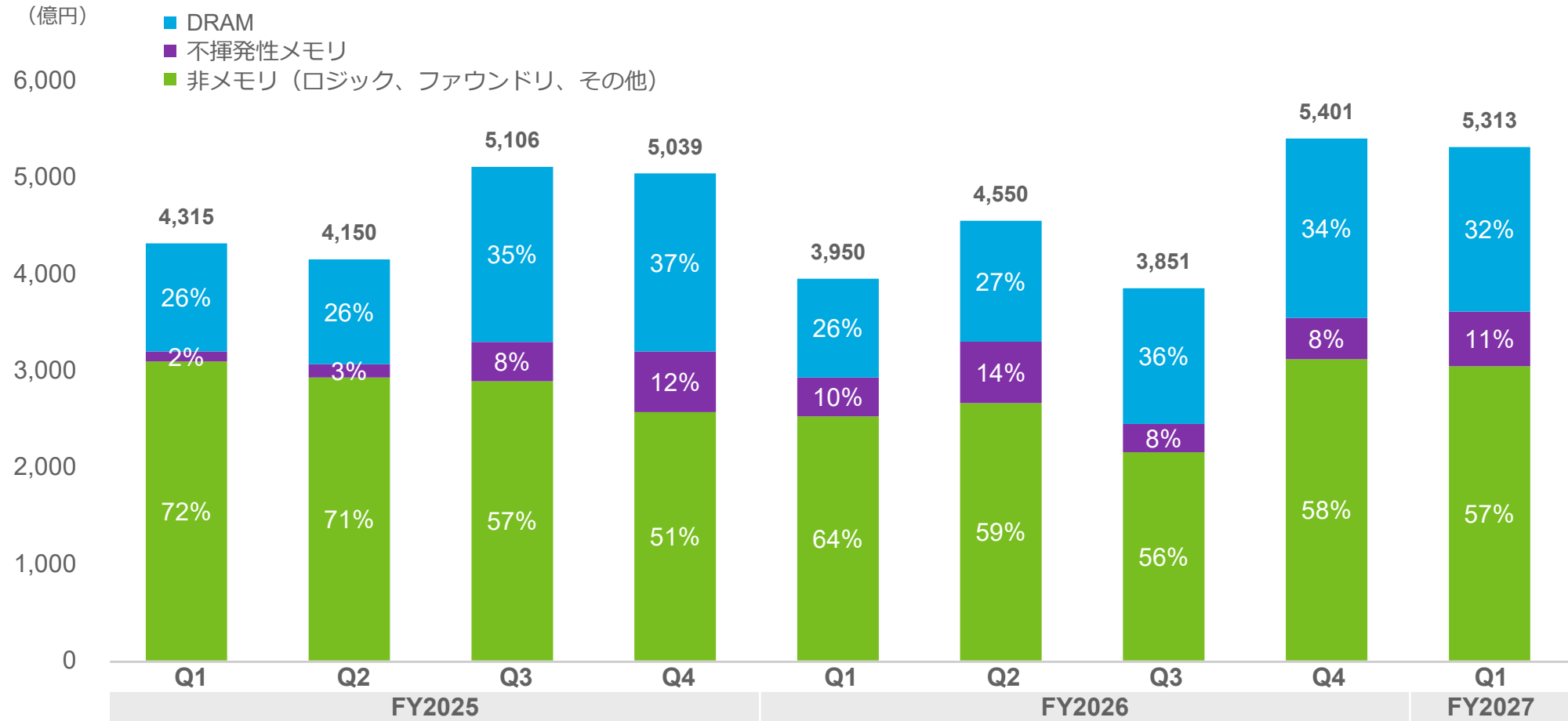
地域別売上高構成比



	FY2025				FY2026				FY2027
	Q1	Q2	Q3	Q4	Q1	Q2	Q3	Q4	Q1
日本	385	526	453	534	643	529	393	828	646
北米	590	799	577	462	434	384	278	567	590
欧州	155	238	157	203	140	108	127	297	242
韓国	678	795	1,145	1,470	883	1,325	1,497	1,731	1,524
台湾	800	753	1,193	1,358	1,115	1,197	1,119	1,565	1,861
東南アジア・その他	170	212	223	278	156	213	348	221	229
中国	2,770	2,339	2,794	2,246	2,121	2,541	1,755	1,907	2,229

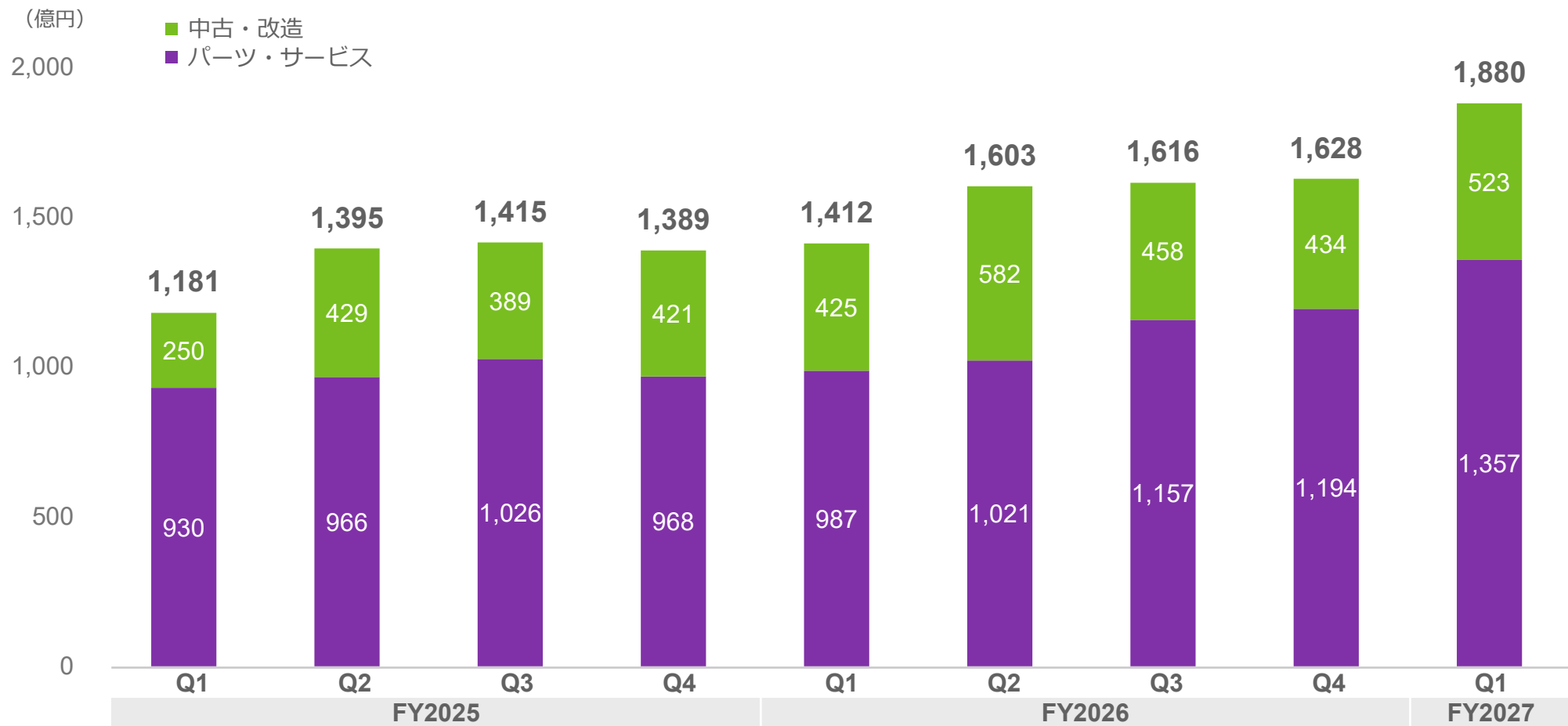
FY2025は2024年4月～2025年3月の会計年度を指しています

SPE新規装置 アプリケーション別売上構成比



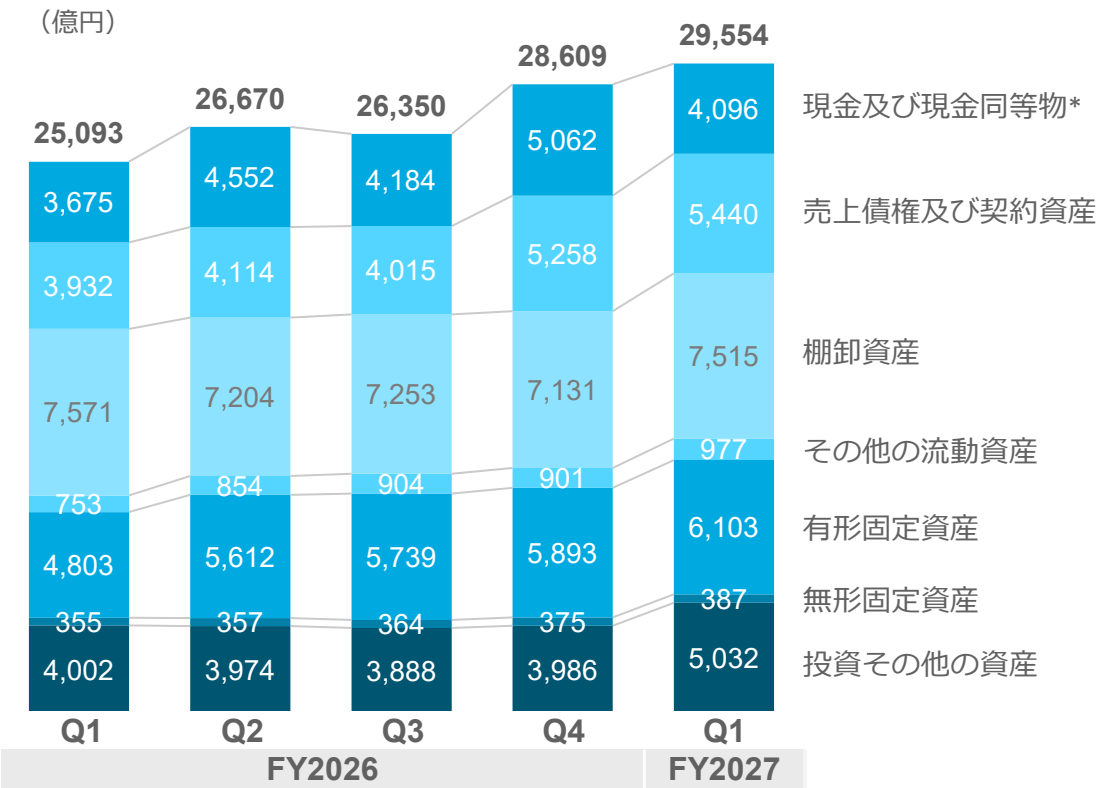
1. SPE (Semiconductor Production Equipment) : 半導体製造装置
2. グラフは新規装置の売上高における構成比を示しています。フィールドソリューションの売上高は含まれていません。

フィールドソリューション売上

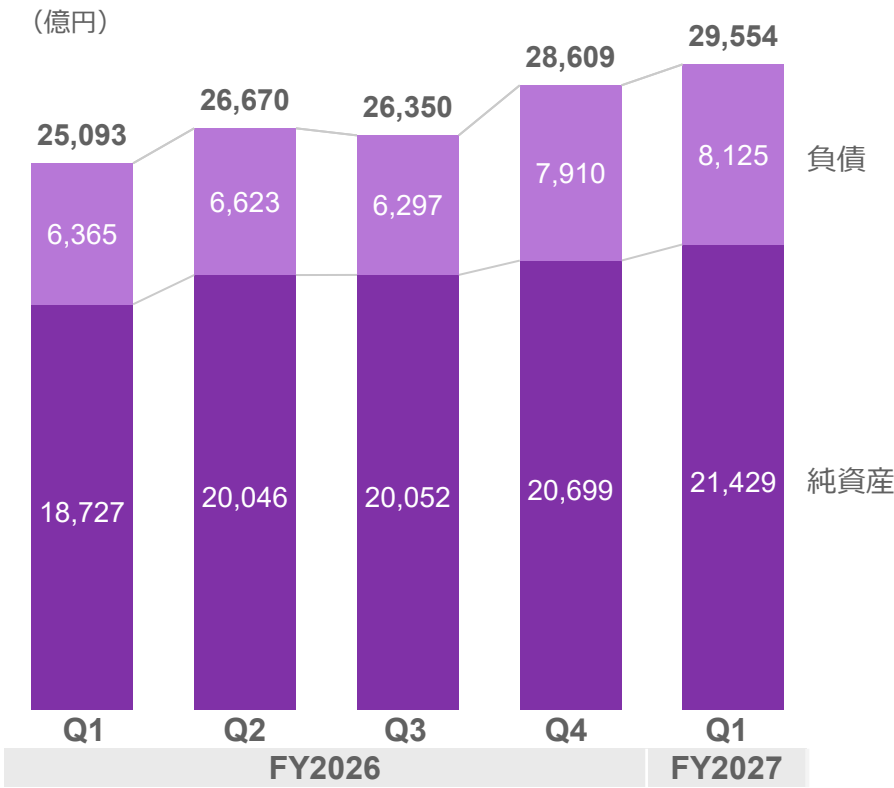


貸借対照表

資産

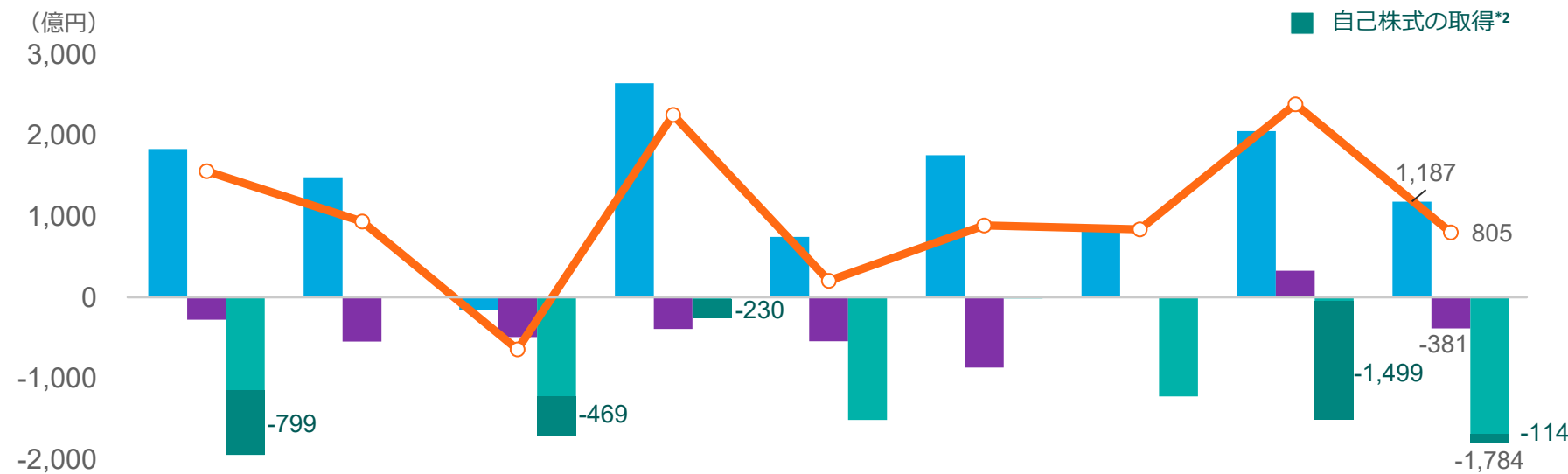


負債・純資産



*現金及び現金同等物：現預金 + 短期投資等（貸借対照表上の表示は有価証券）

キャッシュ・フロー（四半期）



	FY2025				FY2026				FY2027
	Q1	Q2	Q3	Q4	Q1	Q2	Q3	Q4	Q1
■ 営業キャッシュ・フロー	1,837	1,486	-150	2,648	749	1,758	831	2,057	1,187
■ 投資キャッシュ・フロー ^{*1}	-273	-544	-490	-389	-541	-867	12	332	-381
■ 財務キャッシュ・フロー	-1,944	-6	-1,701	-235	-1,511	-10	-1,223	-1,508	-1,784
○ フリーキャッシュ・フロー ^{*3}	1,564	941	-641	2,258	207	891	843	2,390	805
手元資金残高 ^{*4}	4,385	5,255	2,955	4,962	3,675	4,552	4,184	5,062	4,096

^{*1} 投資キャッシュ・フローは、定期預金および短期投資の増減を除いた金額です。

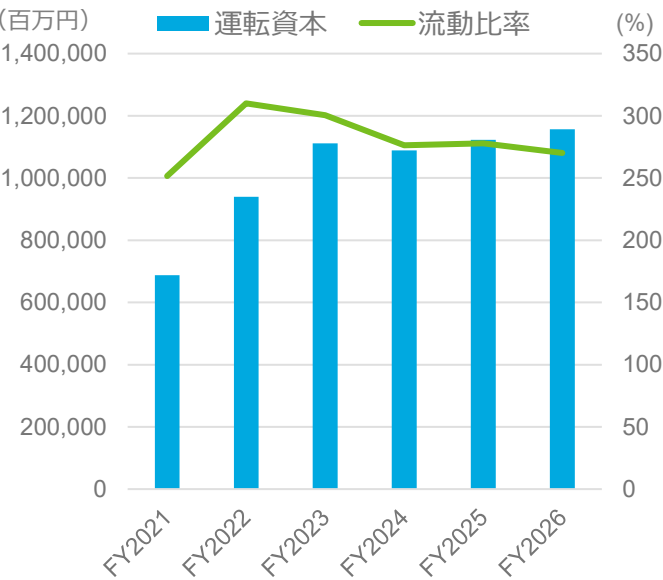
^{*2} 自己株式の取得は、単元未満株式の買取りに要した金額を除いた金額です。

^{*3} フリーキャッシュ・フロー＝営業キャッシュ・フロー＋投資キャッシュ・フロー（定期預金および短期投資の増減を除く）

^{*4} 手元資金は、現金及び現金同等物と満期日または償還日までの期間が3カ月を超える定期預金および短期投資の合計額です。

資産関連指標

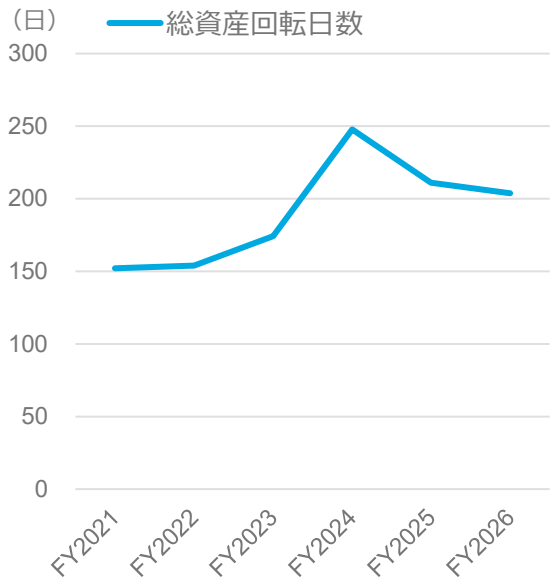
運転資本および流動比率



	運転資本 (百万円)	流動比率 (%)
FY2021	688,035	310.0
FY2022	940,124	300.6
FY2023	1,111,065	276.4
FY2024	1,088,552	277.9
FY2025	1,122,830	265.6
FY2026	1,156,224	270.2

※運転資本＝流動資産－流動負債
※流動比率＝流動資産÷流動負債×100

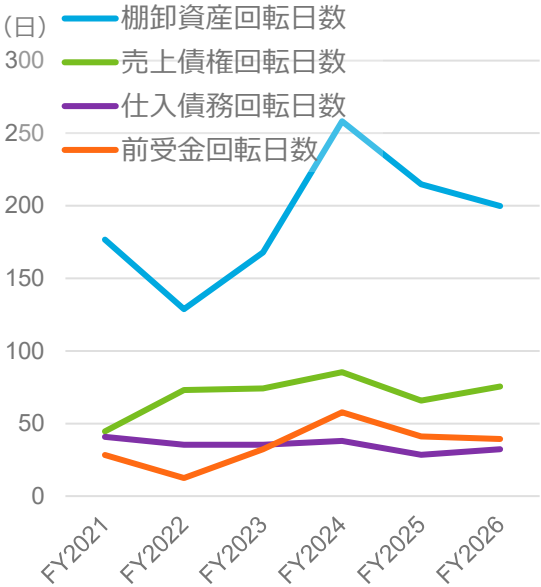
キャッシュ・コンバージョン・サイクル (CCC)



	CCC (日)
FY2021	152
FY2022	154
FY2023	174
FY2024	248
FY2025	211
FY2026	204

※キャッシュ・コンバージョン・サイクル
＝棚卸資産回転日数＋売上債権回転日数
－前受金回転日数－仕入債務回転日数

棚卸資産・売上債権・仕入債務・前受金回転日数



	棚卸資産 (日)	売上債権 (日)	仕入債務 (日)	前受金回収 (日)
FY2021	177	45	41	28
FY2022	129	73	35	12
FY2023	168	74	35	32
FY2024	258	85	38	58
FY2025	215	66	28	41
FY2026	200	76	32	39

※棚卸資産回転日数＝期首・期末平均棚卸資産÷売上原価×365
※売上債権回転日数＝期首・期末平均売上債権÷売上高×365
*売上債権には契約資産を含む
※仕入債務回転日数＝期首・期末平均買掛金÷売上原価×365
※前受金回転日数＝期首・期末平均前受金÷売上高×365

過去10年間の主要財務データ

(百万円)

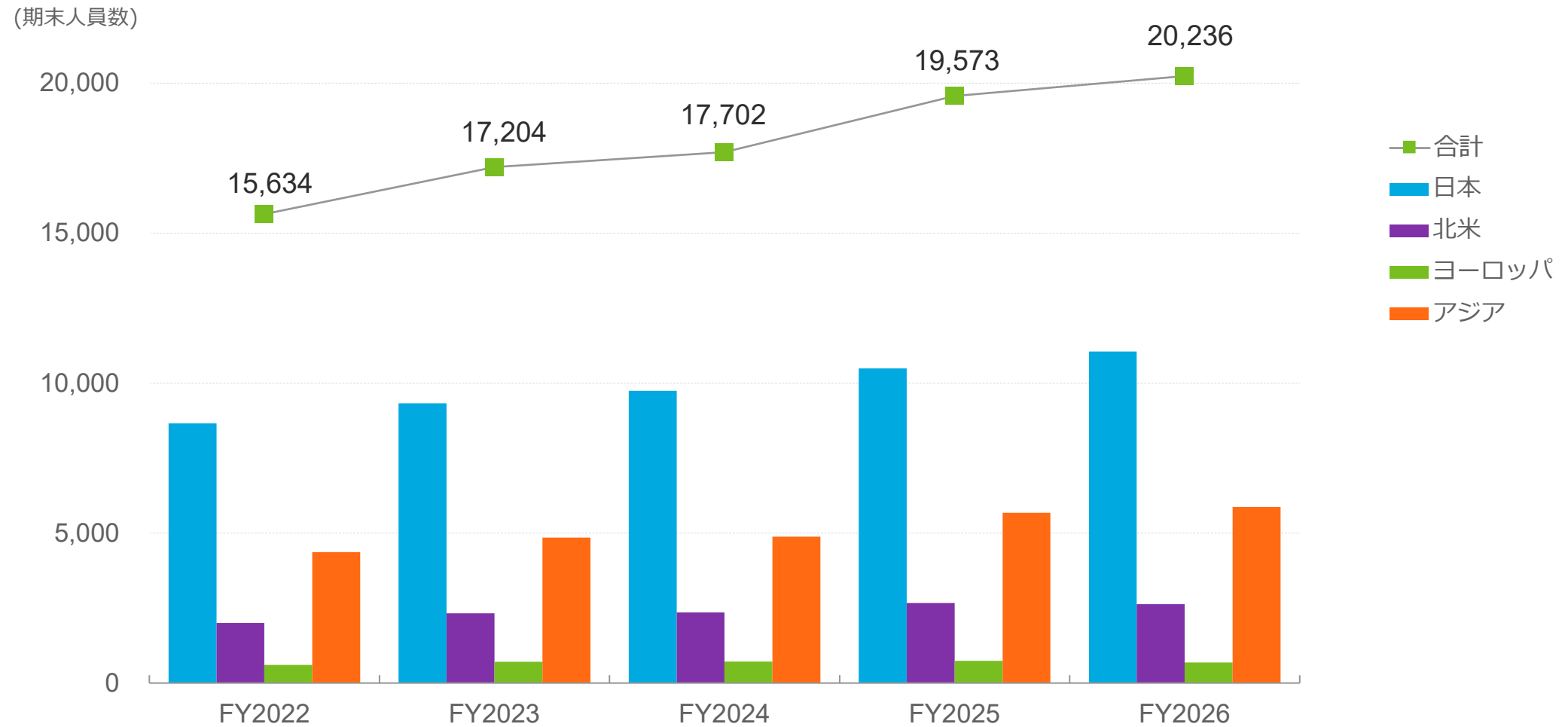
	2017年 3月期	2018年 3月期	2019年 3月期	2020年 3月期	2021年 3月期	2022年 3月期	2023年 3月期	2024年 3月期	2025年 3月期	2026年 3月期
売上高	799,719	1,130,728	1,278,240	1,127,286	1,399,102	2,003,805	2,209,025	1,830,527	2,431,568	2,443,533
売上総利益	322,291	475,032	526,183	451,941	564,945	911,822	984,408	830,269	1,146,287	1,107,880
売上総利益率	40.3%	42.0%	41.2%	40.1%	40.4%	45.5%	44.6%	45.4%	47.1%	45.3%
販売費及び一般管理費	166,594	193,860	215,612	214,649	244,259	312,551	366,684	374,006	448,967	482,944
営業利益	155,697	281,172	310,571	237,292	320,685	599,271	617,723	456,263	697,319	624,936
営業利益率	19.5%	24.9%	24.3%	21.0%	22.9%	29.9%	28.0%	24.9%	28.7%	25.6%
経常利益	157,549	280,737	321,662	244,979	322,103	601,724	625,185	463,185	707,727	630,338
税金等調整前当期純利益	149,116	275,242	321,508	244,626	317,038	596,698	624,856	473,439	706,114	748,180
親会社株主に帰属する当期純利益	115,208	204,371	248,228	185,206	242,941	437,076	471,584	363,963	544,133	574,454
研究開発費	83,800	97,103	113,980	120,268	136,648	158,256	191,196	202,873	250,017	277,866
設備投資額	20,697	45,603	49,754	54,666	53,868	57,288	74,432	121,841	162,171	216,063
減価償却費	17,872	20,619	24,323	29,107	33,843	36,727	42,927	52,339	62,148	80,982
有利子負債	-	-	-	-	-	-	-	-	-	-
自己資本	643,094	767,146	880,748	819,301	1,012,977	1,335,152	1,587,595	1,746,835	1,839,929	2,046,298
総資産	957,447	1,202,796	1,257,627	1,278,495	1,425,364	1,894,457	2,311,594	2,456,462	2,625,981	2,860,997
デット・エクイティ・レシオ	-	-	-	-	-	-	-	-	-	-
自己資本比率	67.2%	63.8%	70.0%	64.1%	71.1%	70.5%	68.7%	71.1%	70.1%	71.5%
ROE	19.1%	29.0%	30.1%	21.8%	26.5%	37.2%	32.3%	21.8%	30.3%	29.6%
営業キャッシュ・フロー	136,948	186,582	189,572	253,117	145,888	283,387	426,270	434,720	582,174	539,732
投資キャッシュ・フロー	-28,893	-11,833	-84,033	15,951	-18,274	-55,632	-41,756	-125,148	-169,609	-96,492
財務キャッシュ・フロー	-39,380	-82,549	-129,761	-250,374	-114,525	-167,256	-256,534	-325,012	-388,836	-425,359
1株当たり当期純利益	234.09	415.16	504.53	390.19	520.73	935.95	1,007.82	783.75	1,182.40	1,254.57
1株当たり配当金（円）	117.00	208.00	253.00	196.00	260.00	468.00	570.00	393.00	592.00	628.00
従業員数（人）	11,241	11,946	12,742	13,837	14,479	15,634	17,204	17,702	19,573	20,236

1. 2019年3月期より「『税効果会計に係る会計基準』の一部改正」（企業会計基準第28号 2018年2月16日）を適用しており、2018年3月期の「総資産」および「自己資本比率」は、当該会計基準を遡って適用した後の数値を記載しています。

2. 2022年3月期の期首より「収益認識に関する会計基準」（企業会計基準第29号）等を適用しています。

3. 2023年4月1日付で普通株式1株を3株に株式分割しております。1株当たり当期純利益、1株当たり配当金（円）は当該株式分割後の数値を記載しています。

従業員推移



- 将来見通しについて

本資料に記述されている当社の事業計画、将来予測などは、当社が作成時点で入手可能な情報に基づいて判断したものであり、政治経済情勢、半導体市況、販売競争の激化、急速な技術革新への当社の対応力、安全・品質管理、知的財産権、感染症の影響など、さまざまな外部要因・内部要因の変化により、実際の業績、成果はこれら見通しと大きく異なる結果となる可能性があります。

- 数字の処理について

記載された金額は単位未満を切り捨て処理、比率は1円単位の金額で計算した結果を四捨五入処理しているため、内訳の計が合計と一致しない場合があります。

- 為替リスクについて

当社製品の輸出売上は、原則円建てでおこなわれます。一部に外貨建売上および費用計上もありますが、極端な為替レートの変動がない限りにおいては、利益への影響は軽微です。

- Gartnerのデータについて（7、12ページ）

本プレゼンテーションにおいてガートナーに帰属するすべての記述は、ガートナーの顧客向けに発行された配信購読サービスの一部として発行されたデータ、リサーチ・オピニオン、または見解に関する東京エレクトロンによる解釈であり、ガートナーによる本プレゼンテーションのレビューは行われておりません。ガートナーの発行物は、その発行時点における見解であり、本プレゼンテーション発行時点のものではありません。ガートナーの発行物で述べられた意見は、事実を表現したものではなく、事前の予告なしに変更されることがあります。

本資料の取扱上の注意

当社の書面による承諾なしに複写、または第三者への開示はできません。

東京エレクトロン

TEL および“TEL”は、東京エレクトロン株式会社の商標です。



TOKYO ELECTRON