

製品競争力

- 先の世代を見据えた研究開発をグローバルに推進し、プロダクトマーケティングの活動を展開することにより、革新的な技術を備えた付加価値の高い Best Products をタイムリーに創出
- 本社を含む世界各地の研究開発・生産拠点に担当者を配置して知的財産マネジメントを推進し、技術・製品戦略に合わせた知的財産ポートフォリオを構築することにより、競争力を向上
- 地球環境の保全に向けて装置の環境負荷低減に継続的に取り組むとともに、より消費電力の低いデバイスの開発に貢献する技術を提供
- デジタルトランスフォーメーションの展開により、全社員がデジタル技術を“てこ”にして付加価値向上や効率化に取り組むことにより、製品競争力を強化



研究開発

P.16



技術革新への挑戦

P.18

SDGs への取り組み



- イノベーションの促進により革新的な技術を創出し、サステナブルな社会の構築に寄与
- 包摂的かつ持続可能な産業化を促進
- すべての国々の産業セクターにおける科学研究を促進し、技術能力を向上



- 環境に配慮した技術・製品やサービスの提供により、全社で環境負荷低減に貢献
- 資源利用効率の向上やクリーン技術および環境に配慮した技術の導入拡大



- 持続可能な開発のためのグローバル・パートナーシップを強化

研究開発

未来を見据えた研究開発

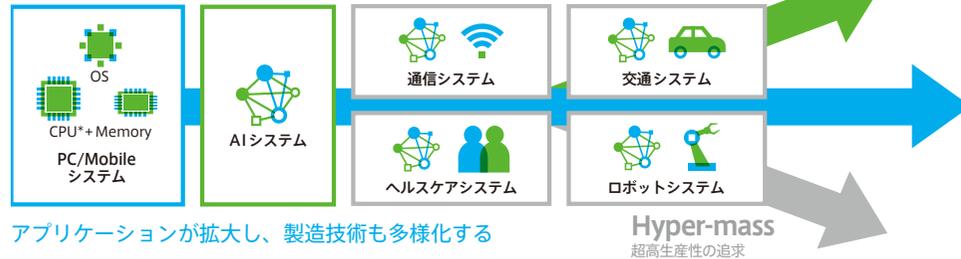
ICTの進化とともに、エレクトロニクスが人々の生活により身近なものとなっています。ICTを支える半導体やディスプレイの需要が拡大する中、地球の持続可能性に対する世界的な意識の高まりを背景に、データ社会の進展と地球環境の保全の両立に向けた要請がさらに強まり、半導体やディスプレイに求められる性能も多様化しています。

東京エレクトロンは、夢のある社会の発展に貢献していくため、製造技術の革新と超高生産性の追求をはじめ、社会の変化を捉え未来を見据えた研究開発に取り組んでいます。

多様化に向かう市場

Moore's Law

トランジスタ集積化による性能向上



アプリケーションが拡大し、製造技術も多様化する

*CPU: Central Processing Unit。コンピュータの中でデータの演算処理をおこなう「頭脳」にあたる半導体

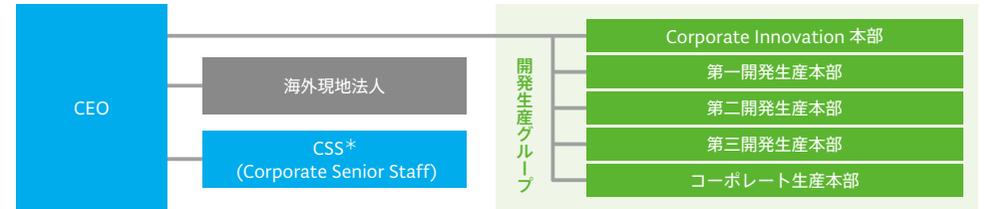
開発体制

半導体製造技術が多様化する中、付加価値の高い製品をタイムリーに市場投入するため、開発生産グループと事業グループが連携し、次世代に向けた技術開発や技術融合を推進するための体制を構築しています。また、未来の複数世代にわたる半導体の技術ロードマップをお客さまと共有し、全社の関連部門と連携することで、市場ニーズを先取りしたソリューションを備えた装置の開発を加速しています。

具体的には、CEOが本部長を兼務する Corporate Innovation 本部、国内製造拠点の開発部門、ビジネスユニットのマーケティング部門が中心となり、プロセスインテグレーション機能を強化するとともに、AI技術を活用したデジタルトランスフォーメーション* (DX) を推進しています。加えて 2022年1月には、DXの推進をさらに強化するため、デジタルトランスフォーメーション推進部を設立しました。

また、社会からの「環境」「健康・衛生」「安全」に対する要請が高まる中、グローバル環境・安全会議が中心となって基本方針の検討や策定を進めるとともに、国内各製造拠点においても、「環境」「健康・衛生」「安全」に配慮した開発をおこなうための体制を構築しています。

* デジタルトランスフォーメーション： [P.18](#) デジタルトランスフォーメーション (DX) による製品競争力の強化と [P.26](#) デジタルトランスフォーメーション (DX) による生産性向上参照



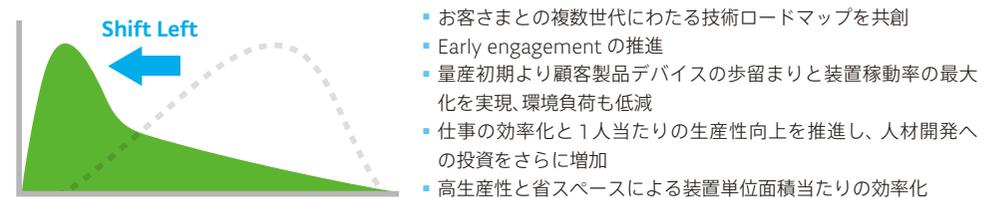
* CSS: Corporate Senior Staff。当社執行役員、海外現地法人社長にて構成

Shift Left

当社は、製品開発プロセスの初期工程に、技術・人材・費用などのリソースを投じる「Shift Left」を重視し、お客さまと共創した技術ロードマップを実現するための各種技術の開発や、未来の複数世代を見据えた研究に取り組んでいます。

2021年度には、お客さまのご要望である装置の省スペース化に引き続き取り組みました。クリーンルーム内における装置のレイアウトを最適化することで、装置単位面積当たりの生産性を向上させ、環境負荷の低減にも寄与しています。また、持続可能なサプライチェーンの構築に向けた取り組みである「E-COMPASS*」の活動を通じてお取引先さまとのパートナーシップにより、製品開発の効率化を環境視点からも推進しています。Shift Leftの推進により、お客さまのご要望を早期把握するとともに、フィードバックで得られた情報を技術開発に反映させ、優位性の高い製品を提案することで、お客さまの製品デバイスの歩留まりと量産ライン装置稼働率の最大化に貢献しています。

また、お客さまの工場や開発・研究所に早い段階で評価機を納入するオンサイトコラボレーションを推進し、技術開発から量産装置への反映までの早期化と開発効率の最大化を図っています。



* [E-COMPASS: P.46](#) E-COMPASSの取り組みについて参照

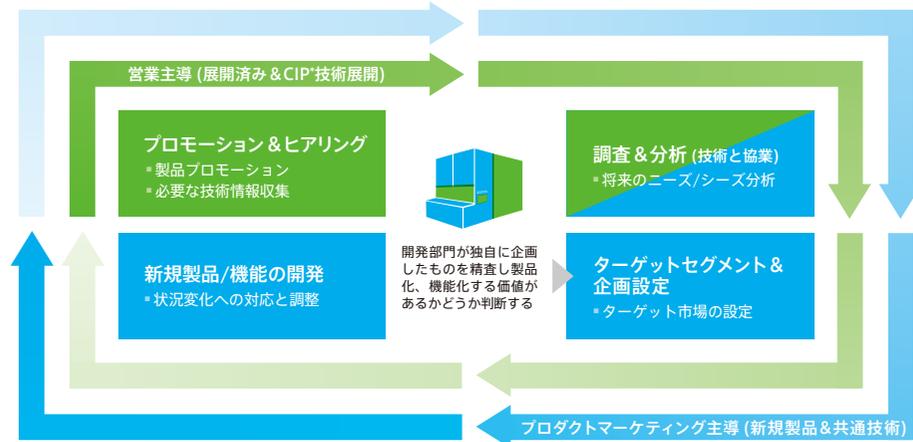
プロダクトマーケティング

当社では、営業部門とプロダクトマーケティング部門がそれぞれの役割を適切に果たすことで、製品開発における生産性のさらなる向上に努めています。営業部門はお客さまとの確固たる信頼関係のもと、製品やサービスをお客さまに確実に提供する責任を担っています。

一方、プロダクトマーケティング部門は、製品やサービスの価値を高める開発企画、価値を提供する新たな仕組みの検討など、ターゲット市場においてお客様の将来的なニーズを満たす製品の企画や、その実現に向けた取り組みを推進しています。この取り組みにおいては、自社の開発部門のシーズに基づいた新製品・新機能の検討に加え、パートナー企業さまやコンソーシアムとの連携も含めた最適なコラボレーションについての企画立案をおこなっています。

営業部門とプロダクトマーケティング部門が協力してプロダクトマーケティング活動を展開することにより、市場ニーズを先取りし、お客様の製品に貢献するとともに当社の製品競争力の向上および Shift Left の推進につなげています。

製品開発業務における営業部門とプロダクトマーケティング部門の役割



* CIP: Continuous Improvement Program

コンソーシアム・アカデミアとの協業

当社は、研究開発力の強化および最先端技術の創出に向け、長期にわたり国内外のコンソーシアムやアカデミア（大学）との協業に注力してきました。

リソグラフィプロセス^{*1}の EUV および高 NA EUV^{*2}の領域における imec との協業や次世代 AI のハードウェア開発をおこなう世界的な研究ハブへの参画、米国フロリダ州の非営利官民パートナーシップである BRIDG^{*3}との提携、また TEL Technology Center, America^{*4}でのフロントエンド、バックエンド^{*5}、後工程領域の研究など、アプリケーションから製品の開発に至るまで幅広い分野において協業を推進しています。

*1 □ リソグラフィプロセス：P.5 半導体製造プロセスおよび当社の主要製品参照

*2 EUV および高 NA EUV: Extreme Ultraviolet. 波長 1~100nm の範囲の紫外放射（紫外線）のこと。高 NA EUV は次世代 EUV を指す

*3 BRIDG: BRIDG (Bridging the Innovation Development Gap) はイノベーションと開発のギャップを埋めることをモットーに、課題や機会をソリューションにつなげて商用化を図る活動をおこなっている

*4 TEL Technology Center, America: 米国における当社研究開発センター

*5 フロントエンド / バックエンド: 半導体デバイス製造において、前工程の前半部分は基板工程（フロントエンド）、後半部分は配線工程（バックエンド）と呼ばれる

また、日本最大級の公的研究機関である国立研究開発法人産業技術総合研究所（産総研）との協業では産総研がもつ世界有数の研究環境と人材を生かし、多様化が進む半導体開発の分野において MRAM^{*1}関連の研究や二次元材料の研究などに取り組み、当社独自の研究開発力の強化につなげています。

2021 年度からは東京工業大学と東京大学が主導するオープンコンソーシアムである iSyMs^{*2}にも参画し、コラボレーションの幅を広げています。さらに世界的に周知されている米国のコンソーシアム SRC^{*3}との連携も進め、2020 年 10 月に発行された Decadal Plan for Semiconductors^{*4}の制作にも寄与しました。

■ コンソーシアム

■ 東京エレクトロン開発拠点
(2022年4月1日現在)



*1 MRAM: Magnetoresistive Random Access Memory. 磁気抵抗メモリ

*2 iSyMs: Industry-University Consortium for Integrated System-Materials. 集積システム材料産学連携コンソーシアム

*3 SRC: Semiconductor Research Corporation. 半導体業界で活躍するハイテク研究コンソーシアム

*4 Decadal Plan for Semiconductors: 今後 10 年間の半導体の可能性やビジョンを実現するために克服すべき課題などを説明したレポート

■ アカデミアとの共同研究公募制度

当社は、半導体関連における先端要素技術の発掘と協業を目指して、2018 年よりアカデミアとの共同研究公募制度を実施しています。この制度により、これまでの 4 年間に 23 件のテーマを採択し、さまざまな共同研究を進めています。

公募における研究テーマは自由であるものの、採択にあたっては①当社の技術ニーズと合致しアカデミアならではの独創的な視点や発想が見られること、②当社の技術力や企画力の向上につながり今後の事業領域拡大への貢献が期待されることを基準としています。当社の各開発本部やビジネスユニット（BU）、また国内製造拠点などから選出された技術アドバイザーが採択に当たり、その後の共同研究活動に関する運営は事務局が担当します。研究期間は最長 3 年間で、有効性のある成果が確認された場合には、研究の継続について検討をおこないます。

今後も半導体関連の技術開発や装置開発、および科学技術の進化とアカデミアにおける研究活動の活性化に寄与すべく、公募制度の取り組みを推進していきます。

知的財産マネジメント

当社は知的財産の保護によって事業活動をサポートし、企業収益の向上につなげることを基本的な考え方として知的財産マネジメントを推進しています。

技術革新が成長を牽引する半導体業界において持続的に成長していくため、当社は産学連携を含む研究開発をグローバルに展開しています。本社に加え、世界各地の研究開発・生産拠点に知的財産担当者を配置し、研究開発やマーケティングなどさまざまな角度からプロジェクトを検討するとともに、技術・製品戦略に合わせた知的財産ポートフォリオを構築し、競争力の向上に努めています。

2021年に創出された発明の数は、日本で1,269件、その他諸国で225件にのびました。グローバル特許出願率は10年連続で約70%となり、出願した特許の許可率は日本で79%、米国で83%に達するなど、知的財産領域における優位性をグローバルレベルで維持しています。また、過去2年間において、世界中のパートナー企業さまや大学などの研究機関と連携し、15社・16団体と、43件の特許を共同で出願しています。

これらの活動が評価され、当社は「Clarivate Top 100 グローバル・イノベーター 2022」に選出されました。本賞は世界的な情報サービス企業であるクラリベイト社が、特許データをもとに独自の評価をおこない「能力、継続性、比類なき創造性、新たな発想をもって、世界に新たな価値を確立している企業・機関」を年に一度選出するものです。

技術革新への挑戦

次世代コンピューティングに向けた研究開発

半導体の需要はグローバルレベルで高まり、生産量も今後さらに拡大していくことが予想されています。このような状況下において半導体の使用による消費電力の増加は、市場におけるエネルギーの供給リスクにつながります。また、現代のコンピューティングにおいては、市場のニーズに応じてエッジデバイスでは低消費電力に重点が置かれ、サーバー系デバイスでは低消費電力よりも性能に重点が置かれているため、デバイスのPPACE（デバイスが使う電力、性能、シリコン面積、コストと環境負荷）のバランスに対する考え方を変えていく必要があります。東京エレクトロンではこれらの課題を認識し、半導体製造装置の事業を通じて解決に向けた取り組みを進めています。

電力効率に関する課題解決の手法として、メモリデバイスをロジックデバイス（演算回路）の間近に配置することで電気抵抗を減らし、デバイス間の情報伝達の際に生じる電力消費の削減につなげることが挙げられます。この手法によるデバイスアーキテクチャの最適化は有効であり、近年この分野での開発が活発化しています。

また、ロジックデバイスにおいては、CPU、GPU*1、NPU*2それぞれの演算特性を生かし、最適な回路にタスクを振り分けるSoC*3などが使用されています。このSoCのアーキテクチャ

は、張り合わせ技術を使わない一気通貫プロセス手法においても構築することができ、また3Dシステムインテグレーションでも構築することが可能です。3Dシステムインテグレーション技術はヘテロジニアスインテグレーション*4（異種統合）とも呼ばれ、シリコンとノンシリコン素子、CPUとDRAM*5など異なる素材を結合してパッケージ化する技術です。

また、AI技術の進化においては、人間の脳の機能に擬似させたアナログ抵抗変化素子*6と不揮発性抵抗変化メモリ*7の開発が進んでおり、当社の成膜技術もこの開発に貢献しています。

これらの技術を組み合わせることで、さまざまなデバイスにおけるさらなる消費電力の削減や演算効率の向上が可能となります。

次世代コンピューティングの実現には、処理の高速化と省エネルギー化をさらに進めたAIチップセットの開発が必要です。当社は、半導体製造における幅広い技術とさまざまな手法を最大限に活用することで、コンピュータを人間の脳に近付けるという次世代のニーズに対応した付加価値の高い装置の創出に取り組んでいます。新しい材料の開発や3Dシステムインテグレーションによるチップセットのさらなる性能向上など、当社が貢献できる技術領域をさらに広め、半導体の電力効率の最適化と次世代コンピューティングの実現に向けた取り組みを展開しています。

また、次世代のさらに先の世代を視野に入れた量子コンピューティング技術の開発や応用についての取り組みを進めています。

*1 GPU: Graphics Processing Unit。メモリを展開および変更してディスプレイ用の画像の作成を高速化するように設計された専用の電子回路のこと

*2 NPU: Neural network Processing Unit。人間の脳神経系を模したニューラルネットワークを組み込んだ人工知能専用のプロセッサ

*3 SoC: System on a Chip。1個の半導体チップ上にシステムの動作に必要な機能の多く、あるいはすべてを実装するという設計手法、また、その手法を使ってつくられたチップのことを指す

*4 ヘテロジニアスインテグレーション: 異種チップを1つにするパッケージング

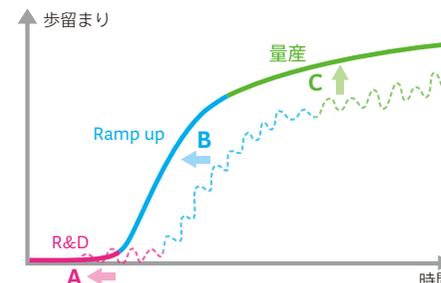
*5 DRAM: Dynamic Random Access Memory。半導体メモリの一種で、コンピュータの主記憶装置や他の電子機器の内部での大規模な作業用記憶装置として用いられている

*6 アナログ抵抗変化素子: 抵抗が連続的に変わる機能を備えた電子デバイス素子

*7 不揮発性抵抗変化メモリ: 不揮発な抵抗変化を利用したランダムアクセスメモリ

デジタルトランスフォーメーション (DX) による製品競争力の強化

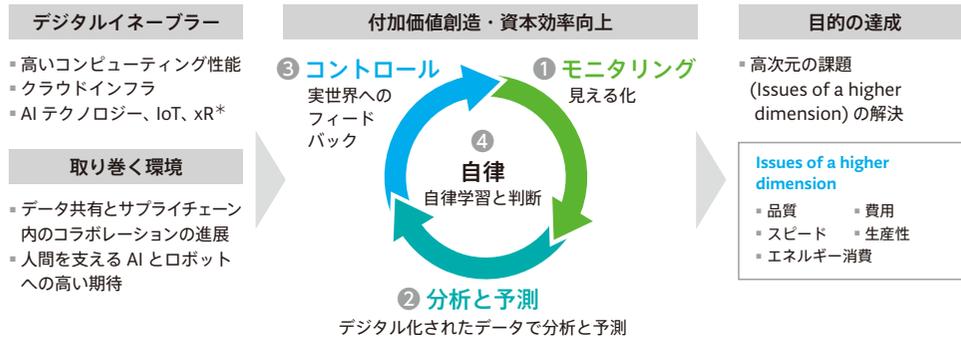
産業界全体でグローバルに広がるDXは、年々複雑化するさまざまな課題の解決手段として、半導体およびフラットパネルディスプレイ製造装置業界においても加速しています。



データ活用機会	事例
A 研究開発における業務プロセスの短縮	正確なシミュレーションに基づくお客さまへの提案プロセスの迅速化
B 量産化までの時間の短縮	機差低減、自動調整機能
C 生産性/製品の歩留まり向上	モニター、解析機能による予知保全、故障検知とプロセス調整機能

当社は DX を、半導体のさらなる微細化や積層化の要求に対する解の1つとして重要であると位置づけ、2021年1月に「TEL DX Vision」を策定し、「全社員がデジタル技術を“てこ”にして付加価値向上や効率化などの企業価値創造活動を持続的に推進するグローバルカンパニー」となることを掲げました。さまざまなデジタルイネーブラー*を駆使し、①モニタリング、②分析と予測、③コントロール、④自律のプロセスを繰り返しながら、高次元の課題の解決を目指し、製造装置の競争力をさらに強化していきます。

* イネーブラー：成功・目的達成を可能にする人・組織・要因・手段



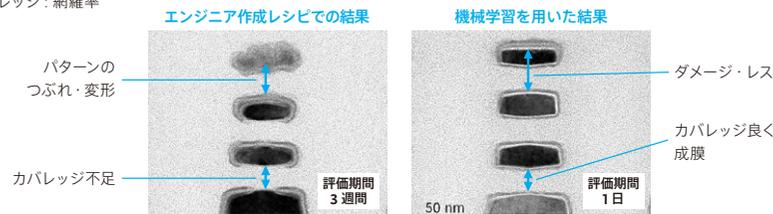
* xR: Extended Reality。VR (Virtual Reality / 仮想現実)、AR (Augmented Reality / 拡張現実)、MR (Mixed Reality / 複合現実)、SR (Substitutional Reality / 代替現実) の総称

■ 取り組み事例

当社は、プラズマ原子層堆積法 (PE-ALD)*1 による膜カバレッジ*2 の調整作業において、Nanosheet 構造の周囲に均等な膜厚で成膜するため、AI による機械学習を利用して、これまでの実験データの集約や分析、プロセスの最適化を AI でおこなった結果、パターンのつぶれや変形といったダメージもなく、短時間に高いカバレッジで成膜する最適なプロセスを確立しました。AI を活用することにより、開発に使用するウェーハの量やエネルギーを最小化するとともに、エンジニアが従来の考えや慣習に縛られることなく、より付加価値の高い業務に取り組むことを可能にしています。

*1 プラズマ原子層堆積法 (PE-ALD) : Plasma Enhanced Atomic Layer Deposition。原子層堆積 (ALD) は気相の連続的な化学反応を利用した薄膜形成技術。PE-ALD は基板の反応の活性化にプラズマを印加する方法

*2 カバレッジ：網羅率



出典：東京エレクトロン テクノロジーソリューションズ / 東京エレクトロン

300mmプラズマ ALD (原子層堆積) 装置において、機械学習と人間がそれぞれ、模擬的な Nanosheet 構造における膜カバレッジのプロセス探索をした結果の比較

進化するディスプレイへの対応

近年、情報通信技術の発展に伴い、リモートワークなど時間や場所に縛られない新たな働き方の選択肢が広がったことで、人々の生活様式や健康に対する意識なども大きく変化しました。

このような変化を背景に、ディスプレイは人とデータをつなぐインターフェースとして人々の暮らしを支え、ますます発展していくと考えられます。

例えば、有機 EL ディスプレイはより軽く・より薄く・より高画質に進化し、パソコンやタブレットの他、テレビなどの大型画面への採用が期待されています。普及の鍵を握るのは大型基板による生産技術の確立であり、生産不良の抑制技術の向上や製造工程における環境負荷の低減が重要な課題です。基板の大型化は、生産効率の向上とディスプレイの製造コストの低減に貢献します。

当社では、フラットパネルディスプレイ (FPD) の市場において、FPD プラズマエッチング / アッシング装置「Impressio™」「Betelex™」、FPD コータ / デベロッパ「Exceliner™」、有機 EL ディスプレイ製造用インクジェット描画装置「Elius™」をラインアップしています。

Impressio™、Betelex™ では、エネルギー効率を向上させたプラズマモジュール「PICPTM*1」を採用し、消費電力を最大 20% 低減するとともに、量産時のプロセス変動を抑制し、高精度な加工を実現します。また 2021 年にリリースした「PICPTM Pro」は、高品位ディスプレイ向けとして、微細なパーティクル抑制により、歩留まり向上と量産安定性を可能にしています。

Exceliner™ では、当社独自開発のエア浮上式スリットコータを搭載し、高スループット*2 と優れた塗布均一性・省薬液性能を両立させています。

当社では来るべき大型・高精細有機 EL (OLED) 時代に向けて、インクジェット描画装置 Elius™ シリーズの開発、販売を進めています。Elius™ では、大型基板の生産に最適な描画方式を採用し、既存の蒸着方式に比べ、製造工程中の OLED 発光材料などの使用量を大幅に低減します。

今後も、生産性や歩留まりの向上、エネルギーや材料の使用効率改善など、市場のニーズに基づき効果的な技術革新に挑戦し、多様化するディスプレイ製品のさらなる発展に貢献していきます。

*1 PICPTM: パネル基板上に極めて均一な高密度プラズマを生成する当社独自開発のプラズマモジュール

*2 スループット: 単位時間当たりの処理能力やデータ転送量

